

ÉCOLE DOCTORALE
ENERGIE, MATERIAUX, SCIENCES DE LA TERRE ET DE L'UNIVERS (EMSTU)

STATION DE RADIOASTRONOMIE DE NANCAY

THÈSE présentée par :

Chérif Hamidou SY

Soutenue le : **29 Janvier 2016**

Pour obtenir le grade de : **Docteur de l'université d'Orléans**

Discipline/ Spécialité : Electronique RF/ Conception de circuits intégrés

**Etude des inductances actives intégrées en bande
HF/UHF-L et leurs applications potentielles à la
radioastronomie**

THÈSE dirigée par :

Stéphane BOSSE, Ingénieur de recherche, Station de radioastronomie de Nançay

Gilles THEUREAU, Astronome, LPC2E/CNRS, Observatoire de Paris

RAPPORTEURS :

Bernard JARRY, Professeur des universités, XLIM / Limoges

Philippe DESCAMPS, Professeur des universités, LaMIPS / Caen

EXAMINATEURS :

Stéphane GAUFFRE, Ingénieur de recherche, LAB / Bordeaux 1

Rachid HARBA, Professeur des universités, Polytech Orléans

Dédicaces

Je dédie ce travail à ma bien-aimée maman, Fatimata Chérif AÏDARA pour son soutien constant durant mon cursus long déjà de 20 ans.

Je le dédie également à mon père Ousmane SY, à mon petit frère Chemsdine et à mes sœurs Ramata, Aminata, et Oumou pour leur soutien ininterrompu dans ma vie de tous les jours. Je pense aussi à mon oncle Mamadou Chérif qui a tout fait pour que nous aimions et restions à l'école aussi longtemps que cela nécessitera.

Mention spéciale à mon épouse Housseyna. Tu as été pour moi d'un apport indispensable.

Remerciements

Je tiens tout d'abord à remercier mes directeurs de Thèse Messieurs Stéphane BOSSE et Gilles THEUREAU. Au-delà des aspects techniques, je leurs remercie profondément pour leurs qualités humaines.

Mes remerciements vont également à l'endroit de mes collègues M. BARTH Severin, ingénieur d'étude, M. HARISON Sangitiana Rakotozafy, ingénieur de recherche contractuel et de M. DASILVA Bruno, docteur-ingénieur pour leurs importants conseils dès mes premiers jours à la Station de Radioastronomie de Nançay et durant tout au long de ma thèse notamment. Je remercie aussi mon collègue de bureau M. AIT MANSOUR El Houssain. Je te souhaite beaucoup de courage pour la suite de ta thèse.

Pour leur bonne humeur au quotidien, leurs conseils prestigieux et leur joie de vivre, je tiens aussi à remercier l'ensemble des permanents de la Station de Radioastronomie de Nançay, des contractuels ainsi que les stagiaires qui ont contribué à la bonne ambiance de travail qui régnait au sein du laboratoire. Je remercie particulièrement Severin Barth pour sa disponibilité pour répondre à mes nombreuses questions de tout genre malgré son travail qui l'occupe. Tu as été pour moi une valeur sûre pendant les mesures de mes circuits. Thank you Severin !

Je n'oublie pas de remercier monsieur Bernard JARRY, professeurs des universités pour sa confiance. Merci de m'avoir recommandé cette thèse. Sans lui, ce travail serait peut-être présenté par une autre personne. Je le remercie par ailleurs avec Monsieur Philippe DESCAMPS d'avoir accepté de rapporter ce travail.

Je tiens à remercier tous les membres du jury qui m'ont fait l'honneur d'accepter de juger mes travaux.

Enfin je dis aussi un grand merci à l'ensemble de mes amis qui ont contribué de près ou de loin à la réussite de ce travail.

Chérif Hamidou SY

Etude des inductances actives intégrées en bande HF/UHF-L et leurs applications potentielles à la radioastronomie

Résumé :

Ce travail de thèse entre dans le cadre de projets nationaux et internationaux de radioastronomie d'une manière générale et en particulier dans celui de SKA (Square Kilometre Array). La conception de circuits intégrés d'applications spécifiques devient de plus en plus importante dans ce domaine.

La première étape de ce travail consiste à une étude bibliographique sur les inductances actives intégrées et leurs principales applications dédiées à la radioastronomie. Cette étude a permis de faire un état de l'art. Cet état de l'art a fait ressortir que l'intégration de certaines fonctions s'avère particulièrement difficile voire impossible dès lors que l'utilisation d'une inductance est nécessaire. Ceci est essentiellement dû à la taille importante des inductances. Parmi ces fonctions, nous avons le filtrage, certains types de transceivers, le temps de retard, etc. Or ces fonctions sont très importantes dans une architecture de radiofréquence propre aux réseaux d'antennes phasées.

Ce travail de thèse est donc consacré à l'étude et la conception de ces différentes fonctions à l'aide des inductances actives basées sur des topologies à gyrateurs en technologie SiGeC 0,25 μm afin de palier aux problèmes d'intégration. Une des finalités de cette thèse est aussi de montrer que la consommation de ce procédé d'intégration n'est pas si excessive pour ces applications, par rapport à l'utilisation d'inductances localisées occupant une surface importante sur le substrat. Ce dernier point sera un résultat très important pour les projets où la très haute intégration à bas coût est nécessaire, point clé de réussite des réseaux phasés denses du projet international SKA.

Mots clés : inductances actives, filtre actif, réjection d'harmonique, transceiver, réseau phasé dense, SKA, NenuFAR

Study of integrated active inductors in HF/UHF-L band and their potential applications in Radioastronomy

Abstract :

This thesis work is part of national and international projects of radio-astronomy in general and in particular that of the SKA (Square Kilometre Array). The design of integrated circuits for specific applications is becoming increasingly important in this field.

The first step in this work is a bibliography study on integrated active reactors and their main applications dedicated to radio astronomy. This study allowed making a state of the art. This state of the art has highlighted that the integration of some functions is made especially difficult by the need to use an inductor. This is mainly due to the large size of passive inductors. These functions include the filtering function, some transceivers types, the time delay, etc. But, they are very important in radio-frequency architecture owing to phased array antennas.

This thesis propose the study and design of these different functions using active inductors based on gyrators topologies in SiGeC 0.25 μm technology in order to overcome the integration problems. One of the aims of this thesis is to show that the consumption of this integration process is not so excessive for these applications, compared to the use of integrated located inductors occupying a large area on the substrate. This last point is a very important result for projects where high integration at low cost is necessary, key point of the success of dense phased array in the SKA international project.

Keywords: active inductors, active filter, harmonic rejection, transceiver, dense phased array, SKA, NenuFAR

**Station de radioastronomie de Nançay, Routes de
Souesmes, 18330 Nançay**

Avant Propos

Le travail que nous présentons dans ce rapport a été réalisé au sein de l'équipe électronique de la Station de Radioastronomie de Nançay. La Station de Nançay est un département de l'Observatoire de Paris-Meudon et une unité associée au CNRS/INSU (USR704) et à l'Université d'Orléans. Elle est membre de l'OSUC (Observatoire de Sciences de l'Univers en région Centre), dont elle est un des laboratoires fondateurs.

La Station de Nançay est à la fois un site d'observation et un laboratoire instrumental. Elle est spécialisée dans le domaine de la radioastronomie basse fréquence (30 MHz à 10 GHz).

Créée en 1953, la Station abrite plusieurs grands instruments pour l'observation d'objets astrophysiques, le grand radiotélescope décimétrique [[ObsRT](#)] permet en particulier l'étude de la dynamique de l'univers local, des enveloppes stellaires, des comètes, le chronométrage des pulsars. Le soleil, surtout la couronne solaire est surveillée par deux instruments complémentaires, dans deux gammes de fréquence différentes, le radiohéliographe [[ObsRH](#)] et le réseau décamétrique [[ObsRD](#)]. Ce dernier observe aussi les émissions radio émises par la planète Jupiter.

La station regroupe 48 agents composés d'ingénieurs, de techniciens, de personnels administratifs organisés en quatre équipes : Logistique-Exploitation-Maintenance, Electronique, Informatique et Administration-Hébergement-Restauration.

L'équipe d'électronique : il s'agit de mon équipe d'accueil. L'activité de l'équipe électronique repose sur une quinzaine d'ingénieurs et de techniciens et se structure autour de cinq domaines : Antennes et chaînes de réception radiofréquence, Systèmes numériques d'acquisition et de traitement du signal, Microélectronique, Systèmes instrumentaux, Prototypage et réalisations.

Un large spectre de compétences et d'équipements permet de répondre à cette activité : Hyperfréquences, électronique analogique, radiofréquences, électronique numérique rapide, logiciel embarqué, traitement du signal, CAO, réalisation de cartes.

Les microélectroniciens travaillent sur des projets nationaux et internationaux de radioastronomie comme SKA (Square Kilometre Array), dans lequel s'inscrit mon travail de thèse. Ils conçoivent les différents circuits contenus dans une tête de réception (amplificateur faible bruit, filtre, balun, mélangeur, déphaseur, switch, ...) en utilisant des technologies de pointes.

Table des matières

Liste des tableaux	13
Introduction Générale.....	14
✓ Le contexte	15
✓ L'organisation du manuscrit.....	21
Chapitre 1: Généralités sur les dispositifs microondes et état de l'art des inductances actives intégrées	22
Introduction	22
1.1. Généralité sur les dispositifs microondes	22
1.1.1. Paramètres [S] d'un circuit différentiel et non-différentiel	22
1.1.1.1. Définition des paramètres [S]	22
1.1.1.2. Paramètres [S] d'un circuit en single-ended	24
1.1.1.3. Paramètres [S] d'un circuit actif différentiel	26
1.1.1.4. Calcul des paramètres [S] en modes mixtes d'un circuit différentiel en fonction des paramètres [S] d'un circuit non-différentiel	29
1.1.2. Etude de la linéarité d'un circuit actif	32
1.1.2.1. Point de compression à -1 dB	33
1.1.2.2. Point d'intermodulation d'ordre 3	34
1.1.3. Les bruits d'un dispositif électronique	37
1.1.3.1. Bruit thermique	37
1.1.3.2. Bruit de grenaille	38
1.1.3.3. Bruit de scintillation	38
1.1.4. Facteur de bruit d'un quadripôle différentiel et non différentiel	39
1.1.4.1. Facteur de bruit d'un quadripôle en single-ended	39
1.1.4.2. Facteur de bruit d'une Chaîne de quadripôle.....	40
1.1.4.3. Facteurs de bruit d'un circuit différentiel	40
1.2. Inductances actives intégrées	42
1.2.1. Introduction à l'inductance	42
1.2.2. Etat de l'art sur les inductances actives intégrées.....	44
1.2.2.1. Le Gyrateur : topologie de base des inductances actives intégrées	44
1.2.2.2. Les inductances actives simples MOS.....	46
1.2.2.3. Les inductances actives intégrées cascodées [Fran13]	48

1.2.2.4. Les inductances actives intégrées à haut facteur de qualité [Fran13].....	48
1.2.2.5. Les inductances actives intégrées différentielles [Fran13].....	50
1.2.3. Notre contribution : inductances actives intégrées différentielles basées sur des topologies à gyrateurs en technologie transistor bipolaire SiGeC 0,25 μm	51
1.3. Application des inductances actives intégrées à la radioastronomie.....	56
1.3.1. Le système de réjection d'harmonique de contrôle commande	57
1.3.2. Le Transceiver	59
1.3.3. Le temps de retard	60
Conclusion.....	63
Chapitre 2 : Etude et réalisation de systèmes de réjection d'harmoniques de contrôle commande basés sur des inductances actives intégrées en technologie SiGeC 0,25 μm	64
Introduction	64
Partie 1. Etude et réalisation du système de réjection d'harmonique de contrôle commande en technologie bipolaire SiGeC 0,25 μm dans la bande [1MHz - 1500 MHz].	67
2.1. Système de réjection d'harmonique de contrôle commande	67
2.1.1. Présentation et cahier des charges du système de réjection d'harmonique	67
2.1.1.1. Présentation du système.....	67
2.1.1.2. Cahier des charges	70
1.1.1. Etude et réalisation de la puce HR_OC1.....	71
1.1.2.1. Généralité sur les filtres.....	71
1.1.2.2. Etude de la puce HR_OC1	73
1.1.2.2.2. Résultats de mesure et de simulation de la puce HR_OC1	82
1.1.3. Etude et réalisation de la puce HR_OC2.....	96
1.1.3.2. Analyse du Filtre2	99
1.1.3.3. Analyse de l'amplificateur de la puce HR_OC2	101
1.1.3.4. Résultats de simulation de la puce HR_OC2	103
1.2. Simulation du système global	108
1.2.1. Résultats de simulations des émetteurs-récepteurs TX1-RX1 et TX2-RX2	109
Partie 2. Etude et la réalisation d'un transceiver HF/UHF-L basé sur des inductances actives intégrées en technologie SiGeC 0,25 μm dans les bandes de fréquence [10 - 20] MHz et [300 - 1500] MHz	114
2.1. Présentation et cahier des charges du transceiver	114
2.1.1. Présentation	114
2.1.2. Cahier des charges.....	116

2.2. Etude et réalisation du transceiver	116
2.2.1. Etude de puce Transceiver_Chip du système	116
2.2.1.1. Etude des Filtre1 et Filtre2 de la puce Transceiver_Chip	117
2.2.1.2. Etudes des Buffers 1, 2, 3 et 4 de la puce Transceiver_Chip	120
2.2.2. Résultats de mesure et de simulation du transceiver « globalement »	120
2.2.3. Résultats de mesure et de simulation de la puce Transceiver_Chip du système..	122
2.2.3.2. Résultats de mesure et de simulation du chemin TX de puce Transceiver_Chip	127
Dans cette section, nous présentons les performances du chemin TX de la puce Transceiver_Chip.	127
La figure 2.108 montre le gain en puissance différentiel du mode commun Sdd21_TX en fonction de la fréquence.	127
Conclusion.....	131
Chapitre 3 : Étude de la faisabilité d'un beamformer à temps de retard intégré dans la bande [10 MHz – 80 MHz] pour le projet NenuFAR.....	132
Introduction	132
3.1. Cahier des charges	133
3.2. Définition d'un retard électronique [Valk01]	134
3.3. Création d'un temps de retard électronique.....	138
3.3.1. Fibre optique et câble coaxial.....	140
3.3.2. Lignes micro-rubans.....	141
3.3.3. Circuits passifs	141
3.3.4. Circuits actifs.....	144
3.4. Réalisation d'un temps de retard pour le réseau NenuFAR à l'aide d'inductances actives intégrées	146
3.4.1. Simulation des inductances actives	146
3.4.2. Simulation des temps de retard	151
3.4.3. Optimisation du signal à l'aide de buffers	161
3.5. Faisabilité d'un beamformer à temps de retard intégré	161
Conclusion.....	169
Conclusion générale	170
Bibliographie	180

Liste des figures

Figure 1 : Vue d'artiste du radiotélescope SKA [Phyca].....	15
Figure 2 : Architecture du système électronique du projet AAIR.....	17
Figure 3 : Une Tuile AAIR	17
Figure 4 : Combinaison de 4 tuiles AAIR.....	18
Figure 5 : Composition d'un octoboard	19
Figure 1.6 : Ligne de transmission d'impédance caractéristique Z_c	23
Figure 1.7 : Paramètres [S] en single-ended définis par des ondes de puissance normalisées	25
Figure 1.8 : Circuit différentiel à 4 ports défini en tension et courant	27
Figure 1.9 : Circuit différentiel à 4 ports défini en tension, courant et ondes de puissance.....	28
Figure 1.10 : Principe de superposition d'un circuit linéaire.....	32
Figure 1.11 : Réponse d'un système non linéaire	33
Figure 1.12 : Point de compression à -1 dB	34
Figure 1.13 : Expression du signal de sortie d'un circuit actif excité par deux porteuses proches	35
Figure 1.14 : Positionnement des termes d'IM3 proches des fondamentaux	35
Figure 1.15 : Point d'intermodulation d'ordre 3	36
Figure 1.16 : Modélisation du bruit thermique	38
Figure 1.17 : Facteur de bruit de quadripôle en cascade	40
Figure 1.18 : Facteur de bruit d'un circuit différentiel	41
Figure 1.19 : Encombrement des inductances passives en technologie SiGeC 0,25 μm	42
Figure 1.20 : Montage en gyrateur single ended permettant de réaliser une inductance active	44
Figure 1.21 : inductance active élémentaire utilisant un simple transistor MOS.....	46
Figure 1.22 : Implémentation du gyrateur de Tellegen à l'aide de deux transistors MOS	47
Figure 1.23 : Inductance active cascode, a) cascode simple, à gauche -b) cascode régulé, à droite.....	48
Figure 1.24 : Résistance négative différentielle utilisée dans une inductance active différentielle	49
Figure 1.25 : IA différentielle avec résistance négative en entrée	49
Figure 1.26 : Solution d'une inductance active à fort coefficient de qualité en HF sans résistance négative.....	50
Figure 1.27 : Gyrateur différentiel d'une DAI	51
Figure 1.28 : Schéma de circuit simulant une inductance active flottante monté en gyrateur à l'aide d'amplificateurs à transconductance	52
Figure 1.29 : Schéma d'une self discrète	53
Figure 1.30 : Montage self-capacité servant de filtre ou de cellules de temps de retard	55
Figure 1.31 : Système de réjection d'harmonique de contrôle commande.....	58
Figure 1.32 : Schéma de principe du transceiver différentiel.....	59
Figure 1.33 : Schéma de principe du temps de retard	60
Figure 1.34 : Schéma de principe d'un beamformer à quatre cellules de temps de retard	62
Figure 2.35: Structure d'une tuile d'antennes Vivaldi du projet SKA	65

Figure 2.36 : Système de réjection d'harmonique de contrôle commande.....	67
Figure 2.37 : Les différents gabarits de filtre	72
Figure 2.38 : Puce HR_OC1	73
Figure 2.39 : Circuit de simulation d'un filtre actif seul.....	74
Figure 2.40 : Circuit de simulation d'une suite Buffer-Filtre-Buffer.....	74
Figure 2.41 : Filtre actif seul	75
Figure 2.42 : Self active	75
Figure 2.43 : Schéma d'une self discrète	76
Figure 2.44 : L'amplificateur à transconductance AT.....	78
Figure 2.45 : Les buffers A et B	80
Figure 2.46 : Comparaison des performances du filtre seul et du filtre avec buffer	81
Figure 2.47: Comparaison des Sdd11et Sdd21 des filtres avec et sans buffers.....	82
Figure 2.48 : Buffer1 et Buffer2 de la puce HR_OC1	83
Figure 2.49: Impédance d'entrée de la puce HR_OC1	85
Figure 2.50: Impédance de sortie de la puce HR_OC1.....	85
Figure 2.51: le Filtre1 de la puce HR_OC1	86
Figure 2.52: Les amplificateurs à transconductance des selfs L1 et L2.....	87
Figure 2.53: Résultats de simulation des selfs L1 et L2 du Filtre1	88
Figure 2.54: Pertes résistives Rij des inductances L1 et L2 du Filtre1	89
Figure 2.55 : Paramètres S des inductances L1 et L1 du Filtre 1.....	90
Figure 2.56: Dessin du masque de la puce HR_OC1	91
Figure 2.57: photographie de la puce HR_OC1 nue et en boîtier	91
Figure 2.58: Gav et Sdd21 de la puce HR_OC1	92
Figure 2.59: Les coefficients Sdd11 et Sdd22 simulés et mesurés de la puce HR_OC1	92
Figure 2.60: Les conversions de mode différentiel-commun et commun-différentiel	93
Figure 2.61: Gain en puissance du mode commun	93
Figure 2.62: Taux de réjection du mode commun de la puce HR_OC1.....	94
Figure 2.63: Signal carré entrant dans la puce HR_OC1	95
Figure 2.64: Niveau des harmoniques en entrée et sortie de la puce HR_OC1	95
Figure 2.65 : La puce HR_OC2	96
Figure 2.66: Buffer3.....	97
Figure 2.67: Buffer4.....	98
Figure 2.68: Filtre2 de la puce HR_OC2	99
Figure 2.69 : Lij des inductances L1 et L2 du Filtre2 de la puce HR_OC2.....	100
Figure 2.70 : Rij des inductances L1 et L2 du Filtre2 de la puce HR_OC2	101
Figure 2.71: Amplificateur de la puce HR_OC2.....	102
Figure 2.72 : Dessin du masque de la puce HR_OC2	103
Figure 2.73 : Gain en tension disponible de la voie V1_HR_OC2 de la puce HR_OC2.....	104
Figure 2.74 : Partie réelle de l'impédance d'entrée de la voie V1_HR_OC2 de la puce HR_OC2.....	104
Figure 2.75 : Partie réelle de l'impédance de sortie de la voie V1_HR_OC2 de la puce HR_OC2.....	105

Figure 2.76 : Les Coefficients Sdd11 et Sdd22 simulés de la voie V1_HR_OC2 de la puce HR_OC2.....	106
Figure 2.77 : Gain en tension disponible de la voie V2_HR_OC2 de la puce HR_OC2.....	106
Figure 2.78 : Partie réelle de l'impédance d'entrée de la voie V2_HR_OC2 de la puce HR_OC2.....	107
Figure 2.79 : Partie réelle de l'impédance d'entrée de la voie V2_HR_OC2 de la puce HR_OC2.....	107
Figure 2.80 : Les Coefficients Sdd11 et Sdd22 simulés de la voie V2_HR_OC2 de la puce HR_OC2.....	108
Figure 2.81: Circuit de simulation du système global.....	109
Figure 2.82 : Gain en tension disponible de l'émetteur-récepteur TX1-RX1.....	110
Figure 2.83 : Le gain en tension disponible de l'émetteur-récepteur TX2-RX2	110
Figure 2.84 : Impédances d'entrée des émetteurs-récepteurs TX1-RX1 et TX2-RX2	111
Figure 2.85 : Impédance de sortie des émetteurs-récepteurs TX1-RX1 et TX2-RX2	111
Figure 2.86 : Stabilité en température des émetteurs-récepteurs TX1-RX1 et TX2-RX2	112
Figure 2.87 : Gains en puissance des émetteurs-récepteurs TX1-RX1 et TX2-RX2.....	113
Figure 2.88: Coefficients de réflexion en entrée des émetteurs-récepteurs TX1-RX1 et TX2-RX2	113
Figure 2.89 : Coefficients de réflexion en sortie des émetteurs-récepteurs TX1-RX1 et TX2-RX2	114
Figure 2.90 : Rejection des harmoniques des émetteurs-récepteurs TX1-RX1 et TX2-RX2	114
Figure 2.91 : Le transceiver.....	115
Figure 2.92: Transceiver_Chip.....	117
Figure 2.93 : Filtre1 de la puce Transceiver_Chip	118
Figure 2.94 : Résultats de simulation des selfs L1 et L2 du Filtre1	118
Figure 2.95 : Filtre2 de la puce Transceiver_Chip	119
Figure 2.96 : Résultats de simulation des selfs L1 et L2 du Filtre2	119
Figure 2.97 : Gain en tension disponible d'un chemin numérique (de TX1 à RX1 ou de TX2 à RX2) en fonction de la fréquence	120
Figure 2.98 : Performance des paramètres S de la transmission RF	121
Figure 2.99 : Réjection des harmoniques du chemin numérique (de TX1 à RX1 ou de TX2 à RX2).....	121
Figure 2.100 : Stabilité en température du gain en tension disponible d'un chemin numérique (de TX1 à RX1 ou de TX2 à RX2) en fonction de la fréquence.....	122
Figure 2.101 : Gain en tension disponible en fonction de la fréquence du chemin RX.....	123
Figure 2.102 : Sdd21_RX en fonction de la fréquence du chemin RX.....	123
Figure 2.103: Sdd11_RX et Sdd22_RX en fonction de la fréquence du chemin RX	124
Figure 2.104: Scc11_RX et Scc22_RX en fonction de la fréquence du chemin RX	124
Figure 2.105 : Scc21_RX et Scc12_RX en fonction de la fréquence du chemin RX.....	125
Figure 2.106: TRMC_RX en fonction de la fréquence du chemin RX.....	125
Figure 2.107 : Gain en puissance des conversions de mode en fonction de la fréquence du chemin RX.....	126
Figure 2.108 : Sdd21_TX en fonction de la fréquence du chemin TX	127

Figure 2.109 : Sdd11_TX et Sdd22_TX en fonction de la fréquence du chemin TX	128
Figure 2.110: Scc21_TX et Scc12_TX en fonction de la fréquence du chemin TX.....	128
Figure 2.111 : Scc11_TX et Scc22_TX en fonction de la fréquence du chemin TX	129
Figure 2.112 : TRMC_TX en fonction de la fréquence du chemin TX	129
Figure 2.113 : Gain en puissance des conversions de mode en fonction de la fréquence du chemin TX.....	130
Figure 2.114 : Masque du Transceiver_Chip	130
Figure 3.115 : Beamformer à temps de retard basé sur des inductances actives intégrées	134
Figure 3.116 : Une ligne de retard.....	135
Figure 3.117 : Schéma équivalent d'une ligne.....	135
Figure 3.118 : Déphasage d'un circuit électronique.....	139
Figure 3.119 : Déphasage continu d'un circuit électronique	139
Figure 3.120 : Plusieurs temps de retard correspondant à plusieurs retards aérien.....	140
Figure 3.121: Modélisation d'un tronçon de ligne sans pertes	141
Figure 3.122 : Filtre LC modélisant une ligne micro-ruban chargée par Z_s en entrée et Z_{ch} en sortie	142
Figure 3.123 : Montage en gyrateur-C avec 2 AT d'une inductance active	145
Figure 3.124 : Montage différentiel simple de l'AT	147
Figure 3.125: Circuit de simulation de l'inductance active.....	148
Figure 3.126 : les L_{ij} de l'inductance active	149
Figure 3.127: Les pertes résistives R_{ij} de l'inductance active.....	149
Figure 3.128 : Erreurs entre les L_{ij} et R_{ij} en fonction de la fréquence	149
Figure 3.129 : Les coefficients de transmission S_{21} et S_{12} de l'inductance.....	150
Figure 3.130 : Les coefficients de réflexion S_{11} et S_{22} de l'inductance active	150
Figure 3.131 : Configuration d'un mini-réseau de 19 antennes NenuFAR	151
Figure 3.132 : Cellule de simulation du temps de retard simple.....	152
Figure 3.133 : Temps de retard d'une cellule	152
Figure 3.134: Phase de la cellule de temps de retard	153
Figure 3.135: Coefficients de transmission de la cellule de temps de retard	153
Figure 3.136 : Adaptation en entrée et en sortie de la cellule de temps de retard.....	154
Figure 3.137 : Bruit en sortie en dB de la cellule de temps de retard	154
Figure 3.138 : Point d'interception d'ordre 3 de la cellule de temps de retard	155
Figure 3.139: Cellule de temps de retard avec 8 selfs en parallèle	156
Figure 3.140 : Les L_{ij} de l'inductance active de 800 nH.....	156
Figure 3.141 : Les R_{ij} de l'inductance active de 800 nH.....	157
Figure 3.142: L_{ij} équivalent des 8 selfs en parallèle.....	157
Figure 3.143: R_{ij} équivalent des 8 selfs en parallèle.....	157
Figure 3.144: Amplificateur à transconductance de la self de 800 nH	158
Figure 3.145 : Le retard du circuit en fonction de la fréquence de la cellule de temps de retard avec 8 selfs en parallèle.....	158
Figure 3.146 : Le gain de la cellule de temps de retard du circuit de temps de retard avec 8 selfs.....	159
Figure 3.147 : Coefficients de réflexion du circuit en fonction de la fréquence.....	159

Figure 3.148 : Le bruit en fonction de la fréquence du temps de retard avec 8 selfs.....	160
Figure 3.149 : Point d'interception d'ordre 3 du circuit de temps de retard avec 8 selfs.....	160
Figure 3.150: Temps de retard avec des Buffers.....	161
Figure 3.151 : Cascade de 10 cellules de 3,2 ns chacune.....	162
Figure 3.152 : Performances des 10 cellules de 3,2 ns de retard cascadiées entre elles	163
Figure 3.153: Cascade de cellules de temps de retard.....	164
Figure 3.154: Remise en phase des 19 antennes d'un mini-réseau.....	168
Figure 2.155 : Topologie des buffers 1, 2, 3 et 4 de la puce Transceiver_Chip	172
Figure 2.156: Topologie des Buffer_In et Buffer_Out	174
Figure A.157 : Temps de retard	175
Figure A.158 : Phase du temps de retard	175
Figure A.159 : Coefficients de réflexion en entrée (S11) et en sortie (S22) du circuit.....	176
Figure A.160 : Coefficients de transmission (S21) et l'isolation (S12) du circuit.....	176
Figure A.161 : Facteur de bruit circuit	177
Figure A.162 : OIP3 du circuit.....	177
Figure A.163 : Impédance d'entrée du circuit.....	178
Figure A.164 : Impédance de sortie du circuit	178

Liste des tableaux

Tableau 1.1: Point de compression à 1 dB et le pont d'intermodulation d'ordre 3 en fonction des circuits et des technologies [Choo05]	37
Tableau 1.2 : Caractéristiques des inductances de la figure 1.19	43
Tableau 2.3 : Cahier des charges du système de réjection d'harmonique	70
Tableau 2.4 : Comparaison des paramètres des filtres avec et sans buffers	78
Tableau 2.5: Paramètres des buffers A et B	81
Tableau 2.6: Paramètres des Buffers 1 et 2 de la puce HR_OC1	84
Tableau 2.7: Paramètres des AT des selfs L1 et L2	88
Tableau 2.8: Paramètres du Buffer3 de la puce HR_OC2	97
Tableau 2.9: Paramètres du Buffer4	99
Tableau 2.10: Paramètres de l'amplificateur de la puce HR_OC2	103
Tableau 2.11 : Cahier des charges du Transceiver	116
Tableau 12 : Paramètres des buffers 1 et de 2 de la puce Transceiver_Chip	173
Tableau 13 : Paramètres des buffers 3 et 4 de la puce Transceiver_Chip	173
Tableau 14 : Paramètres des Buffer_In et Buffer_Out	174

Introduction Générale

L'évolution rapide des technologies de radiocommunications depuis ces dernières années, notamment sur les applications grands publics, la défense, le spatial, etc. nécessite le développement d'équipements possédant des performances et des fonctionnalités de plus en plus importantes. Ces équipements doivent répondre à des contraintes très strictes en termes d'intégration, de performance et de coût. La radioastronomie est d'autant plus concernée par cette évolution qu'elle fait aujourd'hui appel aux technologies d'intégration pour la conception de grands radiotélescopes du futur.

Ce travail entre dans le cadre du projet AAIR (Aperture Array Integrated Receiver) financé pour une partie par l'ANR (Agence Nationale de la Recherche) et destiné au démonstrateur scientifique EMMA (EMBRACE Multiple Array). EMMA est une évolution du démonstrateur EMBRACE (Electronic MultiBeam RadioAstronomy ConcEpt) installé et opérationnel à la station de radioastronomie de Nançay. EMMA est en effet constitué d'un réseau d'antennes de type Vivaldi phasées denses dédié au projet international SKA (Square Kilometre Array) dans la bande de fréquence dite mid-frequency [300 - 1500] MHz.

La conception de circuits intégrés d'applications spécifiques (ASIC) devient de plus en plus importante dans le domaine de la radioastronomie. Cependant, l'intégration de certaines fonctions s'avère particulièrement difficile voire impossible dès lors que l'utilisation d'une inductance est nécessaire. Ceci est essentiellement lié à la taille importante des selfs. Parmi ces fonctions, nous avons le filtrage, certains transceivers, le temps de retard, etc. Or ces fonctions sont très importantes dans une architecture de radiofréquence propre aux réseaux d'antennes phasées denses.

Ce travail de thèse est consacré à l'étude et à la réalisation de ces différentes fonctions à l'aide des inductances actives basées sur des topologies à gyrateurs en technologie SiGeC 0,25 μm de la bibliothèque QUBiC4Xi de NXP Semiconductors afin de palier aux problèmes d'intégration.

✓ Le contexte

Ce travail de thèse entre dans le cadre de projets nationaux (AAIR/ANR) et internationaux, en particulier dans celui de SKA. SKA est un projet international de construction d'un radiotélescope actuellement en phase d'étude de conception. Ce radiotélescope sera constitué de plusieurs milliers d'antennes avec une surface collectrice d'environ 1 km², d'où le nom du projet en anglais. Il aura une sensibilité 100 fois plus élevée que les radiotélescopes les plus sensibles de la génération actuelle. Il aura la capacité d'observer le ciel jusqu'à 1 million de fois plus rapide que n'importe quel radiotélescope jamais construit [[Skatel](#)]. Il permettra entre autre :

- D'étudier la distribution des galaxies.
- De déterminer les paramètres cosmologiques fondamentaux, y compris l'équation d'état de l'énergie sombre.
- De sonder la formation des galaxies et de l'évolution des premières époques et les «âges sombres».
- De tester les théories de la gravité et d'observer les ondes gravitationnelles en utilisant les pulsars et les horloges cosmiques.
- D'étudier les trous noirs, l'origine, l'évolution de l'univers et le rôle du magnétisme cosmique, etc.

La figure 1 montre une vue d'artiste du radiotélescope.

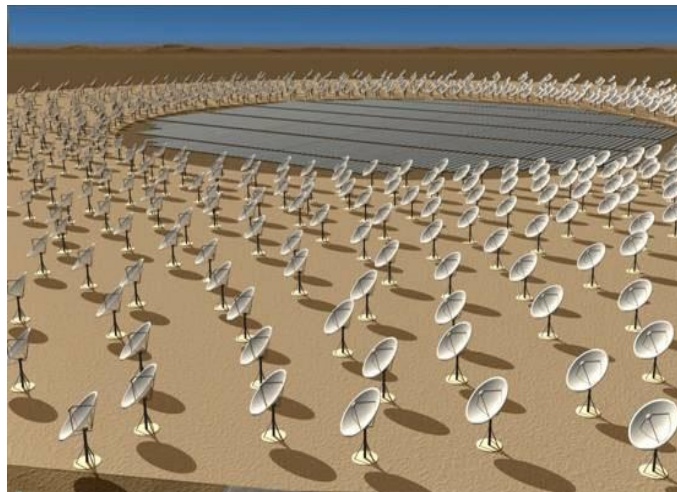


Figure 1 : Vue d'artiste du radiotélescope SKA [[Phyca](#)]

Suivant des critères basés essentiellement sur la propreté en termes de pollution par des ondes radio d'origine humaine qui seraient susceptibles de brouiller les faibles ondes radio venant de l'univers, l'Afrique du Sud et l'Australie ont été choisis pour accueillir le radiotélescope.

Dix pays sont actuellement membres du comité d'organisation de SKA : Australie, Canada, Chine, Inde, Italie, Nouvelle-Zélande, Afrique du Sud, la Suède, les Pays-Bas et le Royaume-Uni. En outre, 10 pays membres constituent le noyau de SKA, mais près de 100 organisations à travers 20 pays (les 10 pays membres + Brésil, France, Japon, USA, Malta, Corée du Sud, Pologne, Portugal, Russie, Espagne) ont participé à la conception et au développement du projet et sont maintenant engagés dans la conception détaillée du télescope.

Chaque pays travaille sur un démonstrateur. La France est impliquée dans le démonstrateur européen appelé EMBRACE. Elle est représentée par l'Observatoire de Paris et en particulier par la Station de Radioastronomie de Nançay. L'objectif d'EMBRACE est de démontrer que le concept de réseau d'antennes phasées denses est viable pour SKA.

Plus précisément, EMBRACE est un réseau phasé plan de dipôles large bande (Aperture Plane Phased Array) observant le ciel dans deux directions distinctes. Les antennes utilisées sont de type Vivaldi, car les partenaires Hollandais ont déjà utilisé ces antennes et ont démontré les aspects fondamentaux du concept de réseau phasé dans le cadre de leur démonstrateur appelé THEA (THousand Element Array) dédié au développement de SKA [[Grim09](#)].

Par ailleurs, EMBRACE est actuellement constitué de près de 200 tuiles de 1 m² contenant chacun 72 antennes élémentaires. Une partie du démonstrateur est implantée à la station de radioastronomie de Nançay sur une surface de 64 m² soit 64 tuiles. La seconde partie se trouve à Westerbork aux Pays-Bas sur une surface avoisinant les 120 m² et nécessite donc 120 tuiles. Par conséquent, pour équiper les sites de Nançay et celui de Westerbork on a besoin de près de 13248 antennes. Il faut compter autant de LNA, de filtres, de baluns, d'amplificateurs et environ 3312 circuits beamformers.

Sachant que ce démonstrateur n'est qu'une infime partie du radiotélescope SKA. On imagine facilement le nombre gigantesque de circuits électroniques nécessaires. Cela entraîne des contraintes majeures d'intégration et de consommation d'énergie électrique pour la réalisation du projet SKA.

Ainsi, à travers le projet AAIR, la Station de Radioastronomie de Nançay travaille sur la suite du démonstrateur EMBRACE pour le compte de SKA. La figure 2 montre l'architecture globale du système électronique du projet AAIR.

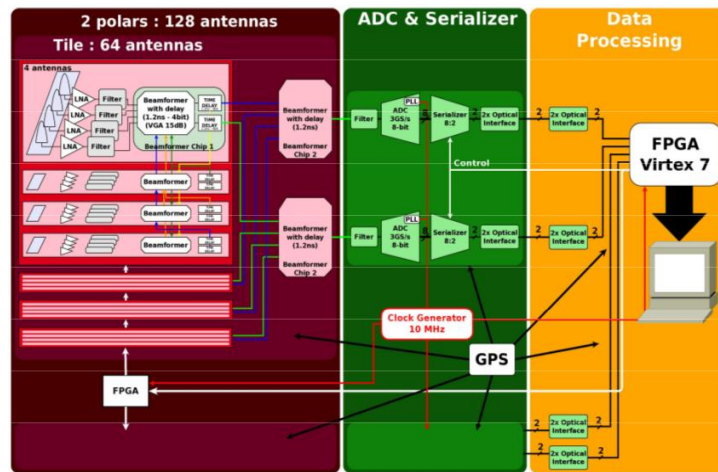


Figure 2 : Architecture du système électronique du projet AAIR

Elle est divisée en trois grandes parties : une partie analogique qui accueille les tuiles d'AAIR (formées de plusieurs antennes, de fonctions RF telles que des LNA, des baluns actifs, des filtres, des beamformers à temps de retard, des combineurs, etc.); une partie numérique formée de convertisseurs analogiques numériques (CAN) et des sérialiseurs et une troisième partie dédiée au traitement de données. Les antennes sont constituées en des groupes de 64 éléments appelés tuiles. La figure 3 montre la configuration d'une tuile telle que proposée dans AAIR.

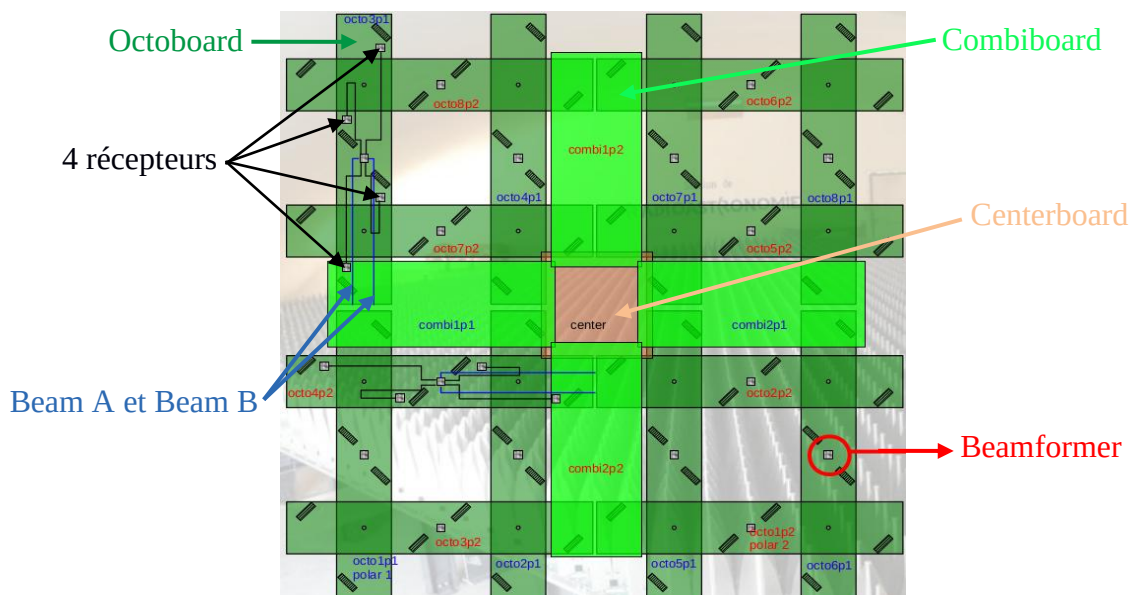


Figure 3 : Une Tuile AAIR

Elle est constituée d'un centerboard qui combine 16 octoboards via 4 combiboards. Autrement dit, une tuile comprend 8 octoboards par polar, 2 combiboards par polar et 1 centerboard. Sur chaque Octoboard est intégré 4 récepteurs et un Beamformer à temps de retard. La figure 4 correspond à la combinaison de 4 tuiles.

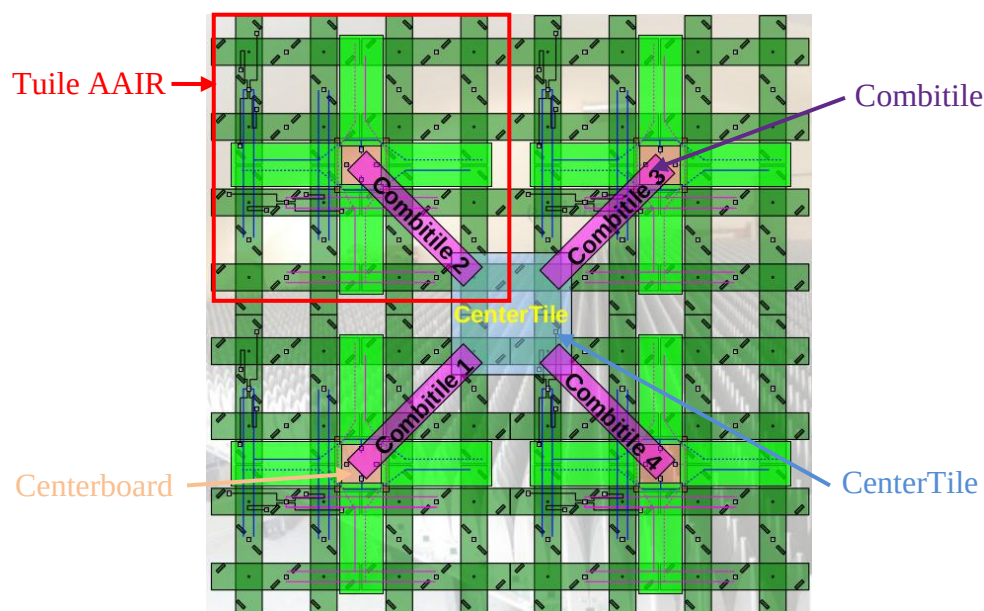


Figure 4 : Combinaison de 4 tuiles AAIR

Cette combinaison de tuiles comptera donc 256 antennes, 64 beamformers, 16 combiboards, 4 centerboard, 4 combitiles et 1 centertile. Le CenterTile combine les 4 CenterBoard à l'aide des 4 CombiTiles. Chaque CenterBoard regroupe 16 OctoBoard par l'intermédiaire de 4 CombiBoard.

Pour traiter les signaux reçus par les antennes, chaque tuile est organisée en sous-ensemble de 4 antennes élémentaires. Chaque antenne est suivie d'un amplificateur faible bruit, d'un filtre et d'un balun. Ces baluns sont connectés à un circuit formateur de faisceaux différentiels (beamformer) possédant 4 entrées et 2 sorties.

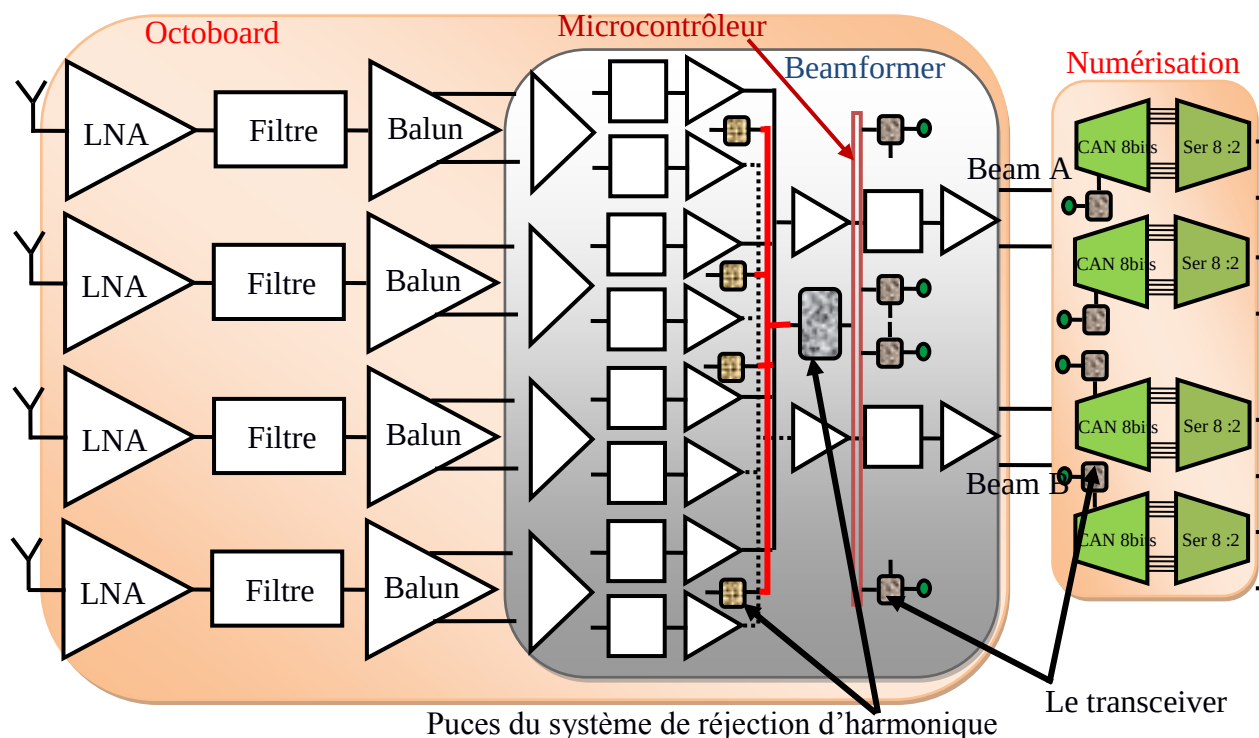


Figure 5 : Composition d'un octoboard

Le Beamformer combine vers 2 sorties indépendantes (Beam A et Beam B) les signaux provenant des 4 antennes élémentaires dans la bande [300 MHz – 1500 MHz]. Il permet de former deux faisceaux indépendants en contrôlant le gain et le déphasage de chaque signal vers des sorties via un bus I2C (Inter-Integrated Circuit) ou SPI (Serial Peripheral Interface). Les Beam A et B sont ensuite injectés dans un convertisseur analogique numérique (CAN) 8 bits à 3 Gs/s puis sérialisés à l'aide d'un sérialiseur 8 bits-2 bits avant d'être acheminés dans un bloc de traitement de données.

Par ailleurs, la réception des signaux astronomiques, leurs transmissions, jusqu'à leurs traitements impliquent la cohabitation des signaux analogiques et numériques au sein du système électronique de SKA.

La cohabitation de ces données analogiques et numériques constitue un problème auquel il faudra trouver une solution. En effet, le signal numérique génère des niveaux d'harmoniques relativement élevés par rapport aux signaux provenant du ciel extrêmement faibles qui, s'ils ne sont pas filtrés peuvent altérer la transmission des signaux RF reçus par les antennes.

Ainsi, ce travail de thèse propose l'intégration dans la tuile AAIR d'une fonction permettant d'isoler le numérique de l'analogique. Cette fonction sera à cet effet répétée autant de fois que

le nombre de beamformers. Pour assurer une meilleure intégration, il est indispensable de minimiser la surface qu'occupe cette fonction.

En conséquence, deux fonctions basées sur des inductances actives intégrées permettant d'isoler les harmoniques engendrées par les signaux numériques des données RF seront réalisées. La première fonction concerne un système de réjection d'harmonique de contrôle commande en technologie bipolaire SiGeC 0,25 μ m dans la bande [1 MHz - 1500 MHz]. Elle sera mise 64 fois en parallèle correspondant au nombre d'antennes d'une tuile. Elle joue essentiellement la fonction d'un filtre passe-bas laissant passer les signaux numériques (à la fréquence de 1 MHz, correspondante à la vitesse du bus utilisé) entre 1 et 5 MHz et les atténue fortement dans la bande de fréquence RF [300 MHz - 1500 MHz]. La seconde fonction s'agit d'un transceiver HF/UHF-L intégré dans les bandes de fréquence [10 MHz - 20 MHz] pour le numérique et [300 MHz - 1500 MHz] pour l'analogique. Elle permet de faire passer des signaux analogiques et numériques via un même câble coaxial tout en assurant leur isolation.

L'utilisation des inductances actives permet une meilleure intégration. En effet, pour la réalisation de ces deux fonctions nous avons besoin d'inductance de fortes valeurs. Or l'intégration d'inductances passives en basse fréquence s'avère très difficile voire impossible. La valeur de l'inductance passive est proportionnelle à sa surface. C'est-à-dire, pour avoir une forte valeur inductive, il faut augmenter sa surface ce qui ne facilite pas leur intégration. Cependant, elles ont l'avantage de ne pas avoir besoin de courant électrique pour fonctionner.

Ainsi, pour résoudre ce problème lié à l'intégration, nous réaliserons dans ce mémoire des circuits permettant de simuler un effet inductif. Ces circuits sont appelés inductances actives en raison de la présence de composants actifs tels que les transistors. Ils sont basés sur des transistors bipolaires à topologie gyrateur-C. Il existe plusieurs techniques de réalisation de circuits simulant un effet inductif, mais dans notre cas, pour pousser les limites de l'état de l'art, nous utiliserons des montages basés sur des topologies à gyrateur utilisant des transistors bipolaires. En effet, les montages à gyrateurs sont généralement réalisés à l'aide de transistors MOS. Cependant, l'inconvénient des inductances actives est qu'elles consomment beaucoup de courant.

Dans ce travail, nous montrons que la réalisation d'inductances actives intégrées à l'aide de transistors bipolaires est possible d'une part, et d'autre part nous nous assurons d'avoir une meilleure intégration des circuits sans consommer de manière excessive.

✓ L'organisation du manuscrit

Ce manuscrit est structuré en trois chapitres :

Le premier chapitre est consacré aux généralités sur les dispositifs microondes et à l'état de l'art sur les inductances actives intégrées. Il s'agit tout d'abord de présenter un certain nombre de grandeurs qui seront utilisés tout au long de ce rapport. Par exemple, les paramètres [S] d'un circuit actif différentiel et single-ended, le niveau de bruit et le facteur de bruit d'un quadripôle ainsi que le point de compression et le point d'intermodulation d'ordre 3 seront présentés. La deuxième partie de ce chapitre aborde l'état de l'art sur les inductances actives et leurs applications potentielles à la radioastronomie. Une étude théorique sur l'inductance active en topologie gyrateur sera présentée avant de conclure le chapitre.

Le deuxième chapitre porte sur l'étude et la réalisation de deux applications dédiées au projet SKA à savoir un système de réjection d'harmoniques de contrôle commande et un transceiver différentiel basés sur des inductances actives intégrées en technologie SiGeC 0,25 μm dans la bande HF/UHF-L. Le système de réjection d'harmoniques doit s'intégrer dans une tuile d'antennes de type Vivaldi non blindée pour le projet SKA et viendrait ainsi protéger les signaux radiofréquences (RF) reçus par les antennes dans la bande [300 MHz – 1500 MHz] des harmoniques venant du numérique. S'agissant du transceiver, il permet de faire passer des données numériques de type contrôle commande via un câble coaxial et de dissocier les bandes de fréquences [10 MHz – 20 MHz] (pour le numérique) et [300 MHz – 1500 MHz] (pour l'analogique). Premièrement, l'étude et la réalisation du système de réjection d'harmoniques de contrôle commande seront abordées. Ce qui constitue la première grande partie de ce chapitre. Les résultats de mesures et de simulations ainsi que les performances du système seront présentés. La dernière grande partie du chapitre concerne la réalisation du transceiver. Une comparaison des résultats de mesures et de simulations du transceiver sera effectuée en dernier lieu.

Le troisième et dernier chapitre de ce mémoire s'intéresse à l'étude et à la faisabilité d'un beamformer à temps de retard permettant de remettre en phase une partie des antennes du réseau NenuFAR (New Extension in Nancay Upgrading loFAR). Les temps de retard sont réalisés à l'aide d'inductances actives et des capacités MIM (Metal-Insulator-Metal) de la bibliothèque QUBiC4Xi de la technologie SiGeC de NXP. La faisabilité de ce beamformer à temps de retard sera validée en évaluant nos résultats de simulation par rapport à ceux des beamformers à temps de retard présents dans la littérature.

Chapitre 1: Généralités sur les dispositifs microondes et état de l'art des inductances actives intégrées

Introduction

Dans la plupart des fonctions radiofréquences, telle que le filtrage par exemple, on a souvent besoin d'inductances de valeur non négligeable. Les inconvénients de ces dernières sont des pertes résistives importantes et des problèmes de surface occupée sur le substrat. Cela rend leur intégration inenvisageable en dessous de 100 MHz. L'une des solutions consiste à remplacer l'inductance passive par un circuit simulant un effet inductif et permettant une meilleure intégration tout en limitant ou compensant les pertes résistives.

Le but de ce chapitre est de présenter les généralités sur les dispositifs microondes et l'état de l'art sur les inductances actives intégrées. L'étude et la réalisation d'une inductance active basée sur des topologies à gyrateurs en technologie bipolaire SiGeC 0,25 μm sera effectuée. Quelques applications des inductances à la radioastronomie seront brièvement exposées et clôtureront le chapitre.

1.1. Généralité sur les dispositifs microondes

1.1.1. Paramètres [S] d'un circuit différentiel et non-différentiel

Cette section présente une synthèse des paramètres [S] d'un circuit différentiel ou non-différentiel. Ces paramètres permettent de décrire entièrement le comportement électrique des réseaux électroniques à des fréquences plus ou moins élevées (du RF aux hyperfréquences) en fonction des signaux d'entrée. D'où leurs importances.

1.1.1.1. Définition des paramètres [S]

Une ligne de transmission d'impédance caractéristique Z_c de longueur l est un quadripôle caractérisé par un jeu de paramètres Z (matrice [Z]), Y (matrice [Y]), S (matrice de répartition [S]), etc.

En basse fréquence (inférieurs à 100 MHz), un quadripôle est caractérisé par des tensions et courants. Les paramètres Z ou Y sont utilisés pour décrire complètement le circuit. D'autres paramètres tels que la matrice ABCD ou la matrice hybride H peuvent aussi être utilisés.

En haute fréquence, il est difficile de mesurer des tensions, des courants et de créer des courts-circuits et des circuits ouverts. Or pour déterminer les coefficients Z_{11} , Z_{12} , Z_{21} et Z_{22} de

la matrice $[Z]$ il faut être en mesure de réaliser un bon court-cuit et un bon circuit ouvert. Cette condition est très délicate voire impossible à réaliser à des fréquences supérieures à 100 MHz à cause des capacités et des inductances parasites.

La matrice $[Z]$ n'est plus utilisable à ces fréquences. On définit une nouvelle matrice dite de répartition $[S]$ ou (scattering matrix, en Anglais). Elle a l'avantage d'être mesurable avec des impédances dites de source (en entrée) et de charge (en sortie), des valeurs autres qu'un circuit ouvert ou un court circuit, souvent égales à 50 Ohms. L'utilisation de la matrice $[S]$ permet de caractériser une ligne comme étant un élément de circuit représentable sous la forme d'un quadripôle. La figure 1.6 indique une ligne de transmission d'impédance caractéristique Z_c chargée par une impédance Z_L .

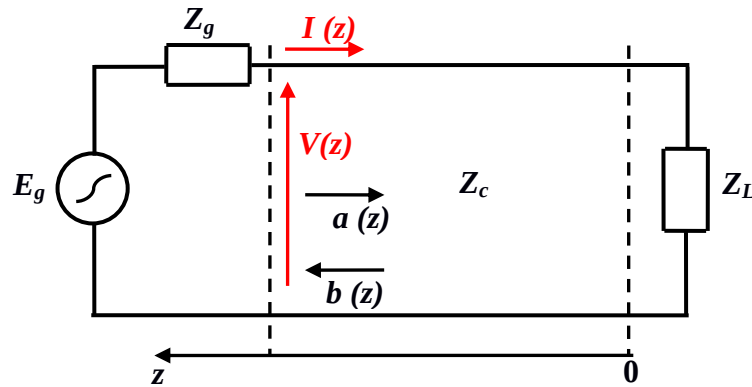


Figure 1.6 : Ligne de transmission d'impédance caractéristique Z_c

L'onde de tension $V(z)$ est égale à la somme des ondes incidente $V^+(z)$ et réfléchie $V^-(z)$ soit :

$$V(z) = V^+(z) + V^-(z) \quad (1.1)$$

Avec $V^+(z) = V_+ \cdot e^{-j\beta z}$, $V^-(z) = V_- \cdot e^{j\beta z}$, β une constante de propagation et les pertes résistives nulles ($\alpha=0$).

De même, l'onde de courant $I(z)$ est égale à :

$$I(z) = I^+(z) - I^-(z) \quad (1.2)$$

$$\text{Avec } I^+(z) = \frac{V^+(z)}{Z_c} \text{ et } I^-(z) = \frac{V^-(z)}{Z_c}$$

En normalisant $V(z)$ et $I(z)$ par rapport à l'impédance caractéristique Z_c et en considérant $a(z)$ et $b(z)$ comme des ondes incidente et réfléchie, on a :

$$v(z) = \frac{V(z)}{\sqrt{Z_c}} = a(z) + b(z) \text{ et } i(z) = \sqrt{Z_c} \cdot I(z) = a(z) - b(z) \text{ avec :}$$

$$a(z) = \frac{V^+(z)}{\sqrt{Z_c}} : \text{Onde de puissance incidente}$$

$$b(z) = \frac{V^-(z)}{\sqrt{Z_c}} : \text{Onde de puissance réfléchie}$$

On en déduit l'expression des ondes $a(z)$ et $b(z)$ en fonction de $V(z)$, $I(z)$ et Z_c :

$$a(z) = \frac{1}{2} [v(z) + i(z)] = \frac{1}{2\sqrt{Z_c}} [V(z) + Z_c \cdot I(z)] \quad (1.3)$$

$$b(z) = \frac{1}{2} [v(z) - i(z)] = \frac{1}{2\sqrt{Z_c}} [V(z) - Z_c \cdot I(z)] \quad (1.4)$$

A l'aide de ces ondes de puissances, il est à présent possible de caractériser un circuit fonctionnant dans les hautes fréquences.

1.1.1.2. Paramètres [S] d'un circuit en single-ended

Les ondes de puissance présentées dans la section précédente permettent de définir une matrice [S] d'un quadripôle. Les paramètres [S] sont généralement utilisés pour décrire un réseau n-ports dans les fréquences microondes ou RF par exemple. Ils permettent d'exprimer certaines grandeurs électriques telles que le gain, les pertes d'insertion, les coefficients de transmission et de réflexion, la stabilité d'un circuit, etc.

La figure 1.7 montre un quadripôle Q attaqué par un générateur de tension E_g avec une impédance de source Z_s et chargé par une impédance Z_L . Les ondes de courant I_1 et I_2 et de tension V_1 et V_2 sont aussi présentées sur la figure.

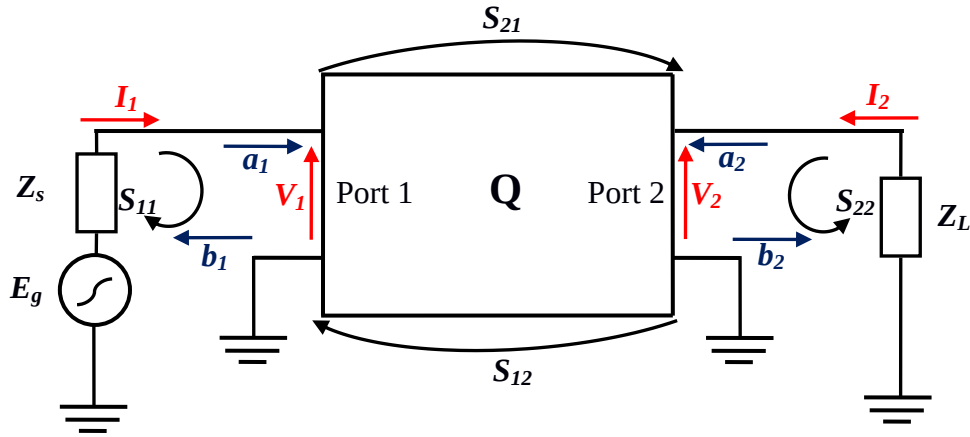


Figure 1.7 : Paramètres [S] en single-ended définis par des ondes de puissance normalisées

Les ondes de propagation utilisées dans la théorie des lignes de transmission sont définies par les ondes de puissance incidentes normalisées a_n et réfléchies b_n qui s'expriment comme suit :

$$a_n = \frac{V_n + Z_c^* I_n}{2\sqrt{\Re_e(Z_c)}} \quad (1.5)$$

$$b_n = \frac{V_n - Z_c^* I_n}{2\sqrt{\Re_e(Z_c)}} \quad (1.6)$$

où l'indice n désigne le numéro d'un port ($n=1$ ou 2) et Z_c^* est l'expression conjuguée de l'impédance caractéristique de la ligne de transmission.

La matrice [S] d'un circuit à deux ports se présente comme suit :

$$\begin{pmatrix} b_1 \\ b_2 \end{pmatrix} = \begin{bmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{bmatrix} \cdot \begin{pmatrix} a_1 \\ a_2 \end{pmatrix} \quad (1.7)$$

L'équation (1.7) peut encore s'écrire : $\begin{cases} b_1 = S_{11} \cdot a_1 + S_{12} \cdot a_2 \\ b_2 = S_{21} \cdot a_1 + S_{22} \cdot a_2 \end{cases}$

Les paramètres S_{11} et S_{22} correspondent aux coefficients de réflexion et les paramètres S_{12} , S_{21} aux coefficients de transmission.

$S_{11} = \left. \frac{b_1}{a_1} \right|_{a_2=0, Z_L=Z_c^*}$ est le coefficient de réflexion en entrée lorsque le quadripôle est adapté en sortie, c'est-à-dire lorsque l'impédance de charge Z_L est égale au conjugué de l'impédance

caractéristique Z_c de la ligne ($Z_L = Z_c^*$). Dans ce cas, l'onde réfléchie a_2 est nulle car absorbée par la charge Z_L .

$S_{12} = \left. \frac{b_1}{a_2} \right|_{a_1=0}$ est le coefficient de transmission de la sortie vers l'entrée (c'est l'isolation).

$S_{21} = \left. \frac{b_2}{a_1} \right|_{a_2=0}$ est le coefficient de transmission de l'entrée vers la sortie (c'est le gain en puissance).

$S_{22} = \left. \frac{b_2}{a_2} \right|_{a_1=0, Z_s=Z_c^*}$ est le coefficient de réflexion en sortie du quadripôle lorsque le quadripôle est adapté en entrée, c'est-à-dire lorsque l'impédance de source Z_s est égale au conjugué de l'impédance caractéristique Z_c de la ligne ($Z_s = Z_c^*$). Dans ce cas $a_1 = 0$. L'onde de puissance incidente est complètement absorbée par l'impédance source Z_s .

Pour un réseau à n -ports, l'équation (1.7) peut être généralisée et s'exprime comme suit [Lud00] :

$$\begin{pmatrix} b_1 \\ b_2 \\ \vdots \\ b_n \end{pmatrix} = \begin{bmatrix} S_{11} & S_{12} & \dots & S_{1n} \\ S_{21} & S_{22} & \dots & S_{2n} \\ \vdots & \vdots & \ddots & \vdots \\ S_{n1} & S_{n2} & \dots & S_{nn} \end{bmatrix} \cdot \begin{pmatrix} a_1 \\ a_2 \\ \vdots \\ a_n \end{pmatrix} \quad (1.8)$$

1.1.1.3. Paramètres [S] d'un circuit actif différentiel

Une matrice 2x2 permet de décrire entièrement un circuit 2-ports. Cependant, pour décrire une structure différentielle à quatre ports, une matrice 4x4 est nécessaire. Les paramètres [S] d'un circuit non-différentiel peuvent être utilisés pour décrire un circuit différentiel, mais ils ne donneront aucune information sur le comportement des modes différentiels, communs et des conversions de mode.

On appelle paramètres [S] en mode mixte, les paramètres [S] d'un circuit différentiel. La figure 1.8 montre un circuit différentiel à 4 ports faisant apparaître les tensions et courants des ports.

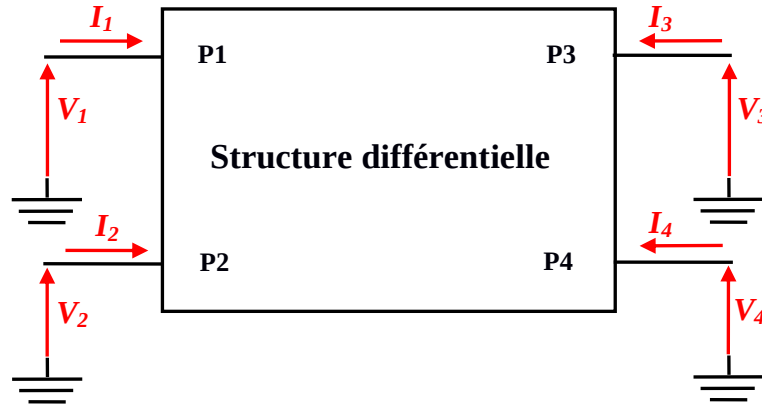


Figure 1.8 : Circuit différentiel à 4 ports défini en tension et courant

A l'aide de cette figure, on déduit les tensions et courants du mode différentiel et commun définis par les expressions suivantes ($n=1$ ou 2) :

$$V_{dn} = V_{2n-1} - V_{2n} \quad ; \quad I_{dn} = \frac{I_{2n-1} - I_{2n}}{2} \quad (1.9)$$

$$V_{cn} = \frac{V_{2n-1} + V_{2n}}{2} \quad ; \quad I_{cn} = I_{2n-1} + I_{2n} \quad (1.10)$$

- $n=1$, correspond aux tensions et courants entre les ports P1 et P2, c'est-à-dire en entrée du circuit différentiel.
- $n=2$, correspond aux tensions et courants entre les ports P3 et P4, c'est-à-dire en sortie du circuit.

Les impédances d'entrée des modes différentiel et commun sont égales à :

$$Z_{d1} = \frac{V_{d1}}{I_{d1}} = \frac{2*(V_1 - V_2)}{I_1 - I_2} = 2 \cdot Z_{c_in} \quad ; \quad Z_{c1} = \frac{V_{c1}}{I_{c1}} = \frac{V_1 + V_2}{2*(I_1 - I_2)} = \frac{Z_{c_in}}{2} \quad (1.11)$$

où Z_{c_in} est l'impédance caractéristique en entrée.

De même, les impédances de sortie des modes différentiel et commun s'expriment comme suit :

$$Z_{d2} = \frac{V_{d2}}{I_{d2}} = \frac{2*(V_3 - V_4)}{I_3 - I_4} = 2 \cdot Z_{c_out} \quad ; \quad Z_{c2} = \frac{V_{c2}}{I_{c2}} = \frac{V_3 + V_4}{2*(I_3 - I_4)} = \frac{Z_{c_out}}{2} \quad (1.12)$$

où Z_{c_out} est l'impédance caractéristique en sortie.

La figure 1.9 est une reprise de la figure 1.8 mais fait apparaître les ondes de tension, de courant et de puissance des modes différentiel et commun.

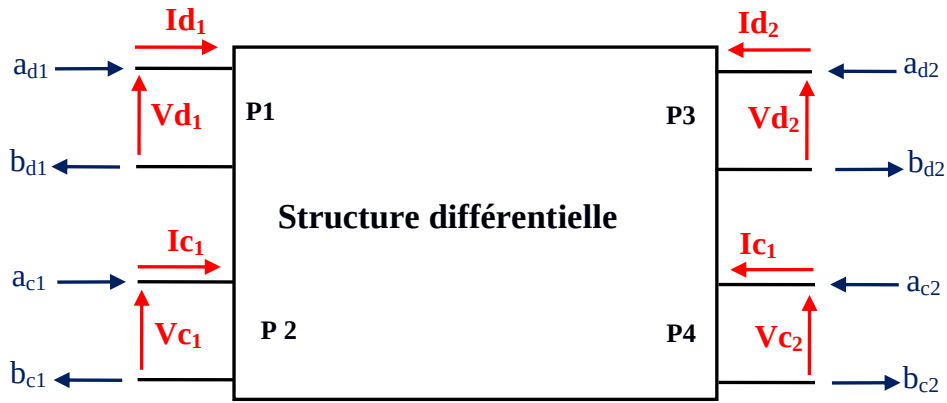


Figure 1.9 : Circuit différentiel à 4 ports défini en tension, courant et ondes de puissance

De façon analogue aux ondes de puissance d'un circuit à 2 ports, les ondes de puissance normalisées incidentes et réfléchies des modes différentiel et commun d'un circuit à 4 ports sont égales à :

$$a_{dn} = \frac{V_{dn} + Z_{dn} \cdot I_{dn}}{2\sqrt{\Re_e(Z_{dn})}} \quad ; \quad a_{cn} = \frac{V_{cn} + Z_{cn} \cdot I_{cn}}{2\sqrt{\Re_e(Z_{cn})}} \quad (1.13)$$

$$b_{dn} = \frac{V_{dn} - Z_{dn}^* \cdot I_{dn}}{2\sqrt{\Re_e(Z_{dn})}} \quad ; \quad b_{cn} = \frac{V_{cn} - Z_{cn}^* \cdot I_{cn}}{2\sqrt{\Re_e(Z_{cn})}} \quad (1.14)$$

L'équation (1.15) montre la matrice [S] en mode mixte. Elle peut être divisée en quatre sous-matrices [Bock95] :

$$\begin{pmatrix} b_{d1} \\ b_{d2} \\ b_{c1} \\ b_{c2} \end{pmatrix} = \begin{bmatrix} [Sdd_{11} & Sdd_{12}] & [Sdc_{11} & Sdc_{12}] \\ [Sdd_{21} & Sdd_{22}] & [Sdc_{21} & Sdc_{22}] \\ [Scd_{11} & Scd_{12}] & [Scc_{11} & Scc_{12}] \\ [Scd_{21} & Scd_{22}] & [Scc_{21} & Scc_{22}] \end{bmatrix} \begin{pmatrix} a_{d1} \\ a_{d2} \\ a_{c1} \\ a_{c2} \end{pmatrix} \quad (1.15)$$

- S_{dd} : sous-matrice du mode différentiel (d). Les paramètres Sdd_{ij} caractérisent la réponse du mode différentiel du circuit lorsque celui-ci est excité par un signal de mode différentiel.
- S_{cc} : sous-matrice du mode commun (c). Les paramètres Scc_{ij} caractérisent la réponse du mode commun du circuit lorsque celui-ci est excité par un signal de mode commun.
- S_{dc} : sous-matrice du mode commun vers le mode différentiel. Les paramètres Sdc_{ij} caractérisent la réponse du mode différentiel du circuit lorsqu'il est excité par un signal de mode commun.

- S_{cd} : sous-matrice du mode différentiel vers le mode commun. Les paramètres $S_{cd_{ij}}$ caractérisent la réponse du mode commun du circuit lorsque celui-ci est excité par un signal de mode différentiel.

Un circuit différentiel est dit idéal lorsque ses paramètres $S_{cd_{ij}}$ et $S_{dc_{ij}}$ sont nuls, c'est-à-dire qu'il n'y a pas de mode commun donc pas de conversion de mode. Cependant, dans la pratique il y a toujours un signal de mode commun. Par conséquent, la qualité d'un circuit différentiel se mesure par la valeur d'une grandeur appelée Taux de Réjection du Mode Commun (TRMC). Le TRMC est défini par le rapport du module du gain en puissance du mode différentiel sur le module du gain en puissance du signal du mode commun soit :

$$TRMC = \frac{|S_{dd_{21}}|}{|S_{cc_{21}}|} \quad (1.16)$$

$$\text{et en dB par : } TRMC(dB) = S_{dd_{21}}(dB) - S_{cc_{21}}(dB)$$

1.1.1.4. Calcul des paramètres [S] en modes mixtes d'un circuit différentiel en fonction des paramètres [S] d'un circuit non-différentiel

En supposant que $Z_{c_in} = Z_{c_out} = Z_c$, les ondes de puissance d'un circuit différentiel peuvent être exprimées en fonction des ondes de puissance d'un circuit non-différentiel à l'aide des expressions a_{dn} , a_{cn} , b_{dn} , b_{cn} et de V_{dn} , V_{cn} , I_{dn} et I_{cn} .

En remplaçant n par 1 dans les équations (1.9), (1.10) et (1.13) on a :

$$\begin{aligned} V_{d1} &= V_1 - V_2 & ; & & I_{d1} &= \frac{I_1 - I_2}{2} \\ V_{c1} &= \frac{V_1 + V_2}{2} & ; & & I_{c1} &= I_1 + I_2 \\ a_{d1} &= \frac{V_{d1} + Z_{d1} \cdot I_{d1}}{2\sqrt{\Re_e(Z_{d1})}} & ; & & a_{c1} &= \frac{V_{c1} + Z_{c1} \cdot I_{c1}}{2\sqrt{\Re_e(Z_{c1})}} \end{aligned}$$

Or nous avons aussi montré précédemment que :

$$\begin{aligned} Z_{d1} &= 2 \cdot Z_{c_in} & \text{et} & & Z_{c1} &= \frac{Z_{c_in}}{2}, \text{ soit :} \\ Z_{d1} &= 2 \cdot Z_c & \text{et} & & Z_{c1} &= \frac{Z_c}{2} \end{aligned}$$

Ce qui implique :

$$a_{d1} = \frac{V_1 - V_2 + Z_c \cdot (I_1 - I_2)}{2\sqrt{2 \cdot \Re_e(Z_c)}} = \frac{V_1 + Z_c \cdot I_1}{2\sqrt{2 \cdot \Re_e(Z_c)}} - \frac{V_2 + Z_c \cdot I_2}{2\sqrt{2 \cdot \Re_e(Z_c)}}, \text{ soit :}$$

$$a_{d1} = \frac{a_1 - a_2}{\sqrt{2}}$$

De même :

$$a_{c1} = \frac{V_1 + V_2 + Z_c \cdot (I_1 + I_2)}{2 \cdot 2 \sqrt{\Re_e(\frac{Z_c}{2})}} = \frac{V_1 + Z_c \cdot I_1}{2 \sqrt{2 \cdot \Re_e(Z_c)}} + \frac{V_2 + Z_c \cdot I_2}{2 \sqrt{2 \cdot \Re_e(Z_c)}}, \text{ soit :}$$

$$a_{c1} = \frac{a_1 + a_2}{\sqrt{2}}$$

De la même manière sont déduites toutes les autres expressions d'ondes de puissance des modes différentiel et commun :

$$\begin{aligned} a_{d2} &= \frac{a_3 - a_4}{\sqrt{2}} & ; & & b_{d1} &= \frac{b_1 - b_2}{\sqrt{2}} & ; & & b_{d2} &= \frac{b_3 - b_4}{\sqrt{2}} \\ a_{c2} &= \frac{a_3 + a_4}{\sqrt{2}} & ; & & b_{c1} &= \frac{b_1 + b_2}{\sqrt{2}} & ; & & b_{c2} &= \frac{b_3 + b_4}{\sqrt{2}} \end{aligned}$$

Il en résulte les matrices de passage des ondes de puissance incidentes et réfléchies d'un circuit différentiel aux ondes de puissance d'un circuit non-différentiel qui s'expriment respectivement comme suit :

$$\begin{pmatrix} a_{d1} \\ a_{d2} \\ a_{c1} \\ a_{c2} \end{pmatrix} = \frac{1}{\sqrt{2}} \cdot \begin{bmatrix} 1 & -1 & 0 & 0 \\ 0 & 0 & 1 & -1 \\ 1 & 1 & 0 & 0 \\ 0 & 0 & 1 & 1 \end{bmatrix} \cdot \begin{pmatrix} a_1 \\ a_2 \\ a_3 \\ a_4 \end{pmatrix} \text{ et}$$

$$\begin{pmatrix} b_{d1} \\ b_{d2} \\ b_{c1} \\ b_{c2} \end{pmatrix} = \frac{1}{\sqrt{2}} \cdot \begin{bmatrix} 1 & -1 & 0 & 0 \\ 0 & 0 & 1 & -1 \\ 1 & 1 & 0 & 0 \\ 0 & 0 & 1 & 1 \end{bmatrix} \cdot \begin{pmatrix} b_1 \\ b_2 \\ b_3 \\ b_4 \end{pmatrix}$$

Dans [Bock95], il est montré que l'on peut convertir une matrice de paramètres [S] d'un circuit non-différentiel en une matrice de paramètres [S] d'un circuit différentiel en mode mixte à partir de cette équation :

$$[S^{mm}] = [M] \cdot [S] [M]^{-1} \quad (1.17)$$

$$\text{avec } [S^{mm}] = \begin{bmatrix} S_{dd11} & S_{dd12} & S_{dc11} & S_{dc12} \\ S_{dd21} & S_{dd22} & S_{dc21} & S_{dc22} \\ S_{cd11} & S_{cd12} & S_{cc11} & S_{cc12} \\ S_{cd21} & S_{cd22} & S_{cc21} & S_{cc22} \end{bmatrix}, [M] = \frac{1}{\sqrt{2}} \cdot \begin{bmatrix} 1 & -1 & 0 & 0 \\ 0 & 0 & 1 & -1 \\ 1 & 1 & 0 & 0 \\ 0 & 0 & 1 & 1 \end{bmatrix} \text{ et}$$

$$[S] = \begin{bmatrix} S_{11} & S_{12} & S_{13} & S_{14} \\ S_{21} & S_{22} & S_{23} & S_{24} \\ S_{31} & S_{32} & S_{33} & S_{34} \\ S_{41} & S_{42} & S_{43} & S_{44} \end{bmatrix}$$

Les 16 paramètres Sdd_{ij} , Sc_{ij} , Scd_{ij} et Sdc_{ij} de la matrice en mode mixte $[S^{mm}]$ du circuit différentiel peuvent être exprimés en fonction des ondes de puissance a_{dn} , a_{cn} , b_{dn} et b_{cn} et par conséquent en fonction des paramètres $[S]$ d'un circuit non-différentiel.

A titre d'exemple, calculons le paramètre Sdd_{ij} . On sait que :

$$Sdd_{11} = \left. \frac{b_{d1}}{a_{d1}} \right|_{a_{d2}=a_{c1}=a_{c2}=0} ; \quad b_{d1} = \frac{b_1 - b_2}{\sqrt{2}} ; \quad a_{d1} = \frac{a_1 - a_2}{\sqrt{2}}$$

$$\begin{cases} a_{d2} = 0 \rightarrow a_3 = a_4 \\ a_{c1} = 0 \rightarrow a_1 = -a_2 \\ a_{c2} = 0 \rightarrow a_3 = -a_4 \end{cases} \text{ . Comme } a_3 = a_4 \text{ et } a_3 = -a_4, \text{ alors } a_3 = a_4 = 0.$$

Il s'en suit : $Sdd_{11} = \frac{b_1 - b_2}{2 \cdot a_1}$ et comme : $\begin{cases} b_1 = S_{11} \cdot a_1 + S_{12} \cdot a_2 \\ b_2 = S_{21} \cdot a_1 + S_{22} \cdot a_2 \end{cases}$, ceci implique :

$$Sdd_{11} = \frac{1}{2} * (S_{11} - S_{12} - S_{21} + S_{22})$$

De la même manière on détermine les 15 autres équations en fonction des paramètres $[S]$ d'un circuit non-différentiel. Ces dernières se présentent comme suit :

- Mode différentiel :

$$Sdd_{11} = \frac{1}{2} * (S_{11} - S_{12} - S_{21} + S_{22}) ; Sdd_{12} = \frac{1}{2} * (S_{13} - S_{23} - S_{14} + S_{24})$$

$$Sdd_{21} = \frac{1}{2} * (S_{31} - S_{41} - S_{32} + S_{42}) ; Sdd_{22} = \frac{1}{2} * (S_{33} - S_{43} - S_{34} + S_{44})$$

- Mode commun :

$$Sc_{11} = \frac{1}{2} * (S_{11} + S_{12} + S_{21} + S_{22}) ; Sc_{12} = \frac{1}{2} * (S_{13} + S_{23} + S_{14} + S_{24})$$

$$Sc_{21} = \frac{1}{2} * (S_{31} + S_{41} + S_{32} + S_{42}) ; Sc_{22} = \frac{1}{2} * (S_{33} + S_{43} + S_{34} + S_{44})$$

- Mode différentiel vers le mode commun :

$$Scd_{11} = \frac{1}{2} * (S_{11} - S_{12} + S_{21} - S_{22}) ; Scd_{12} = \frac{1}{2} * (S_{13} + S_{23} - S_{14} - S_{24})$$

$$Scd_{21} = \frac{1}{2} * (S_{31} + S_{41} - S_{32} - S_{42}) ; Scd_{22} = \frac{1}{2} * (S_{33} + S_{43} - S_{34} - S_{44})$$

- Mode commun vers le mode différentiel :

$$Sdc_{11} = \frac{1}{2} * (S_{11} + S_{12} - S_{21} - S_{22}) ; Sdc_{12} = \frac{1}{2} * (S_{13} - S_{23} + S_{14} - S_{24})$$

$$Sdc_{21} = \frac{1}{2} * (S_{31} - S_{41} + S_{32} - S_{42}) ; Sdc_{22} = \frac{1}{2} * (S_{33} - S_{43} + S_{34} - S_{44})$$

Dans une structure différentielle, les paramètres Sdd_{ij} sont les plus importants. En effet c'est dans ces paramètres qu'est contenue l'information utile du signal. Les paramètres de mode commun Sc_{ij} et de conversion de mode Scd_{ij} et Sdc_{ij} sont beaucoup moins importants car ils contiennent des parasites inutiles au signal. Sdd_{11} et Sdd_{22} informent sur l'adaptation en entrée et sortie du circuit. Sdd_{21} correspond au gain en puissance du mode différentiel de la structure de l'entrée vers la sortie. Sdd_{12} doit être très faible parce qu'il correspond au gain en puissance différentiel de la sortie vers l'entrée. Le coefficient Sc_{21} est le gain en puissance du mode commun. Plus il est faible mieux c'est. De même que Scd_{ij} et Sdc_{ij} .

1.1.2. Etude de la linéarité d'un circuit actif

La linéarité exprime la conservation de toute combinaison linéaire des signaux de l'entrée vers la sortie d'un circuit ou l'aptitude de ce dernier à traiter des signaux de forte puissance. Si le circuit est linéaire alors le principe de superposition des signaux est applicable. La figure ci-dessous met en exergue ce principe.

Soit $V_e(t)$ le signal appliqué en entrée du système S et $V_s(t)$ le signal reçu en sortie.

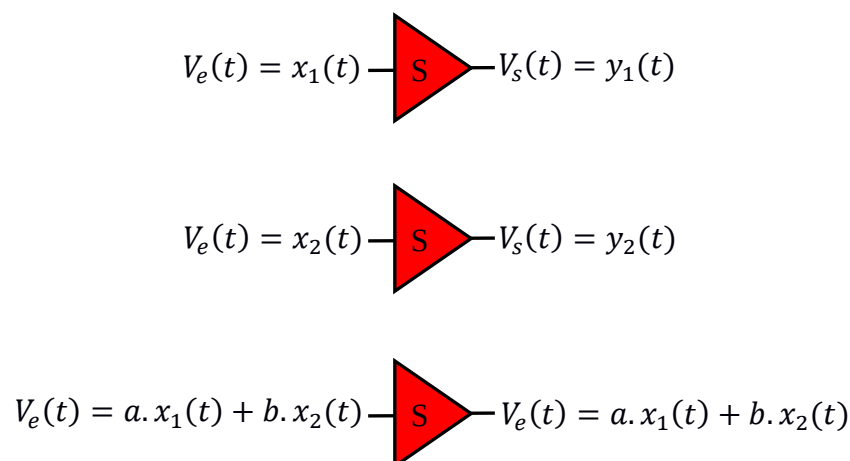


Figure 1.10 : Principe de superposition d'un circuit linéaire

Ainsi, lorsque le signal appliqué en entrée d'un dispositif parfaitement linéaire est connu, son signal de sortie peut être connu avec précision.

Par contre, si le système est non linéaire (composants actifs tels que les diodes, les transistors, etc.) le principe de la superposition n'est plus valable. Le signal de sortie est sous la forme d'une approximation polynomiale.

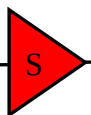

$$V_e(t) = x(t) \xrightarrow{S} V_s(t) = a_1 \cdot x(t) + a_2 \cdot x^2(t) + a_3 \cdot x^3(t)$$

Figure 1.11 : Réponse d'un système non linéaire

Ainsi, pour un signal d'entrée sinusoïdal tel que $V_e(t) = A \cdot \cos(\omega t)$:

$$V_s(t) = \frac{a_2}{2} \cdot A^2 + \left[a_1 \cdot A - \frac{3a_3}{4} \right] \cos(\omega t) + \frac{a_2}{2} \cdot A^2 \cos(2\omega t) - \frac{3a_3}{4} \cdot A^2 \cos(3\omega t) + \dots$$

On note dans cette équation la présence d'un signal continu et des harmoniques. Généralement, les harmoniques sont négligées au-delà de l'ordre 3 (3ω). Plus la constante A est élevée, plus l'influence des harmoniques est prépondérante et altère la réponse du système.

Les termes a_2 , a_3 et a_4 , etc. renseignent sur la non-linéarité du système. En effet, pour un signal d'entrée à une fréquence donnée, un système RF produit en sortie un signal constitué de plusieurs harmoniques. Pour quantifier la production et l'impact de ces dernières, deux paramètres sont utilisés en radiofréquence. Il s'agit du point de compression à -1 dB et du point d'intermodulation d'ordre 3. L'intermodulation d'ordre 2 est étudiée dans les systèmes larges bandes.

1.1.2.1. Point de compression à -1 dB

Le point de compression à -1 dB correspond à la puissance d'entrée du système lorsque le gain en puissance diminue de 1 dB. Il permet de définir la limite du fonctionnement linéaire du circuit actif. La figure 1.12 illustre ce paramètre et fait apparaître trois zones de fonctionnement du circuit à savoir les zones linéaire, de compression et de saturation.

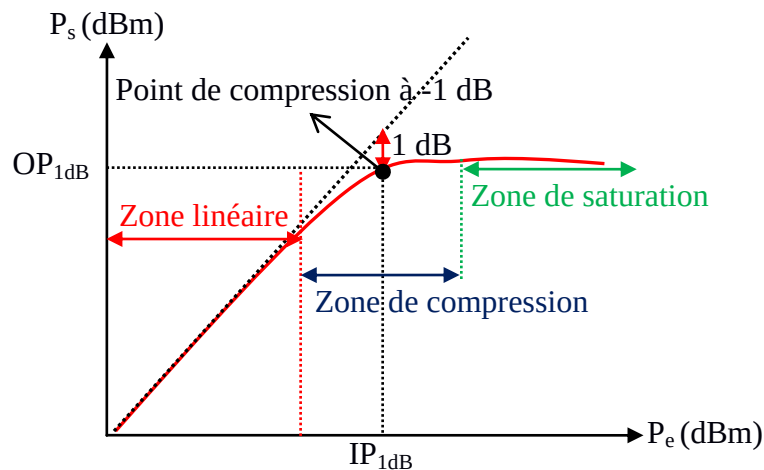


Figure 1.12 : Point de compression à -1 dB

La courbe $P_s(P_e)$ permet de voir le point de compression à -1 dB avec ses coordonnées IP_{1dB} et OP_{1dB} . Il correspond à la puissance d'entrée maximale à ne pas dépasser pour que les éléments actifs du circuit ne saturent pas et ne génèrent pas d'effets de non-linéarités importants.

1.1.2.2. Point d'intermodulation d'ordre 3

On parle d'intermodulation lorsque le système génère en plus des harmoniques aux fréquences fondamentales d'autres harmoniques à des fréquences différentes.

Pour caractériser cette intermodulation, on applique à l'entrée du système non linéaire un signal à deux porteuses aux fréquences f_1 et f_2 . Il produit à sa sortie les harmoniques de f_1 et f_2 et d'autres signaux parasites résultant du battement du signal d'entrée. Ce sont les termes d'intermodulation (IM) aux fréquences $\pm m.f_1 \pm n.f_2$ (m, n entiers positifs). L'existence de ces intermodulations est problématique lorsqu'elles sont proches de la bande de fréquence utile et leur filtrage devient difficile. La figure 1.13 montre la fonction de transfert en tension d'un circuit actif.

$$V_s = k_1 \cdot V_e + k_2 \cdot V_e^2 + k_3 \cdot V_e^3 + \dots + k_n \cdot V_e^n : \text{Fonction de transfert du circuit actif}$$

$$V_e(t) = A_1 \cos(\omega_1 t) + A_2 \cos(\omega_2 t) \rightarrow V_s(t) = a_0 + a_1 \cos(\omega_1 t) + a_2 \cos(\omega_2 t) + a_3 \cos[(\omega_1 - \omega_2)t] + a_4 \cos[(\omega_1 + \omega_2)t] + a_5 \cos[(2\omega_1 - \omega_2)t] + a_7 \cos[(2\omega_2 + \omega_1)t] + \dots$$


Figure 1.13 : Expression du signal de sortie d'un circuit actif excité par deux porteuses proches

Les termes en $\cos[(\pm m\omega_1 \pm n\omega_2) \cdot t]$ avec $m+n=3$ sont les produits d'intermodulations d'ordre 3. Ce sont les termes les plus significatifs du fait de leur proximité avec les fondamentaux, comme le montre la figure 1.14.

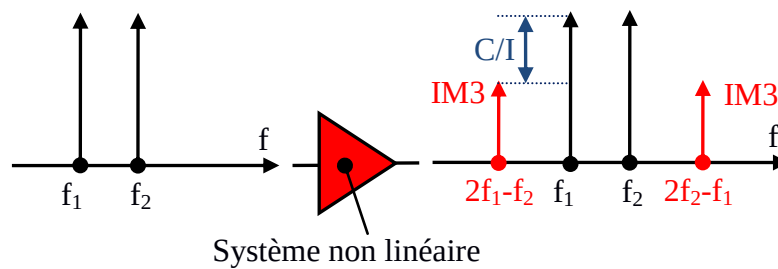


Figure 1.14 : Positionnement des termes d'IM3 proches des fondamentaux

Le point d'interception d'ordre 3 ou IP3 permet de quantifier le comportement d'un circuit actif face à de l'intermodulation et d'évaluer la distorsion. L'IP3 est un point virtuel qui se situe à l'intersection de la pente de la courbe $P_s(P_e)$ à la fréquence fondamentale et à la pente de la caractéristique $P_s(P_e)$ à la fréquence du produit d'intermodulation d'ordre 3 comme l'illustre la figure 1.15.

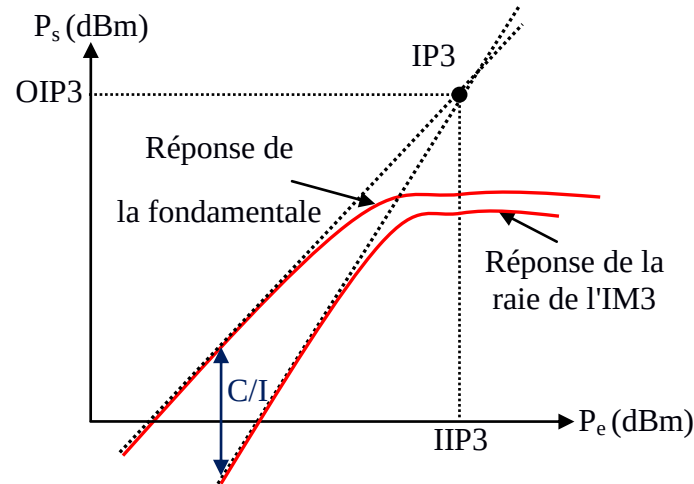


Figure 1.15 : Point d'intermodulation d'ordre 3

Le rapport C/I (Carrier/Intermodulation) peut aussi être utilisé pour caractériser l'intermodulation d'ordre 3 (IM3). Il s'exprime comme suit :

$$\left(\frac{C}{I}\right)_{dB} = 10 \cdot \log \left(\frac{P_{s1}}{P_{sIM3}} \right) \quad (1.18)$$

Avec P_{s1} la puissance de sortie à la fréquence fondamentale et P_{sIM3} la puissance au produit d'intermodulation d'ordre 3. Plus ce rapport est élevé, plus les harmoniques d'ordre 3 parasites sont faibles.

Par ailleurs, le point de compression à -1 dB est relié théoriquement au point d'intermodulation d'ordre 3 par les équations suivantes [Cripp99] :

$$IP_{1dB} \approx IIP3 - 9.6 \text{ [en dB] en entrée du circuit}$$

$$OP_{1dB} \approx OIP3 - 10.6 \text{ [en dB] en sortie du circuit}$$

Ainsi, si le point d'interception est connu on peut facilement estimer la valeur du point d'intermodulation d'ordre 3 ou inversement.

Cependant, la différence peut varier entre 8 et 13.75 dB en fonction du circuit étudié ou de la technologie utilisée comme illustré dans le tableau ci-dessous [Choo05] :

Modèle	Circuit	IP_{1dB}^* (dBm)	IIP_3^{**} (dBm)	IIP_3-IP_{1dB} (dB)
TSMC 0,25 μ m MOSFET	Common-Source Amplifier	-2,2	10	12,2
	Differential Amplifier (Resistive Load)	3	16	13,0
	Differential Amplifier (Active Load)	-13	-5	8
Si-Ge IBM6HP MOSFET	Common-Source Amplifier	-1,75	10,25	12
	Differential Amplifier (Resistive Load)	2,65	15,25	121,6
Si-Ge IBM6HP BJT	Common-Source Amplifier	20,25	6,5	13,75

*Test avec une porteuse à la fréquence 100 MHz

**Test avec deux porteuses aux fréquences 100 et 120 MHz

Tableau 1.1: Point de compression à 1 dB et le pont d'intermodulation d'ordre 3 en fonction des circuits et des technologies [Choo05]

1.1.3. Les bruits d'un dispositif électronique

Le bruit se définit comme étant tout signal aléatoire ou déterministe qui n'apporte aucune information et qui perturbe la transmission du signal utile.

On distingue principalement deux types de bruit :

- le bruit d'interférence (bruit extérieur ou extrinsèque) : perturbations électromagnétiques causées par des éléments ou phénomènes extérieurs au circuit
- et le bruit intrinsèque : propre au circuit considéré et à ses composants.

Dans cette partie, nous nous intéressons qu'aux bruits intrinsèques. Trois types de bruit internes au circuit peuvent être considérés :

- le bruit thermique
- le bruit de grenaille
- le bruit scintillation (ou en 1/f)

1.1.3.1. Bruit thermique

Ce bruit est dû à l'agitation thermique des porteurs (électrons et trous) dans les résistances. Le bruit thermique dépend de la température T et de la résistance R et non de la fréquence. La puissance du bruit thermique s'exprime par :

$$P_{nth} = k \cdot T \cdot \Delta f \text{ (W)} \quad (1.19)$$

Avec k la constante de Boltzmann ($1,38.10^{-23}$ J.K⁻¹), T la température absolue en Kelvin (K) et Δf la bande de fréquence en Hz.

Le bruit thermique d'un quadripôle à pertes ou d'une simple résistance est modélisé par une source de tension V_n en série avec une résistance non bruitée R_{nb} ou une source de courant I_n en parallèle avec une résistance non bruitée.

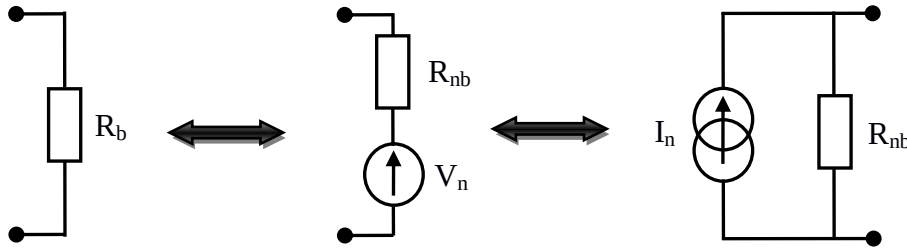


Figure 1.16 : Modélisation du bruit thermique

1.1.3.2. Bruit de grenaille

Le bruit de grenaille est généré par le passage des électrons à travers les jonctions d'un transistor ou d'une diode. Autrement dit, il est lié à la variation statistique du courant. Sa valeur quadratique moyenne est donnée par la relation suivante :

$$\overline{i^2} = 2 \cdot q \cdot I \cdot \Delta f \quad (1.20)$$

Où q désigne la charge de l'électron ($1,6.10^{-19}$ C), I le courant moyen traversant la jonction et Δf la largeur de la bande de fréquence de travail.

1.1.3.3. Bruit de scintillation

La valeur quadratique moyenne du bruit de scintillation appelé aussi bruit en $1/f$ est définie par :

$$\overline{i_f^2} = K \cdot \frac{I^\alpha}{f^\beta} \Delta f \quad (1.21)$$

K est une constante dépendant de la technologie. I est le courant parcourant le circuit, α une constante comprise entre 0,5 et 2 et β est une constante proche de 1 ($0,8 \leq \beta \leq 1,4$). Δf la largeur de la bande de fréquence utile.

Le bruit en $1/f$ tient son nom du fait qu'il est inversement proportionnel à la fréquence. C'est donc un bruit basse fréquence. Il est négligé aux fréquences microondes et est lié à la présence de défauts ou d'impuretés au sein des semi-conducteurs par exemple.

1.1.4. Facteur de bruit d'un quadripôle différentiel et non différentiel

1.1.4.1. Facteur de bruit d'un quadripôle en single-ended

Le facteur de bruit (ou noise figure en Anglais) souvent noté NF d'un quadripôle réel constitue une mesure du bruit qu'il génère comparé au bruit produit par un circuit idéal équivalent.

Considérons un tel quadripôle et désignons par S_{eav} et S_{sav} les puissances de signal disponibles en entrée et en sortie du circuit. On appelle de même N_{eav} et N_{sav} les puissances de bruit disponibles en entrée et en sortie du quadripôle.

Le facteur de bruit est alors défini comme le rapport signal sur bruit en entrée, sur le rapport signal sur bruit en sortie du quadripôle :

$$F = \frac{S_{eav}/N_{eav}}{S_{sav}/N_{sav}} \quad (1.22)$$

Il quantifie la dégradation du rapport signal sur bruit entre l'entrée et la sortie du quadripôle. Pour un circuit idéal, NF est égal à l'unité et toujours supérieur à 1 pour un circuit réel.

En désignant par $G_{av} = \frac{S_{sav}}{S_{eav}}$ le gain en puissance disponible du quadripôle considéré, le facteur de bruit prend la forme :

$$F = \frac{N_{sav}}{G_{av} \cdot N_{eav}}$$

Si $F=1$ c'est-à-dire lorsque le quadripôle est considéré comme non-bruyant, la puissance de bruit disponible en sortie (N_{snb_av}) peut s'écrire :

$$N_{snb_av} = G_{av} \cdot N_{eav}$$

Ainsi, la puissance de bruit totale ramenée en sortie du quadripôle N_{st_av} est égale à la puissance en bruit disponible en sortie d'un quadripôle bruyant moins la puissance en bruit disponible en sortie du quadripôle non-bruyant :

$$N_{st_av} = N_{sav} - N_{snb_av} = N_{sav} - G_{av} \cdot N_{eav}$$

Le facteur de bruit F peut donc se ré-exprimer comme suit :

$$F = 1 + \frac{N_{st_av}}{G_{av} \cdot N_{eav}} \quad (1.23)$$

De la même manière, si on ramène en entrée la puissance de bruit totale en sortie du quadripôle c'est-à-dire $N_{st_{av}} = G_{av} \cdot N_{et_{av}}$, l'expression du facteur de bruit s'écrit sous la forme :

$$F = 1 + \frac{N_{et_{av}}}{N_{eav}}$$

1.1.4.2. Facteur de bruit d'une Chaîne de quadripôle

Si on considère n quadripôle $Q_1, Q_2, \dots, Q_n$ placés en cascade (Figure 1.17).

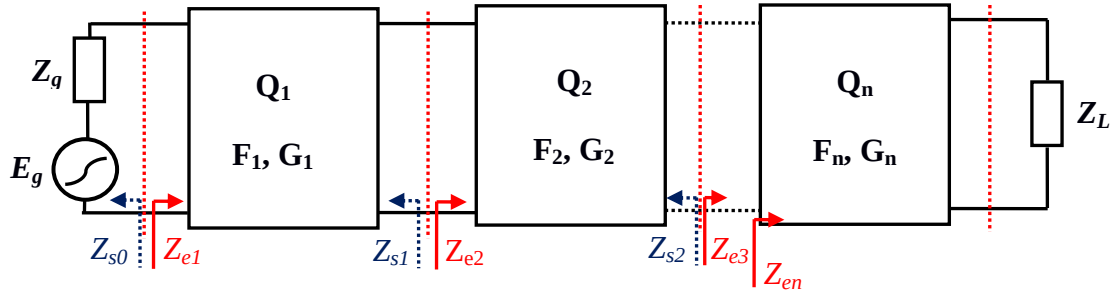


Figure 1.17 : Facteur de bruit de quadripôle en cascade

avec :

F_i : facteur de bruit du quadripôle Q_i

G_i : gain en puissance disponible du quadripôle Q_i

Le facteur de bruit de la chaîne peut se calculer à l'aide de la formule de Friis :

$$F = F_1 + \frac{F_2 - 1}{G_1} + \frac{F_3 - 1}{G_1 \cdot G_2} + \dots + \frac{F_n - 1}{G_1 \cdot G_2 \dots G_{n-1}} \quad (1.24)$$

Cependant, la formule de Friis ne s'applique que s'il y a adaptation en puissance dans tous les plans entre les quadripôles, c'est-à-dire lorsqu'on a :

$$Z_{e1} = Z_{s0}^*, \quad Z_{e2} = Z_{s1}^*, \quad Z_{e3} = Z_{s2}^*, \dots, Z_{en} = Z_{s_{n-1}}^*$$

La formule de Friis montre que le facteur de bruit du système global est principalement déterminé par celui du premier étage et en particulier si son gain G_1 est élevé.

1.1.4.3. Facteurs de bruit d'un circuit différentiel

Les résultats présentés dans ce paragraphe sont basés sur l'étude faite dans [Lint06] et [Grim09].

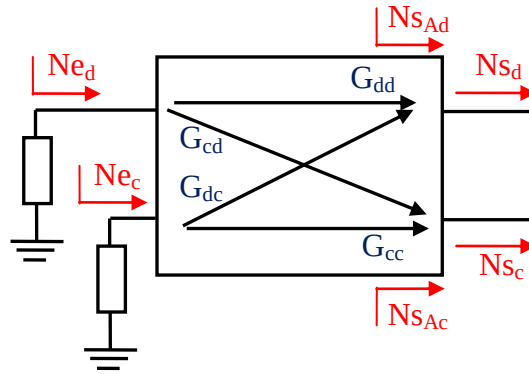


Figure 1.18 : Facteur de bruit d'un circuit différentiel

Définition des différents paramètres présents sur la figure 1.18 :

- G_{dd} : gain disponible en mode différentiel
- G_{dc} : gain disponible de la conversion du mode commun vers le mode différentiel
- G_{cd} : gain disponible de la conversion du mode différentiel vers le mode commun
- G_{cc} : gain disponible en mode commun
- N_{e_d} et N_{e_c} : puissances de bruit disponible en entrée du circuit des modes différentiel et commun
- N_{s_d} et N_{s_c} : puissances de bruit disponible en sortie circuit des modes différentiel et commun
- $N_{s_{Ad}}$: puissance de bruit disponible en sortie du circuit et propre au circuit en mode différentiel
- $N_{s_{Ac}}$: puissance de bruit disponible en sortie du circuit et propre au circuit en mode commun

Dans [Lint06], il est démontré que le facteur de bruit en mode différentiel est égal à :

$$F_d = 1 + \frac{N_{s_{Ad}}}{G_{dd} \cdot N_{e_d} + G_{dc} \cdot N_{e_c}} \quad (1.25)$$

et que le facteur de bruit en mode commun est égale à :

$$F_c = 1 + \frac{N_{s_{Ac}}}{G_{cd} \cdot N_{e_d} + G_{cc} \cdot N_{e_c}} \quad (1.26)$$

1.2. Inductances actives intégrées

1.2.1. Introduction à l'inductance

D'après le théorème d'Ampère, tout courant parcourant un circuit crée un champ magnétique à travers la section qu'il entoure. On définit par inductance, le quotient du flux de ce champ par l'intensité du courant parcourant le circuit.

$$L = \frac{\Phi}{I} \quad (1.27)$$

Il existe deux types d'inductances : une inductance dite passive et une inductance dite active. L'inductance passive est réalisée au moyen d'un enroulement métallique faisant intervenir les interconnexions métalliques disponibles dans la technologie. On illustre ci-dessous la réalisation d'une inductance passive dans la technologie SiGeC 0,25 μm qui a été utilisée au cours des travaux présentés dans ce mémoire. Le dessin d'inductances de trois valeurs différentes dans cette technologie est illustré ci-après en Figure 1.19.

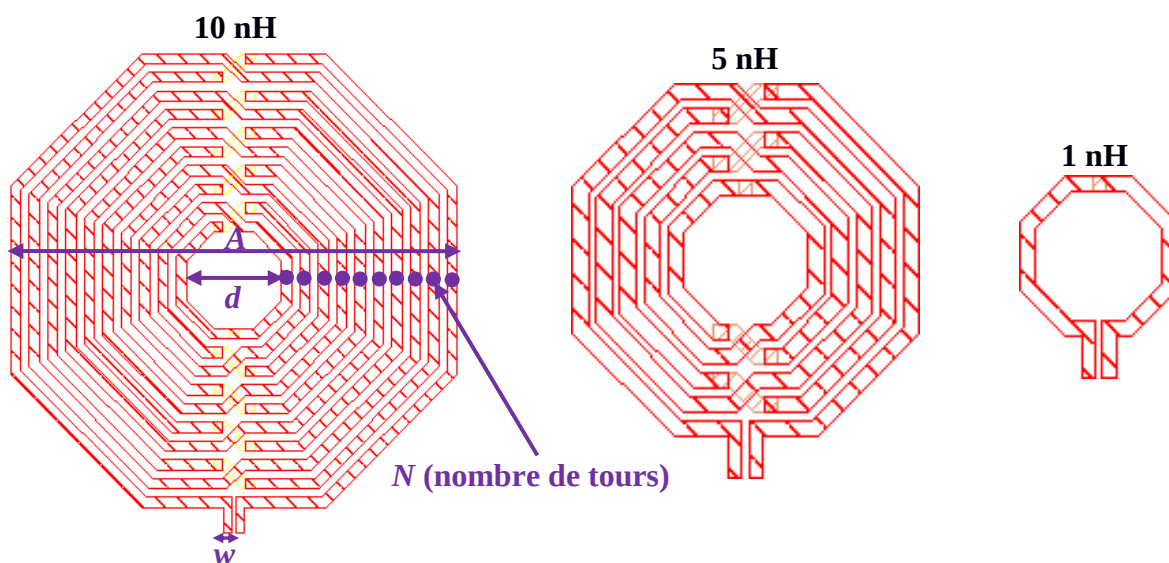


Figure 1.19 : Encombrement des inductances passives en technologie SiGeC 0,25 μm

Paramètres	$L=11,6$ nH	$L=2,4$ nH	$L=105$ pH
N (nombre de tours)	10	5	1
w (μm)	5	5	5
d (μm)	80,95	47,4	47,4
A (μm)	290,95	131,8	59,4

Tableau 1.2 : Caractéristiques des inductances de la figure 1.19

Si la valeur de l'inductance que l'on souhaite réaliser est élevée, l'encombrement surfacique (A) et le nombre de tours (N) augmentent. Les parasites associés à l'inductance passive limitent sa fréquence d'auto-résonance (f_{RES}), et par conséquent la fréquence maximale d'utilisation de l'inductance. En deçà de cette fréquence, le facteur de qualité passe par un maximum (Q_{MAX}). La partie réelle de l'impédance parallèle à la résonance (R_p) est d'autant plus grande que le facteur de qualité maximal Q_{MAX} est élevé. Pour que le couple (f_{RES} , Q_{MAX}) soit élevé, l'utilisation de diamètres d'inductances (A) et des largeurs de pistes (w) élevées est indispensable. C'est pour cette raison que les inductances passives intégrées occupent une surface silicium de l'ordre de $0,1\text{mm}^2$ [Wda06] qui ne tire aucun avantage de la réduction des nœuds technologiques.

Cette contrainte d'encombrement est le principal frein à l'utilisation d'inductances passives puisque le prix d'un circuit intégré est fortement lié à sa surface. Les inductances présentent néanmoins plusieurs avantages recherchés dans le domaine de la conception radio pour réaliser des réseaux d'adaptation (LC) par exemple pour les applications en bandes étroites [Wda06]. Elles sont très linéaires et plus robustes que les systèmes actifs aux variations technologiques.

Compte tenu de la taille importante, du coût élevé, du faible facteur de qualité et le niveau élevé de parasite, l'utilisation des inductances passives ne suscite pas beaucoup d'intérêt dans le domaine du design de circuits intégrés dans les basses fréquences. Cela justifie le développement des circuits simulant des inductances dites actives pour remplacer l'inductance passive et pallier ainsi au problème d'intégration.

On parle d'inductance active, lorsqu'il y a présence d'un composant actif tel qu'un transistor ou une diode par exemple dans le circuit simulant l'effet inductif. L'essentiel des circuits simulant une inductance reposent sur le principe du gyrateur. Les transistors les plus

utilisés à cet effet sont les MOS en raison de leur transconductance plus faible par rapport aux transistors bipolaires.

Ce travail de thèse s'intéresse justement à l'étude et à la réalisation de ces inductances actives intégrées basées sur des topologies à gyrateur-C en utilisant les transistors bipolaires avec la technologie SiGeC 0,25 μm .

1.2.2. Etat de l'art sur les inductances actives intégrées

1.2.2.1. Le Gyrateur : topologie de base des inductances actives intégrées

Le gyrateur est un circuit qui présente à son entrée une impédance correspondante à l'inverse de la charge placée à sa sortie. Idéalement, le circuit gyrateur est formé de deux (2) transconductances bouclées l'une sur l'autre comme le montre la figure ci-dessous. La connexion de la charge capacitive au gyrateur permet de simuler le comportement inductif. C'est cette propriété qui est utilisée pour la conception d'inductances actives.

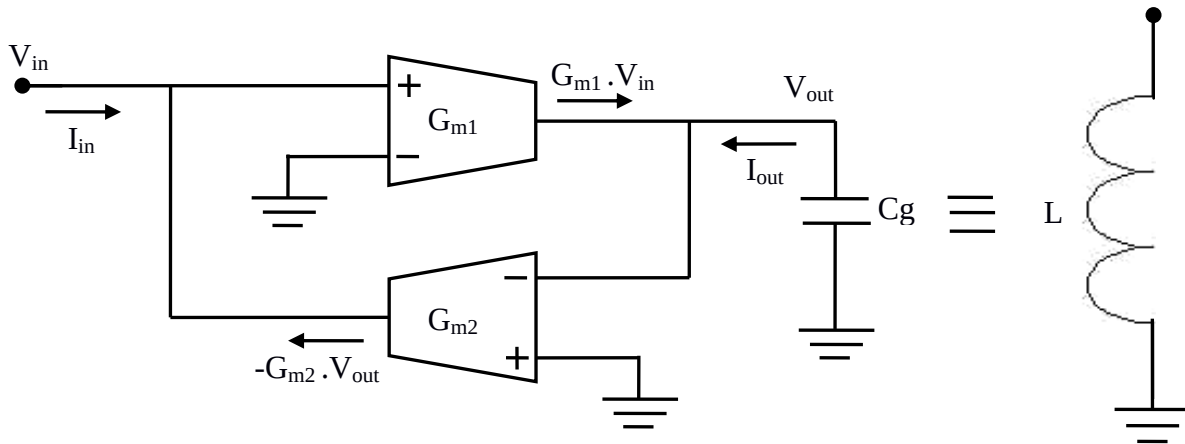


Figure 1.20 : Montage en gyrateur single ended permettant de réaliser une inductance active

L'analyse électrique du circuit de la figure 1.20 :

- L'impédance d'entrée des transconductances est supposée très élevée donc il n'y a pas de courant qui y passe. C'est pourquoi le courant $G_{m1} \cdot V_{in}$ passe directement par la capacité C_g :

$$V_{out} = Z_C \cdot G_{m1} \cdot V_{in} \quad (1.28)$$

$$\text{Avec } Z_C = \frac{1}{jC_g \omega}$$

- Selon le principe de fonctionnement des gyrateurs, les courants de sortie des transconductances sont proportionnels aux tensions d'entrées :

$$I_{in} = G_{m2} \cdot V_{out} \quad (1.29)$$

$$I_{out} = G_{m1} \cdot V_{in} \quad (1.30)$$

A l'aide des équations (1.28), (1.29) et (1.30) on détermine facilement l'impédance d'entrée Z_{in} du montage :

$$Z_{in} = \frac{V_{in}}{I_{in}} = j\omega \frac{C_g}{G_{m1} \cdot G_{m2}} \quad (1.31)$$

On remarque que l'impédance ramenée par ce montage est analogue à une inductance pure de la forme $jL\omega$ avec :

$$L = \frac{C_g}{G_{m1} \cdot G_{m2}} \quad (1.32)$$

Ce résultat montre la possibilité de concevoir des fonctions RF faisant appel à des inductances sans utiliser des inductances passives.

L'invention du gyrateur en 1949 par Bernard D.H. Tellegen [[Tell49](#)] a beaucoup facilité le développement des fonctions actives intégrées comme le filtrage actif par exemple. Ce concept a été largement développé en basse fréquence où des amplificateurs opérationnels à transconductance (OTA, Operational Transconductance Amplifiers) sont utilisés pour simuler des inductances flottantes ou à la masses. Étant donné que les inductances actives simulées à l'aide des OTA ne sont pas très efficaces en haute fréquence, d'autres architectures ont été proposées. Ainsi durant ces dernières décennies de nombreuses inductances basées sur des topologies à gyrateurs ont été développées.

Plusieurs travaux de recherche ont été menés dans le domaine du développement des inductances actives intégrées. Au début des années 70, différentes topologies de circuits simulant des inductances actives intégrées ont d'abord été proposées et à la fin des années 80 également [[Risto94](#)]. Ces topologies ont été adoptées dans d'autres travaux avec des technologies parfois différentes [[Shinj88](#)]. Notre étude bibliographique a fait ressortir que les circuits réalisant des inductances actives utilisent principalement deux types de montages. Le premier utilise un montage cascode classique de transistors MOS. Le second est basé sur le principe du gyrateur chargé par une capacité. De ce fait, On peut classer les circuits simulant des inductances actives intégrées en deux grandes catégories :

- Les inductances actives basées sur des transistors (TOSI, Transistor Only Simulated Inductors)
- Les inductances actives basées sur des topologies à gyrateurs

La première catégorie utilise les capacités parasites des transistors MOS pour simuler l'effet inductif. La seconde, utilise le principe d'inversion d'impédance de la capacité de charge du montage gyrateur pour réaliser une inductance active.

1.2.2.2. Les inductances actives simples MOS

L'utilisation des capacités parasites des transistors pour simuler des inductances actives est une solution prometteuse pour la conception de circuits intégrés RF. Elle s'avère également très importante dans l'implémentation des filtres RF pré-sélectifs pour remplacer les filtres SAW (Surface Acoustic Wave) [MLin07], des amplificateurs faible bruit, des oscillateurs contrôlés.

Le circuit de la Figure 1.21 représente le circuit d'une inductance active élémentaire utilisant un simple transistor MOS [Fran13]. En considérant une valeur finie pour la capacité parasite C_{GS} du MOS M_1 l'impédance Z_{IN} est donnée par l'équation (12-7).

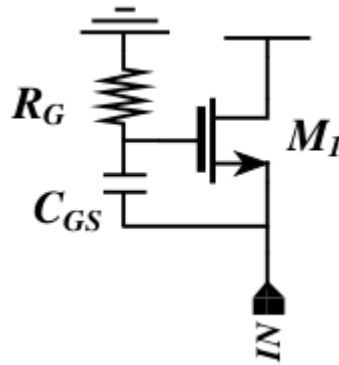


Figure 1.21 : inductance active élémentaire utilisant un simple transistor MOS

$$Z_{IN} = \frac{1+j\omega R_G C_{GS}}{g_{m1}+j\omega C_{GS}} \quad (1.33)$$

$$L_G = \frac{R_G C_{GS}}{g_{m1}} \quad (1.34)$$

Dans un domaine de fréquence situé entre le zéro associé à la pulsation $\omega=1/(R_G C_{GS})$ et le pôle $\omega_p= g_{m1}/C_{GS}$, le circuit présente une inductance équivalente L_G . C'est cet effet qui est par exemple responsable de l'impédance inductive d'un montage de type suiveur de tension, encore appelé drain commun.

Bien que le montage précédent puisse être utilisé, il est préférable de contrôler de façon plus précise les éléments qui constituent une inductance active. L'implémentation la plus courante du circuit de Tellegen (gyrateur), à l'aide de transconductances MOS réelles, est illustrée sur la Figure 1.22.

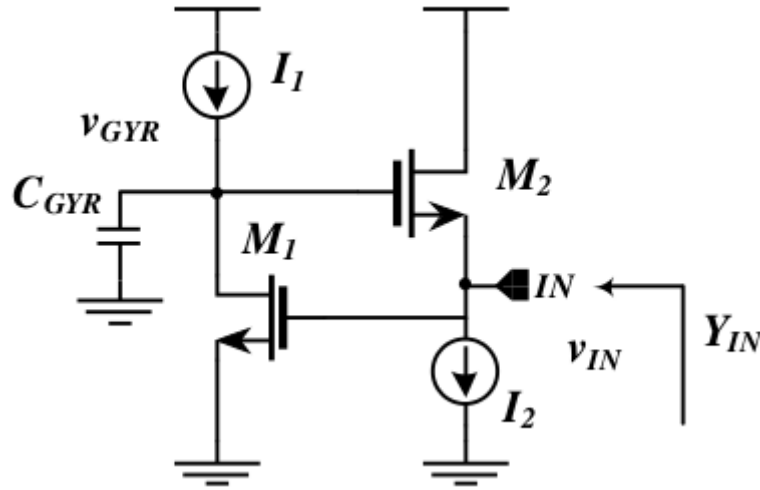


Figure 1.22 : Implémentation du gyrateur de Tellegen à l'aide de deux transistors MOS

En hautes fréquences pour lesquelles l'admittance $j\omega C_{GYR}$ est élevée par rapport à l'admittance G_{DS1} du MOS M_1 , l'admittance Y_{IN} est déterminée par la relation (1.35)

$$Y_{IN} = \frac{i_{IN}}{v_{IN}} = G_{m2} + \frac{G_{m1}G_{m2}}{j\omega C_{GYR}} = \frac{1}{R_p} + \frac{1}{j\omega L_p} \quad (1.35)$$

$$Q = \frac{R_p}{L_p \cdot \omega} = \frac{G_{m1}}{C_{GYR} \omega} \quad (1.36)$$

Pour augmenter le facteur de qualité Q lorsque la valeur de G_{m2} est finie, il faut augmenter la transconductance G_{m1} du MOS M_1 et diminuer la capacité C_{GYR} . La valeur de l'inductance sera donc réglée par G_{m2} . La diminution de C_{GYR} est limitée par les capacités parasites des transistors MOS (ce qui limite le choix de sa valeur) [Thana96]. L'augmentation de G_{m1} entraîne à un compromis entre la consommation et le facteur de qualité.

Plusieurs publications dans la littérature présentent des réalisations d'inductances actives en technologie CMOS afin d'adresser des problématiques d'amplification (LNA), ou de filtrage. Un certain nombre de ces réalisations sont proches de l'implémentation simple de la Figure 1.21. Autour de cette structure s'ajoutent d'autres éléments dont le but est d'améliorer le compromis de performances. Nous détaillons les variantes les plus courantes ci-après.³

1.2.2.3. Les inductances actives intégrées cascodées [Fran13]

Dans le cas de l'inductance active de la figure 1.21, si l'on tient compte de la conductance finie g_{DS1} du MOS M_1 , on peut montrer qu'en basse fréquence l'admittance d'entrée devient réelle et est donnée par la relation (1.37).

$$Y_{IN} = G_{m2} + \frac{G_{m1}G_{m2}}{j\omega C_{GYR} + g_{DS1}} \xrightarrow{\omega \rightarrow 0} G_{m2} + \frac{G_{m1}G_{m2}}{g_{DS1}} \quad (1.37)$$

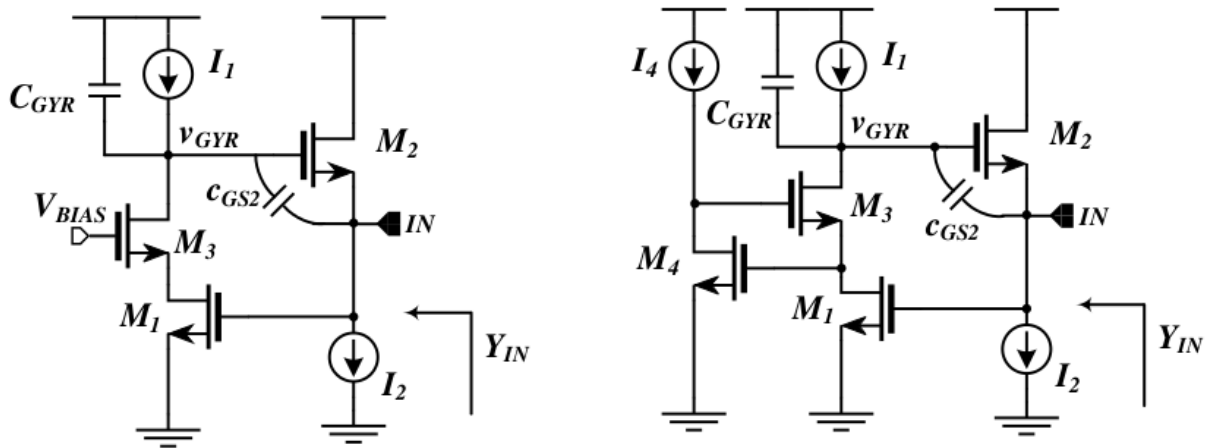


Figure 1.23 : Inductance active cascode, a) cascode simple, à gauche -b) cascode régulé, à droite

Pour rejeter le zéro $\omega_{Z1} = g_{DS1}/C_{GYR}$ responsable de cet effet vers une fréquence très basse, on utilise le montage cascode de la Figure 1.23-a. La conductance M_1 au nœud V_{GYR} est alors réduite d'un facteur égal au gain intrinsèque du transistor cascode M_3 . Si des fréquences de fonctionnement encore plus faibles sont visées, et si l'on souhaite un contrôle indépendant de la polarisation de M_1 on peut utiliser un montage cascode régulé (Figure 1.23-b) faisant intervenir un amplificateur supplémentaire utilisant MOS M_4 . En plus de l'augmentation de la consommation, cette solution génère une admittance très élevée au nœud V_{GYR} ce qui constituera une source importante de non linéarités.

1.2.2.4. Les inductances actives intégrées à haut facteur de qualité [Fran13]

Outre le facteur de qualité en basse fréquence, l'impédance réelle parallèle en haute fréquence doit être minimisée pour garantir un facteur de qualité élevé. L'équation (1.35) montre que dans le cas d'une inductance active simple à deux transistors MOS la partie résistive de l'impédance est fonction de la transconductance G_{m2} . Pour augmenter le facteur de qualité, il est alors courant d'utiliser un montage générant une résistance négative qui permet d'annuler cette partie résistive. Dans le cas d'une structure différentielle, une simple

résistance négative composée d'une paire croisée suffit (Figure 1.24). Dans le cas des circuits non-différentiels, on a généralement recours à un miroir de courant.

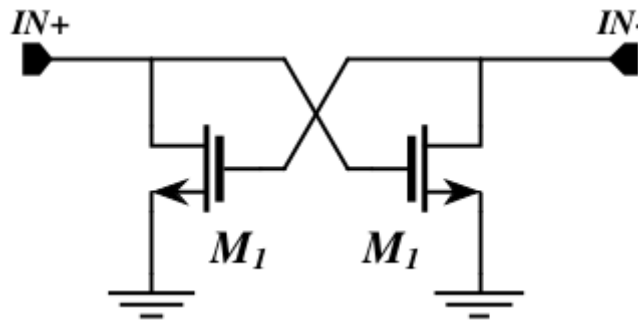


Figure 1.24 : Résistance négative différentielle utilisée dans une inductance active différentielle

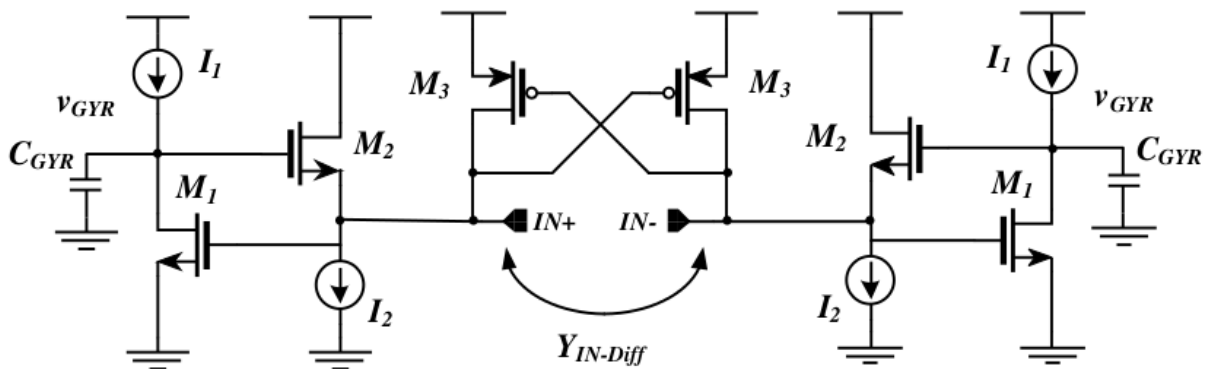


Figure 1.25 : IA différentielle avec résistance négative en entrée

Il est également possible de modifier la structure du circuit de l'inductance active de la Figure 1.21 afin d'éviter qu'à l'entrée ne soit connecté un terminal d'impédance faible. Typiquement on évite que la source d'un transistor MOS (de transconductance G_m) soit reliée à l'entrée. C'est l'approche présentée dans la Figure 1.25.

Il est également possible de modifier la structure du circuit de la Figure 1.21 afin d'éviter qu'à l'entrée soit connecté un terminal d'impédance faible. Typiquement on évite que la source d'un transistor MOS (de transconductance G_m) soit reliée à l'entrée. C'est l'approche présentée en Figure 1.26. La structure utilise un montage suiveur replié constitué des deux MOS M_1 et M_2 .

On suppose que $G_{m1} \approx G_{m2}$, $G_1 = G_{m1} + G_{m2} \approx 2G_{m1}$ et l'on néglige les conductances réelles au nœud v_{GYR} . On obtient alors l'expression simplifiée suivant pour Y_{IN} :



100

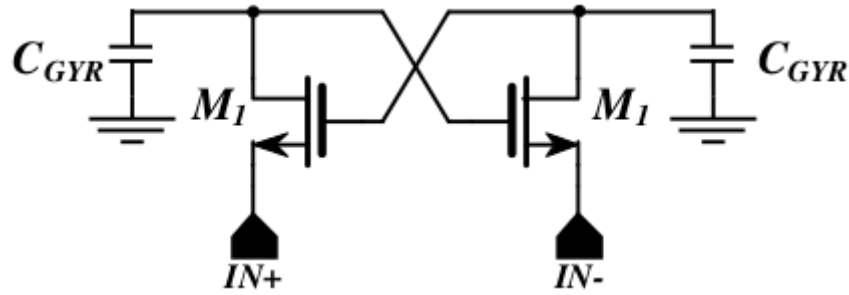


Figure 1.27 : Gyrateur différentiel d'une DAI

Chaque NMOS M_1 joue simultanément le rôle des deux transconductances du gyrateur de Tellegen (Figure 22). Pour une inductance active en mode différentiel, seulement deux transconductances sont nécessaires au lieu de quatre. Si l'on néglige dans un premier temps les capacités parasites associées aux MOS M_1 , l'impédance du gyrateur ci-dessus est donnée par l'expression (1.40).

$$Y_{IN-DIFF} = \frac{1}{2} \cdot \frac{I_{IN}}{V_{IN}} = \frac{1}{2} \left(G_{m1} + \frac{G_{m1}^2}{j\omega C_{GYR} + G_{ds1} - G_{m1}} \right) \quad (1.40)$$

Où G_{m1} est la transconductance associée à chaque MOS M_1 .

1.2.3. Notre contribution : inductances actives intégrées différentielles basées sur des topologies à gyrateurs en technologie transistor bipolaire SiGeC 0,25 μm

Nous pouvons noter que tous les circuits simulant des inductances actives présentés précédemment sont basés sur des transistors MOS. Certains exploitent les capacités parasites de ces dernières pour créer un effet inductif et d'autres exploitent ces mêmes transistors montés en gyrateur pour réaliser une inductance active.

Dans ce mémoire, nous proposons une autre approche. Il s'agit de la réalisation d'une inductance active flottante en utilisant deux amplificateurs RF à transconductance montés en gyrateur et basés sur des transistors NPN de la topologie bipolaire SiGeC 0,25 μm . La figure 1.28 montre la synoptique du circuit proposé.

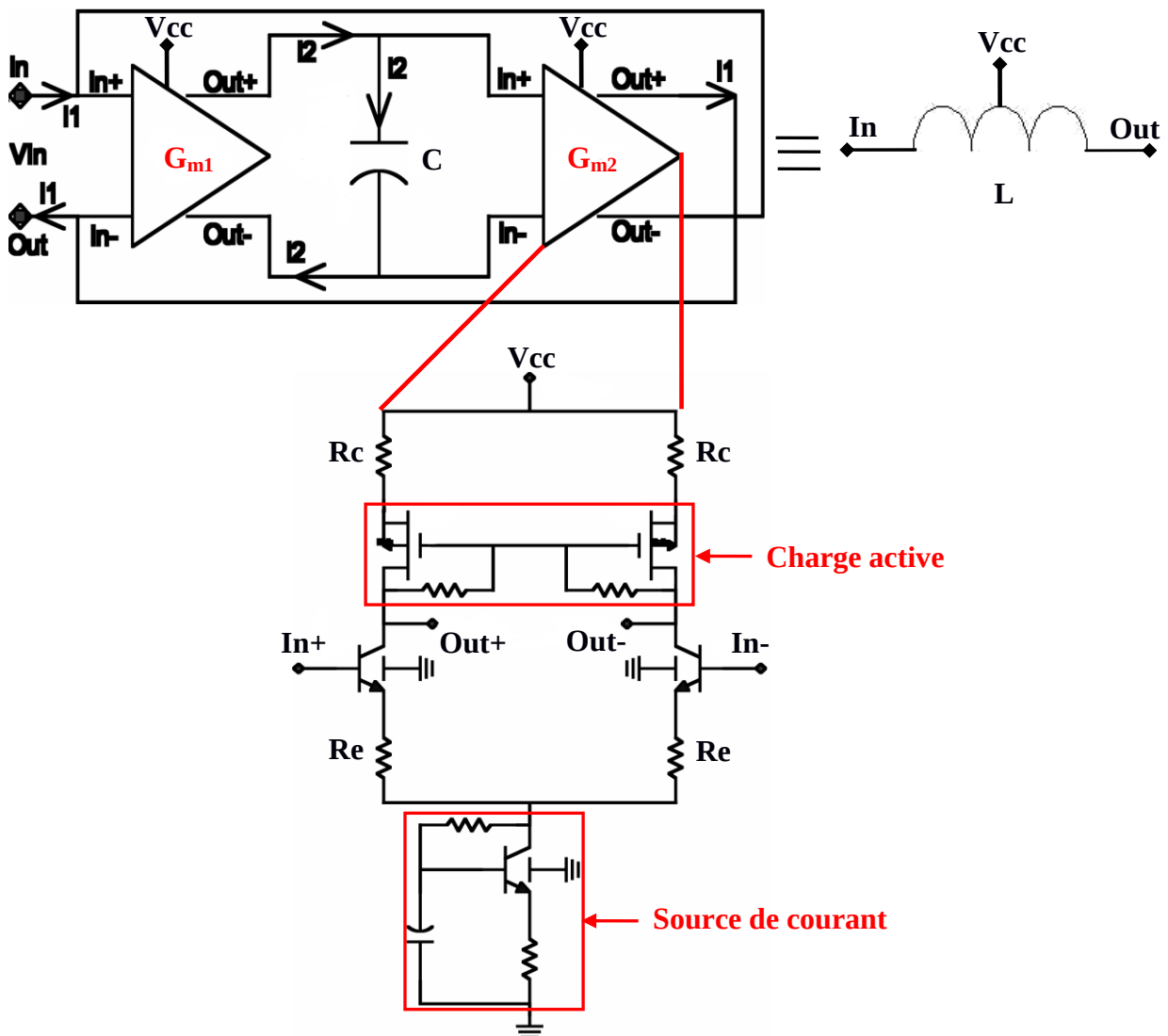


Figure 1.28 : Schéma de circuit simulant une inductance active flottante monté en gyrateur à l'aide d'amplificateurs à transconductance

Le schéma du circuit simulant une inductance active flottante est composé de deux amplificateurs différentiels à transconductance G_m montés en gyrateur et d'une capacité permettant de créer l'inductance. L'entrée $In+$ de l'amplificateur G_{m1} est reliée à la sortie $Out-$ de l'amplificateur G_{m2} et son entrée $In-$ à la sortie $Out+$ de G_{m2} . Ensuite, les sorties $Out+$ et $Out-$ de G_{m1} sont directement connectées aux entrées $In+$ et $In-$ de G_{m2} par l'intermédiaire de la capacité C qui, par effet d'inversion d'impédance permet de créer l'inductance active.

Ce montage a l'avantage d'être assez simple, peu encombrant et permet de gagner plusieurs ordre de grandeur sur la surface occupée sur le substrat. En effet, des amplificateurs G_{m1} et G_{m2} identiques sont pour la réalisation de l'inductance active tel que :

$$G_{m1}=G_{m2}=G_m$$

Par conséquent, l'équation (1.32) devient :

$$L = \frac{C}{G_m^2} \quad (1.41)$$

Où G_m est la transconductance de l'amplificateur.

Par ailleurs, le choix du différentiel est lié, d'une part, au fait de pouvoir créer une inductance flottante et d'autre part, de mieux lutter contre les problèmes de masse et de rejeter le mode commun. Ainsi, l'amplificateur RF à transconductance G_m a une structure différentielle comme on peut le voir sur la figure ci-dessous. La tension V_{cc} est la tension d'alimentation égale à 3,3 V (il s'agit d'une norme). La charge active avec les transistors PMOS ainsi que la résistance R_c servent de polarisation. Elle permet d'augmenter les impédances d'entrée et sortie de l'amplificateur. Les charges actives rendent le circuit plus stable en température. La résistance R_e est une résistance de dégénérescence qui permet de diminuer le G_m du transistor, ce qui augmente la linéarité de l'amplificateur. Aussi cela permet, dans le fonctionnement en gyrateur, d'augmenter la valeur de la self active (plus on diminue le G_m , plus la valeur inductive de la self augmente). L'ajout de la source de courant permet de la rejection du mode commun.

Il est très important de pouvoir optimiser les selfs actives pour qu'elles se rapprochent le plus possible à des « vraies » inductances flottantes. Pour ce faire, il faut optimiser ces quatre paramètres :

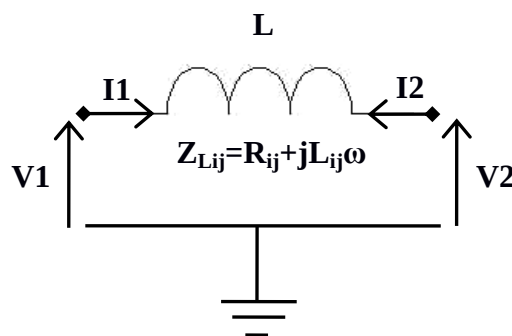


Figure 1.29 : Schéma d'une self discrète

$$L_{ij} = \begin{cases} \frac{\text{Im}(1/Y_{ij})}{2\pi f} & \text{lorsque } i = j \\ -\frac{\text{Im}(1/Y_{ij})}{2\pi f} & \text{lorsque } i \neq j \end{cases} \quad \text{avec } i, j = 1 \text{ ou } 2 \quad (1.42)$$

Où $[Y_{ij}]$ est la matrice admittance de la self et f la fréquence.

Il faut aussi tenir compte de la partie réelle de la self afin de diminuer les pertes résistives. Les quatre paramètres suivant montrent les parties réelles de l'inductance à optimiser pour minimiser les pertes :

$$R_{ij} = \begin{cases} \Re(1/Y_{ij}) & \text{lorsque } i = j \\ -\Re(1/Y_{ij}) & \text{lorsque } i \neq j \end{cases} \quad \text{avec } i, j = 1 \text{ ou } 2 \quad (1.43)$$

Im : partie imaginaire et $\Re$: partie réelle.

Ces relations se déduisent à l'aide de la matrice de transfert $[I] = [Y_{ij}] \cdot [V]$.

$$\begin{bmatrix} I_1 \\ I_2 \end{bmatrix} = \begin{bmatrix} Y_{11} & Y_{12} \\ Y_{21} & Y_{22} \end{bmatrix} \cdot \begin{bmatrix} V_1 \\ V_2 \end{bmatrix}$$

$$\begin{cases} Y_{11} = \frac{I_1}{V_1} \bigg|_{V_2=0} \rightarrow \frac{1}{Y_{11}} = Z_{L11} = R_{11} + jL_{11}\omega \\ Y_{12} = \frac{I_1}{V_2} \bigg|_{V_1=0} \rightarrow \frac{1}{Y_{12}} = -Z_{L12} = -R_{12} - jL_{12}\omega \\ Y_{21} = \frac{I_2}{V_1} \bigg|_{V_2=0} \rightarrow \frac{1}{Y_{21}} = -Z_{L21} = -R_{21} - jL_{21}\omega \\ Y_{22} = \frac{I_2}{V_2} \bigg|_{V_1=0} \rightarrow \frac{1}{Y_{22}} = Z_{L22} = R_{22} + jL_{22}\omega \end{cases}$$

D'où :

$$\begin{cases} L_{11} = \frac{\text{Im}(1/Y_{11})}{2\pi f} \\ L_{12} = -\frac{\text{Im}(1/Y_{12})}{2\pi f} \\ L_{21} = -\frac{\text{Im}(1/Y_{21})}{2\pi f} \\ L_{22} = \frac{\text{Im}(1/Y_{22})}{2\pi f} \end{cases}$$

Et

$$\begin{cases} R_{11} = \Re(1/Y_{11}) \\ R_{12} = -\Re(1/Y_{12}) \\ R_{21} = -\Re(1/Y_{21}) \\ R_{22} = \Re(1/Y_{22}) \end{cases}$$

On cherche à avoir des R_{ij} les plus petits possibles (qui tendent vers zéros) et une égalité parfaite entre les paramètres L_{ij} ($L_{11}=L_{12}=L_{21}=L_{22}$). Mais dans la réalité, il est quasi impossible de l'avoir avec la topologie gyrateur. Il existe toujours des pertes et des erreurs à minimiser. Celles-ci sont dues principalement aux capacités et résistances parasites des transistors et aux résistances de polarisation. Généralement $L_{11}=L_{22}$, $L_{12}=L_{21}$, $R_{11}=R_{22}$ et $R_{12}=R_{21}$. L'erreur survient entre L_{11} et L_{12} et entre R_{11} et R_{12} . Ainsi, le but est de maintenir le plus proche possible ces paramètres.

Les inductances actives intégrées à topologie gyrateur sont très attractives car elles permettent de réduire les effets de bruit dus à l'utilisation des transistors. Elles sont indispensables pour la réalisation de certaines fonctions RF telles que le filtre actif différentiel ou des temps de retard avec une série self-capacité (voir le schéma ci-dessous) :

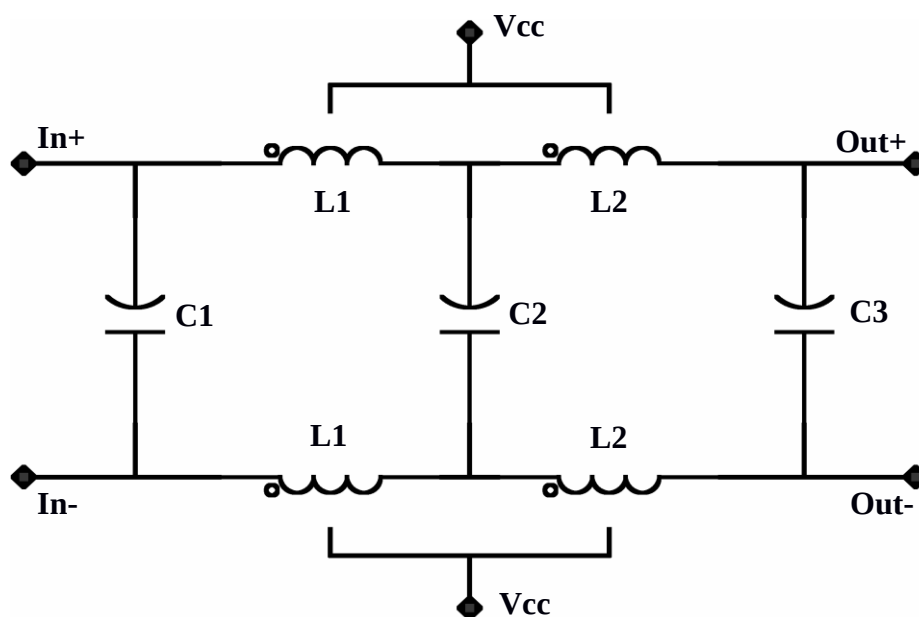


Figure 1.30 : Montage self-capacité servant de filtre ou de cellules de temps de retard

Les selfs discrètes seront substituées dans cette étude par des circuits simulant des inductances actives flottantes.

1.3. Application des inductances actives intégrées à la radioastronomie

La conception de circuits intégrés d'applications spécifiques (ASIC) devient de plus en plus importante en radioastronomie. Les inductances actives ont une large gamme d'applications dans le domaine de la conception de circuits intégrés radiofréquences. Les principales fonctions électroniques telles que le filtrage, l'oscillateur, le déphaseur, etc. font presque toujours appel à une inductance. C'est pourquoi les fabricants des systèmes de télécommunication ne sont plus les seuls à être intéressés par cette technologie. La radioastronomie également se tourne désormais vers cette technologie intégrée afin de concevoir des radiotélescopes géants permettant de gagner plusieurs ordres de grandeur dans le coût et la consommation des instruments.

La conception de filtres est l'une des applications les plus courantes des inductances actives. En effet, les filtres passifs non intégrables tels que les filtres à cavités [Zheng10], à guides d'ondes [Lopez11], céramiques [Yang 11] et les filtres SAW (Surface Acoustic Wave) [M.Lin07] sont très largement utilisés. Ces filtres offrent de très bonnes performances, mais leurs dimensions sont encombrantes. De plus, ils sont difficilement accordables en fréquence. Dans ces conditions, les filtres actifs représentent une alternative intéressante vu leur facilité d'intégration et la possibilité d'être accordables en fréquence. Malheureusement, l'utilisation de ces filtres imposent la prise en compte de nouveaux paramètres tels que :

- la stabilité
- les performances en bruit
- la linéarité
- la consommation

Ainsi, plusieurs articles ont été publiés dans ce domaine dans le but d'améliorer les performances de ces différents paramètres.

La conception de radiotélescopes permettant de recevoir des signaux astronomiques fait appel aux fonctions de base d'une chaîne de réception (LNA, filtres, mélangeur, etc.). Par exemple dans le cadre du projet SKA dans lequel s'inscrit notre travail, compte tenu du

nombre important d'antennes et du grand nombre de circuit électroniques associés, l'utilisation des circuits intégrés pour des applications spécifiques et la conception de circuits intégrés radiofréquences s'avèrent appropriées aussi bien du point de vue du coût que du point de vue de la consommation électrique.

Ainsi, dans le cadre de ce travail, trois applications seront mises en œuvre pour le projet SKA :

- Un système de réjection d'harmonique de contrôle commande basé sur des inductances actives intégrées en technologie SiGeC de NXP dans la bande [1 - 1500] MHz.
- Un transceiver intégré HF/UHF-L (numérique/analogique) différentiel utilisant des inductances actives intégrées dans les bandes de fréquence [10 MHz – 20 MHz] et [300 MHz – 1500 MHz].
- Un circuit à temps de retard intégré dans la bande [20 MHz – 80 MHz] pour remettre en phase une partie du réseau d'antennes du projet NenuFAR.

1.3.1. Le système de réjection d'harmonique de contrôle commande

La figure 1.31 présente le système de réjection d'harmonique de contrôle commande dédié au réseau d'antennes phasés denses du projet SKA. Il est conçu à l'aide d'inductances actives intégrées basées sur des topologies à gyrateur en technologie transistor bipolaire SiGeC 0,25 μm de la bibliothèque QUBiC4Xi de NXP.

Le système comprend deux différentes puces HR_OC1, HR_OC2. Chaque puce est formée d'une suite buffer-filtre-buffer. Le filtre est un passe-bas différentiel d'ordre 5 de type Butterworth. Il est réalisé à l'aide d'inductances actives flottantes utilisant des amplificateurs RF à transconductance montés en gyrateur. Le choix du différentiel est lié au but d'avoir une réjection supérieure à 70 dB à partir de 300 MHz. Cela est difficilement faisable en mode single-ended à cause des problèmes d'impédance de masse et les pertes du substrat. Les buffers optimisent les impédances d'entrées-sorties des puces et réduisent leur consommation. En effet, un résultat important concerne le placement de buffers en entrée et en sortie des filtres qui permet de diminuer la consommation du filtre actif. Comme on le verra au second chapitre, dans notre application, un filtre actif seul consomme plus que ce même filtre ré-optimisé avec des buffers, cela pour des performances RF toutes aussi bonnes voire meilleures.

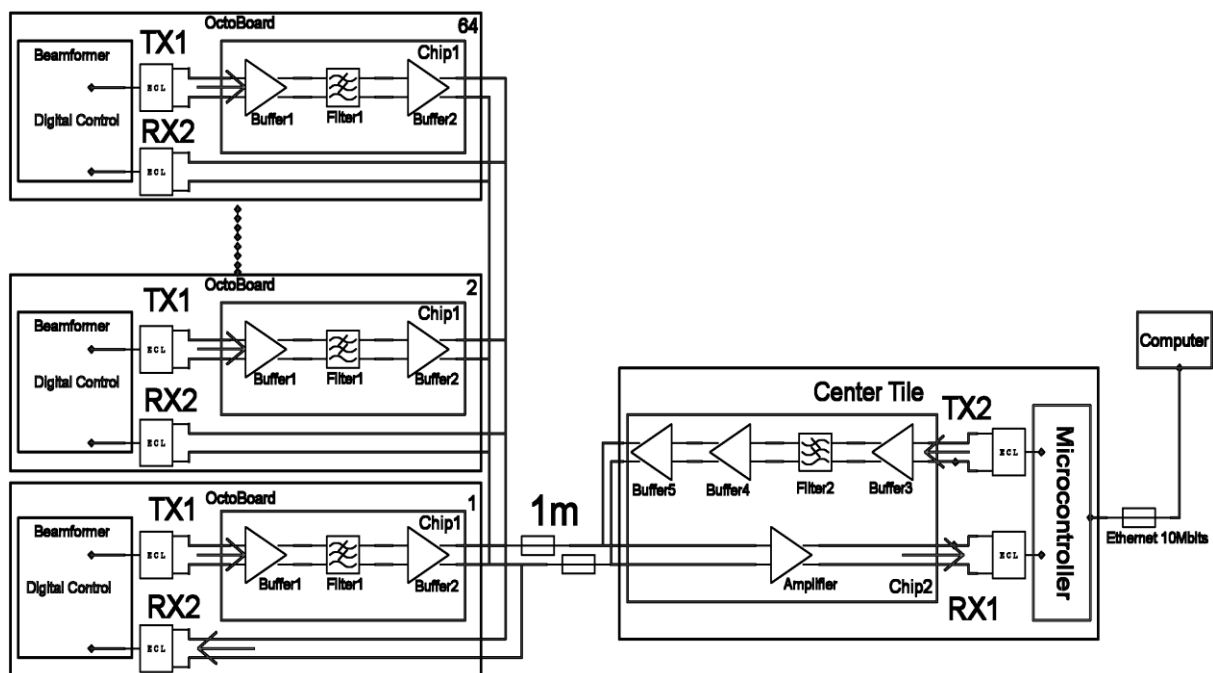


Figure 1.31 : Système de réjection d'harmonique de contrôle commande

Les puces HR_OC1 et HR_OC2 seront intégrées successivement au niveau des deux différentes cartes mères appelées OctoBoard et Center Tile comme indiqué dans la figure 1.31.

Du point de vue transmission, le système comprend deux émetteur-récepteurs :

- Transceiver1 : de TX1 à RX1
- Transceiver2 : de TX2 à RX2

Le système est prévu pour intégrer une tuile d'antenne Vivaldi pour le projet SKA. Or cette tuile n'est pas blindée, d'où l'intérêt d'avoir une forte réjection des harmoniques. Notre système vient ainsi protéger la tuile de ces harmoniques.

D'autre part, au niveau de l'OctoBoard, 64 puces HR_OC1 sont reproduites et connectées à HR_OC2 située au Center Tile via une ligne coplanaire de 1 m de long. Le système est conçu pour recevoir et transmettre des signaux numériques d'amplitude $\pm 0,2$ V à la fréquence de 1 MHz. Le mode différentiel permet une meilleure réjection des harmoniques, d'éliminer les parasites du mode commun analogique et de résoudre les problèmes de masse et de substrat.

Ses portes ECL (Emitter-Coupled Logic) sont connectées aux entrées-sorties du système. Ces portes génèrent des signaux numériques en entrée et reçoivent en sortie des signaux filtrés.

Ainsi, pour assurer un bon fonctionnement du système, il faut prendre en compte l'adaptation en impédance.

La première partie du chapitre 2 sera consacrée à l'aspect technique du système de réjection d'harmonique de contrôle commande et des explications plus détaillées du système y seront abordées.

1.3.2. Le Transceiver

La figure ci-dessous représente le schéma de principe du transceiver différentiel :

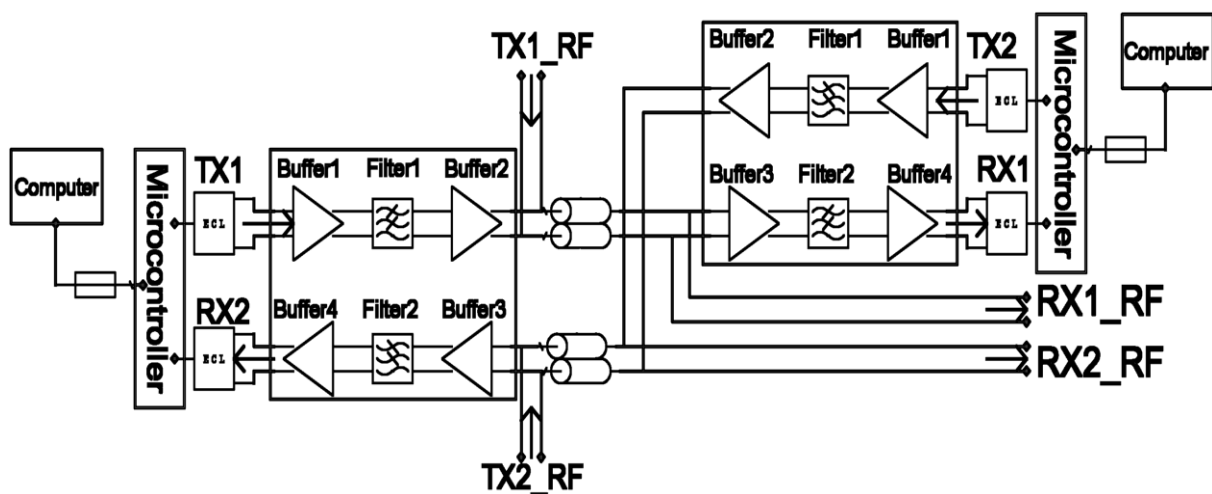


Figure 1.32 : Schéma de principe du transceiver différentiel

Par définition, un transceiver (ou émetteur-récepteur en français) est un dispositif qui permet de transmettre et de recevoir des signaux analogiques et/ou numériques. Son principe de base est d'émettre et de recevoir des signaux sur un même média de transmission en allouant une bande de fréquence différente à chacune de ces fonctions.

Dans notre cas, nous disposons d'un système permettant la transmission de signaux numériques modulés de type contrôle commande basse fréquence (10 à 20 MHz) et des signaux analogiques RF (300 à 1500 MHz) provenant de la chaîne de réception des antennes observant le ciel via un même câble coaxial. Ainsi, notre transceiver comprend deux chemins RF :

- De TX1_RF à RX1_RF
- De TX2_RF à RX2_RF

Et deux voies de transmission pour le numérique :

- De TX1 à RX1
- De TX2 à RX2

Pour envoyer les signaux numériques de TX1 à RX1 puis de TX2 à RX2 quatre câbles coaxiaux initialement prévus pour transmettre de la RF (2 beams, 2 polars) sont utilisés.

Cependant, comme on peut le voir sur la figure 1.32, le transceiver est disposé de manière à avoir une analogie des voies numériques et RF. C'est-à-dire que du point de vue transmission, les deux voies numériques sont identiques. De même, les voies RF sont aussi équivalentes. Ainsi, l'étude de ce transceiver se réduit à celle d'un chemin de transmission numérique et d'un chemin RF.

Concrètement, pour envoyer une donnée de TX1 à RX1, le signal numérique sortant du microcontrôleur passe par une porte ECL qui le rend différentiel avant d'attaquer le Buffer1 qui l'amplifie. Le signal de sortie de ce buffer est filtré par le filtre passe-bas de fréquence de coupure de 20 MHz. Le signal sortant du filtre est ensuite amplifié pour ne pas perdre son niveau de puissance avant de transiter sur le câble RF. En réception, le phénomène inverse est appliqué. On veillera cependant à ce que le signal RF ne perturbe pas trop le fonctionnement du transceiver. Le signal d'émission et de réception ne doivent pas interférer. C'est pourquoi nous utilisons des câbles et des chemins indépendants pour l'émission et la réception. Cela permet d'avoir une isolation parfaite entre l'émission et la réception.

1.3.3. Le temps de retard

La figure ci-dessous présente le schéma de principe du temps de retard :

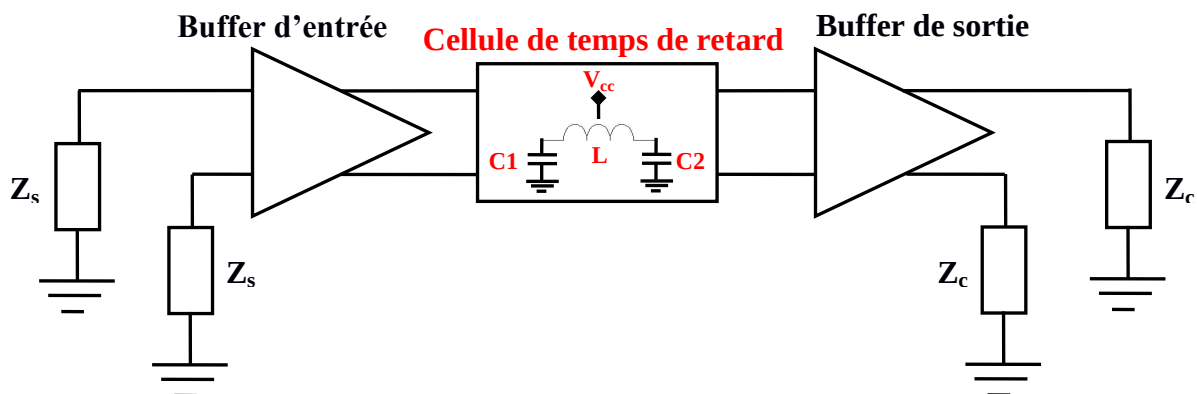


Figure 1.33 : Schéma de principe du temps de retard

Plusieurs solutions sont envisageables pour la réalisation de ce temps de retard (le câble coaxial, la fibre optique, les lignes micro-rubans, etc.). Cependant, dans ce travail nous nous orienterons à la modélisation des lignes micro-rubans par des selfs actives et des capacités pour réaliser le temps de retard. Ce choix est surtout guidé par le problème lié à l'intégration en utilisant le câble coaxial, la fibre optique ou encore les lignes micro-rubans. Les buffers placés de part et d'autre de la cellule de temps de retard permettent d'optimiser le signal, de régler le gain et les impédances d'entrée et de sortie. Ils servent aussi à amplifier et à adapter le signal pour éviter les pertes de puissance.

Le temps de retard opère dans la bande [20 – 80] MHz. Des inductances actives intégrées basées sur des topologies à gyrateurs de la technologie SiGeC sont utilisées pour sa synthèse. L'objectif est de réaliser un retard d'environ 5 ns avec une cellule capacité-self-capacité adaptée sur 50 Ohm (S_{11} et S_{22} inférieurs à -12 dB) avec un gain en puissance de l'ordre de 0 dB. Le facteur de bruit du circuit ne doit pas excéder 10 dB dans toute la bande et le point de compression proche de 10 dBm. La consommation doit être raisonnable malgré l'utilisation d'inductances actives.

Pour avoir un temps de retard d'environ 15 ns, il est nécessaire de cascader entre 4 et 6 cellules de selfs actives. Il convient cependant de noter que l'objectif est de réutiliser cette puce pour étudier la faisabilité d'un beamformer à temps de retard intégré. La figure ci-contre montre le schéma de principe du beamformer intégrant quatre cellules de temps de retard :

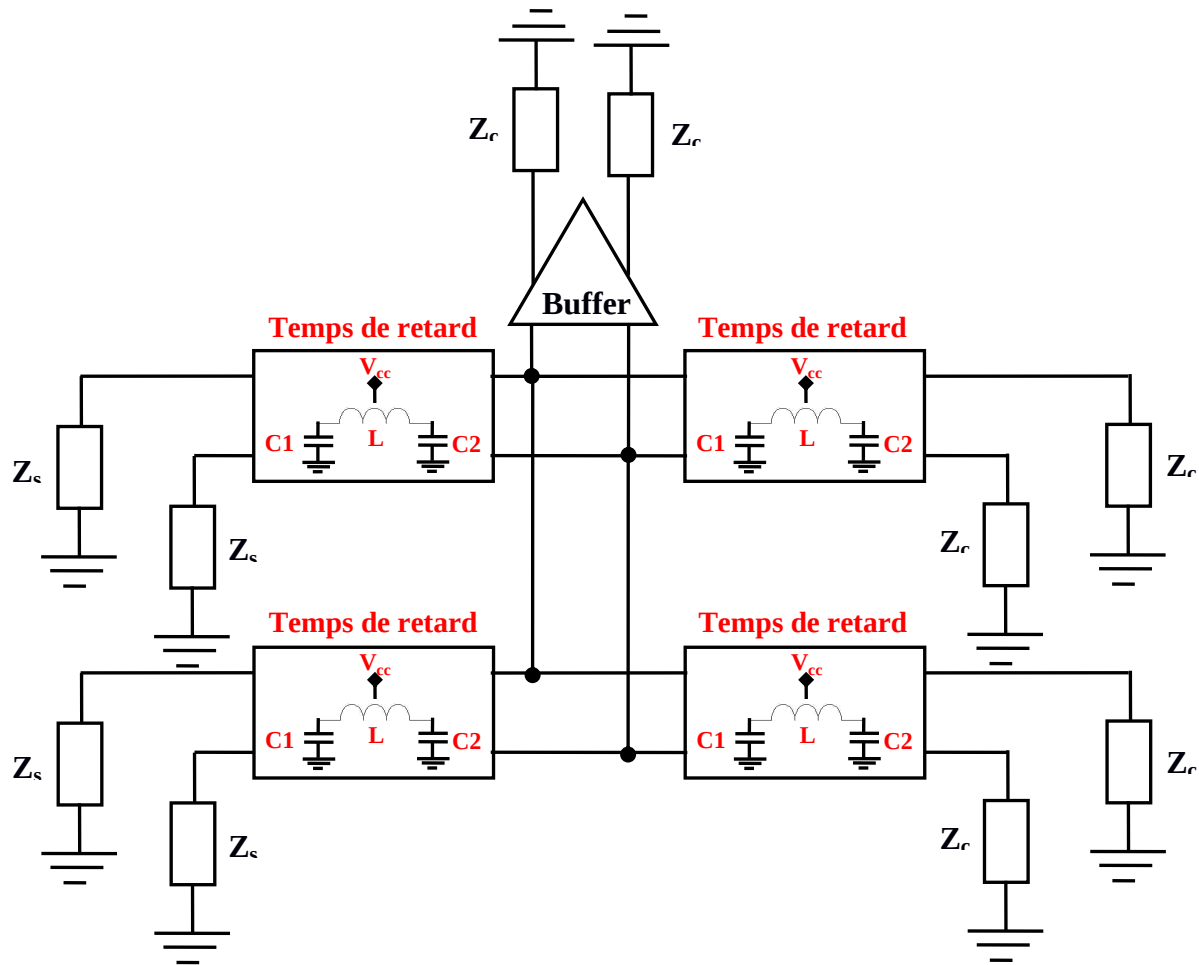


Figure 1.34 : Schéma de principe d'un beamformer à quatre cellules de temps de retard

La finalité de ces applications est de mieux miniaturiser l'intégration électronique dans les réseaux phasés denses en utilisant des inductances actives en technologie SiGeC tout en assurant un faible coût d'intégration, une haute performance et une haute production mais aussi de montrer qu'en basse fréquence la consommation par ce procédé est assez raisonnable pour les applications de radioastronomie par rapport à l'utilisation d'inductances localisées intégrées occupant plus de surface sur le substrat.

Conclusion

Dans ce chapitre j'ai présenté les généralités sur les dispositifs microondes et l'état de l'art sur les inductances actives intégrées. Cet état de l'art a montré que la majeure partie des circuits simulant des inductances actives intégrées sont basés sur des transistors MOS montés en gyrateur. Parmi les nombreuses topologies de circuits réalisant des inductances actives intégrées, cinq sont particulièrement présentes dans la littérature : les inductances actives intégrées simple MOS, cascodées, à haute facteur de qualité, avec impédance de dégénération et différentielles. Les inductances actives différentielles sont les plus avancées et permettent de réaliser des inductances flottantes.

L'utilisation des transistors bipolaires est très peu fréquente dans la synthèse d'inductances actives intégrées. Cependant elle constitue une piste intéressante pour monter plus en fréquence et diminuer le coût avec la technologie SiGeC. C'est d'ailleurs la solution proposée dans la deuxième partie de ce chapitre. Dans la dernière partie de ce chapitre j'ai dressé les trois principales applications développées dans ce mémoire.

Chapitre 2 : Etude et réalisation de systèmes de réjection d'harmoniques de contrôle commande basés sur des inductances actives intégrées en technologie SiGeC 0,25 μm

Introduction

Dans le cadre du projet SKA, la cohabitation des signaux analogiques et numériques constitue un réel problème auquel il faudra trouver une solution. En effet, les signaux numériques s'ils ne sont pas bien traités peuvent engendrer des niveaux d'harmoniques non négligeables. Ce qui perturbe le fonctionnement de la transmission en raison des interférences pouvant se produire entre ces harmoniques et les signaux RF.

Ce chapitre est consacré à l'étude et à la réalisation de systèmes de réjection d'harmoniques de contrôle de commande numérique basés sur des inductances actives intégrées. Il s'agit d'un système permettant de filtrer des harmoniques provenant des signaux de type contrôle commande et d'un transceiver numérique/analogique. Ces applications contribuent à la résolution des problèmes liés à la cohabitation des signaux numériques et analogiques dans la tuile d'antenne Vivaldi du projet SKA en filtrant au mieux les harmoniques. De ce fait, elles doivent intégrer la carte électronique de cette tuile. On appelle tuile, un paquet de 64 antennes Vivaldi de dimension 0,5 m² environ par polar (soit 32 antennes par polar). La figure 2.35 montre la structure de cette tuile.

Pour traiter les signaux reçus par les antennes, chaque tuile est organisée en sous-ensemble de 4 antennes élémentaires. Chaque antenne est suivie d'un amplificateur faible bruit, d'un filtre et d'un balun. Ces baluns sont connectés à un circuit formateur de faisceaux (beamformer) possédant 4 entrées et 2 sorties.

Le Beamformer combine vers 2 sorties indépendantes (Beam A et Beam B) les signaux provenant des 4 antennes élémentaires dans la bande [300 MHz – 1500 MHz]. Il permet de former deux faisceaux indépendant en contrôlant le gain et le déphasage de chaque signal vers des sorties via un bus I2C (Inter-Integrated Circuit) ou SPI (Serial Peripheral Interface). Les Beam A et B sont ensuite injectés dans un convertisseur analogique numérique (CAN) 8 bits à 3 Gs/s puis sérialisés à l'aide d'un sérialiseur 8 bits-2 bits avant d'être acheminés dans un bloc de traitement des données.

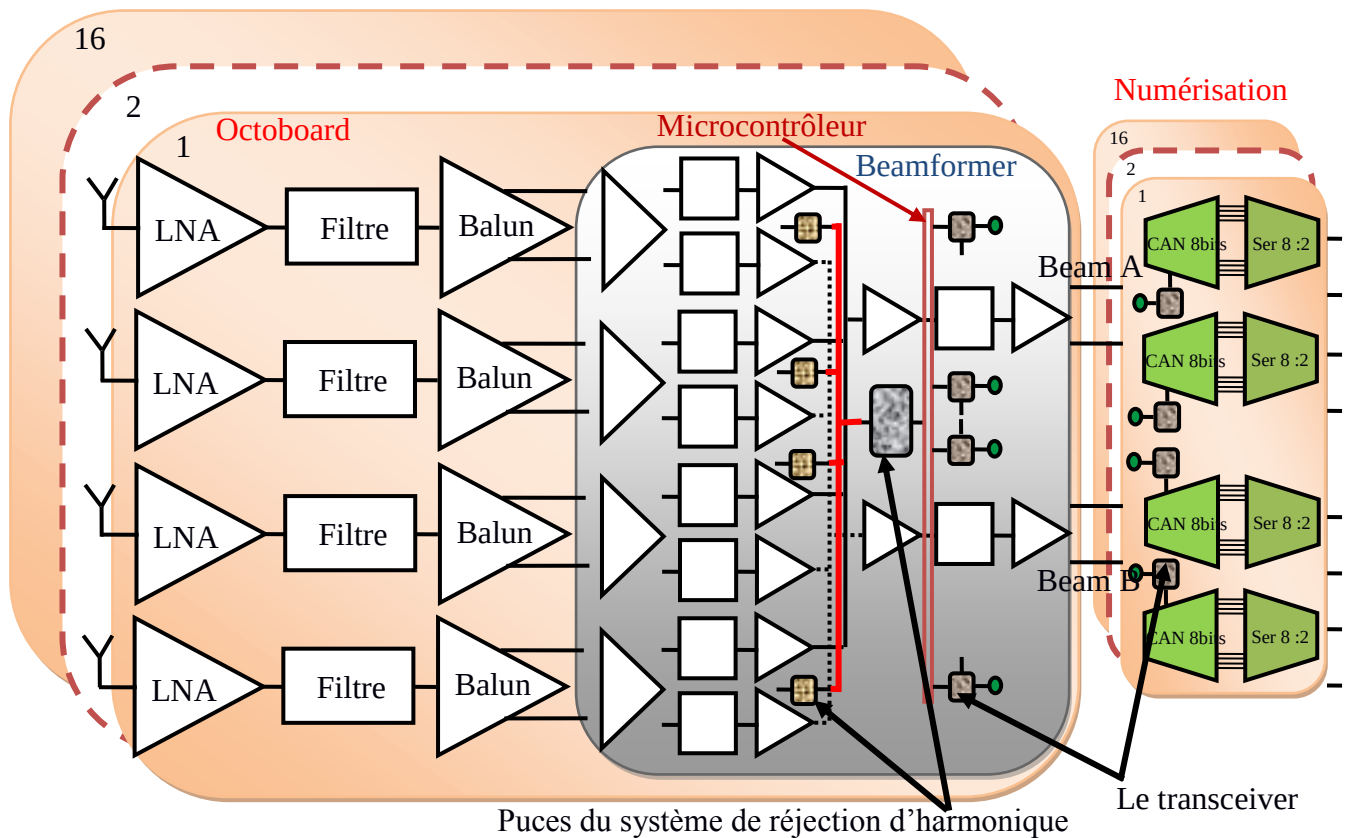


Figure 2.35: Structure d'une tuile d'antennes Vivaldi du projet SKA

Par ailleurs, la réception des signaux astronomiques, leurs transmissions, jusqu'à leurs numérisations impliquent la cohabitation des signaux analogiques et numériques au sein du système électronique de SKA.

La cohabitation de ces données analogiques et numériques constitue un réel problème auquel il faudra trouver une solution. En effet, le signal numérique génère des niveaux d'harmoniques potentiellement élevés pouvant parasiter les signaux RF extrêmement faibles reçus par les antennes et donc altérer leurs transmissions.

Ainsi, ce travail de thèse propose l'intégration dans la tuile de SKA des fonctions permettant d'isoler le numérique de l'analogique. Ces fonctions seront à cet effet répétées autant de fois que le nombre de récepteurs dans une tuile (voire figure 2.35). Pour assurer une meilleure intégration, il est indispensable de minimiser la surface qu'occupent ces fonctions.

L'utilisation des inductances actives intégrées avec le procédé SiGeC de NXP permet une meilleure intégration et un faible coût, qui sont des spécifications primordiales du projet SKA compte tenu de la taille importante de l'instrument.

On montrera que les consommations respectives des puces du système de réjection

d'harmonique et du transceiver ne sont pas excessives relativement à une tuile malgré l'usage de l'actif.

Ce chapitre se divise en deux grandes parties. La première partie concerne l'étude et la réalisation du système de réjection d'harmonique de contrôle commande en technologie bipolaire SiGeC 0,25 μm dans la bande [1MHz - 1500 MHz]. La deuxième partie présente la réalisation d'un transceiver HF/UHF-L intégré dans les bandes de fréquence [10 MHz - 20 MHz] pour le numérique et [300 MHz - 1500 MHz] pour la transmission des signaux RF.

La réalisation de ces deux fonctions repose sur le même principe. C'est-à-dire la conception de filtres actifs différentiels basés sur des inductances actives intégrées à topologie gyrateur en technologie bipolaire SiGeC 0,25 μm . Et pour compenser les pertes dues au montage gyrateur et mieux optimiser la consommation électrique, les filtres seront à chaque fois entourés de part et d'autre par des buffers.

En dépit du fonctionnement indépendant de ces applications, il est possible (s'il y a besoin) de les réutiliser ensemble dans un même système global à l'aide d'un simple microcontrôleur leur servant d'interface (voire figure 2.35).

Partie 1. Etude et réalisation du système de réjection d'harmonique de contrôle commande en technologie bipolaire SiGeC 0,25 μm dans la bande [1MHz - 1500 MHz].

2.1. Système de réjection d'harmonique de contrôle commande

2.1.1. Présentation et cahier des charges du système de réjection d'harmonique

2.1.1.1. Présentation du système

La figure 2.36 montre que le système est formé de deux puces différentes, HR_OC1 et HR_OC2. L'acronyme HR_OC correspond à Harmonic Rejection_Octoboard to Center Tile. Les chiffres 1 et 2 font allusion aux numéros des puces. La puce HR_OC1 se répète 64 fois, correspondant au nombre de beamformers dans une tuile. Ces dernières sont reliées à HR_OC2 via une piste RF (ligne microruban) de 1 m de long. Ainsi, les signaux reçus à l'entrée de ces 64 voies de transmission doivent impérativement passer via une seule même piste RF avant d'attaquer l'amplificateur de la puce HR_OC2. De même, la sortie RX2 (voire figure 2.36) est connectée à cette piste. Ce choix système est surtout guidé par un souci d'intégration et donc, de coût.

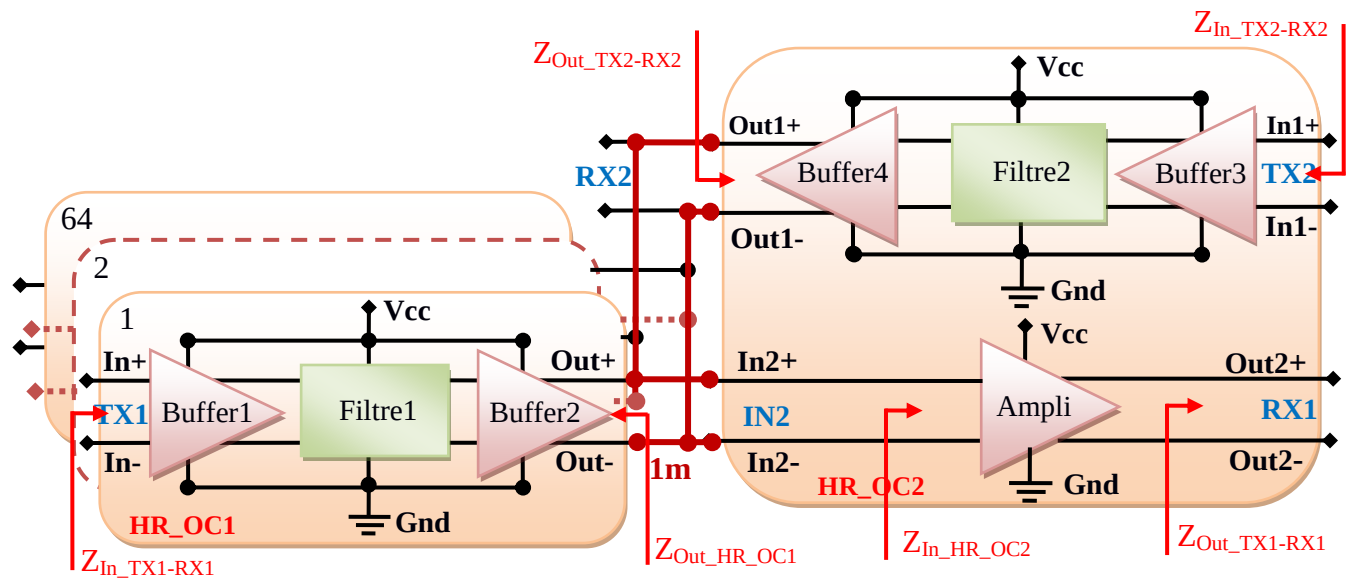


Figure 2.36 : Système de réjection d'harmonique de contrôle commande

Par ailleurs, pour avoir une transmission fiable, la première étape consiste à assurer l'isolation des émetteurs-récepteurs TX1-RX1 et TX2-RX2. Pour ce faire, cela implique la prise en compte d'un certain nombre de paramètre au niveau des interconnexions des deux puces.

Tout d'abord, rappelons que ce système reçoit et traite des signaux numériques qui peuvent présenter des niveaux d'harmonique élevés et utilise beaucoup de composants actifs (sachant que l'actif produit des harmoniques). Nous devons donc veiller à ce que ces derniers ne rajoutent pas d'autres harmoniques au système en plus des harmoniques déjà générées par le numérique filtré. Ceci est d'autant plus important que notre système doit intégrer la tuile de SKA (qui n'est pas blindée) qui traite des signaux RF. Son principal rôle étant justement de protéger ces données RF des harmoniques dans la bande de fréquence [300 MHz -1500 MHz] et de transmettre le numérique dans la bande [1 MHz – 5 MHz]. Vu que nos puces sont reliées par une piste RF, il est indispensable d'atténuer au mieux les harmoniques au niveau des sorties du Buffer1 et RX2 du circuit HR_OC2.

C'est pourquoi la puce HR_OC1 doit atténuer fortement le signal venant de son entrée TX1. Cette atténuation sera ensuite compensée par l'amplificateur de la deuxième puce de sorte à voir environ 0 dB de gain à la sortie RX1 dans la bande passante et gain inférieur à -70 dB à partir de 300 MHz.

De même, à la sortie RX2 le gain doit être inférieur à -70 dB à partir de 300 MHz et avoisiner les 0 dB dans la bande de fréquence [1 MHz – 5 MHz].

Pour ce faire, pour des raisons de linéarité, un rapport d'impédance minutieux doit s'opérer au niveau des entrées-sorties des puces. D'autres paramètres importants tels que la consommation électrique des puces, la linéarité, le gain en tension (ou en puissance) et le facteur de bruit par exemple sont aussi à prendre en compte.

En d'autres termes, l'objectif de ce système est d'avoir un gain avoisinant les 0 dB entre 1 et 5 MHz et une réjection supérieure à 70 dB à partir de 300 MHz pour les deux émetteurs-récepteurs (TX1-RX1 et TX2-RX2) tout en assurant une bonne linéarité et une consommation électrique raisonnable malgré l'utilisation de l'actif. Et cela, qu'une seule puce ou 2 ou 3 ou les 64 puces HR_OC1 qui sont connectées à HR_OC2. Les circuits sont alimentés par une tension de 3,3 V.

En outre, nous pouvons remarquer que la réalisation de ce système est essentiellement basée sur un filtrage actif différentiel. En effet, les Filtre1 et Filtre2 présents dans le système utilisent des inductances actives intégrées. Or, traditionnellement les filtres actifs consomment beaucoup d'énergie électrique à cause des inductances actives. Pour palier à ce problème de consommation excessive de courant, nous proposons dans ce travail l'ajout de buffers différentiels de part et d'autre de chaque filtre. Ainsi, la fonction de filtre est assurée par la suite Buffer-Filtre-Buffer au lieu de considérer le filtre actif tout seul.

Ce procédé permet d'avoir plus de paramètres, d'optimiser les impédances d'entrée et sortie des puces, de compenser les pertes inductives des selfs, une meilleure réjection et surtout de réduire la consommation de l'ensemble. En effet, nous avons noté que pour des performances identiques, la suite Buffer-Filtre-Buffer consomme beaucoup moins de courant par rapport au filtre seul. Nous le montrerons dans les sections qui suivent. Ce résultat est très important car permet d'envisager d'intégrer des inductances actives sans consommer de manière excessive.

Le système est conçu pour recevoir et transmettre des signaux numériques de type contrôle commande d'amplitude $\pm 0,2 \text{ V}$ à la fréquence fondamentale de 1 MHz. Il est également en mode différentiel de bout en bout. Le choix du différentiel est motivé dans le but de mieux rejeter les harmoniques du numérique, de réduire le mode commun analogique et de résoudre les problèmes de masse et de substrat.

Les signaux numériques attaquant les entrées (TX1 et TX2) des puces sont générés par des portes ECL (Emitter-Coupled Logic). De même, les signaux émises par les sorties (RX1 et RX2) des puces seront reçus par ces mêmes portes. Or ces dernières sont connues pour leurs impédances d'entrées-sorties importantes ($> 50 \text{ k}\Omega$). Ainsi, pour assurer un bon fonctionnement des émetteurs-récepteurs, les entrées-sorties du système doivent être adaptées en tension et leurs valeurs d'impédance prises dans le cahier des charges.

2.1.1.2. Cahier des charges

Pour mener à bien la réalisation du système, nous nous sommes basés sur le cahier des charges résumé dans le tableau ci-dessous.

Paramètres	Emetteurs-récepteurs	
	TX1-RX1	TX2-RX2
Bande de fréquence de travail (BFT)	[1 – 1500] MHz	
Bande de fréquence du numérique (BFN)	[1 – 5] MHz	
Bande passante de l'analogique (BFA)	[300 – 1500] MHz	
Fréquence de coupure à -1 dB	5 MHz	
Gav _{TX1-RX1} et Gav _{TX2-RX2}	≈ 0 dB dans la BFN	
	< -70 dB dans la BFA	
Gav _{TX1-RX1_64}	Gav _(TX1-RX1) ± 1 dB* dans la BFT	
Gav _{TX2-RX2_64}	Gav _(TX2-RX2) ± 1 dB* dans la BFT	
Sdd11 _{TX1-RX1} et Sdd11 _{TX2-RX2}	< -0,5 dB	
Sdd22 _{TX1-RX1} et Sdd22 _{TX2-RX2}	< 0 dB	
Sccij _{TX1-RX1} et Sccij _{TX2-RX2}	<< 0 dB	
Scdij _{TX1-RX1} et Scdij _{TX2-RX2}	<< 0 dB	
Sdcij _{TX1-RX1} et Sdcij _{TX2-RX2}	<< 0 dB	
Z _{In} _{TX1-RX1} et Z _{In} _{TX2-RX2} à 1 MHz	≤ 18 kOhm	
Z _{Out} _{TX1-RX1} et Z _{Out} _{TX2-RX2} à 1 MHz	≤ 8 kOhm	≤ 10 Ohm
	La puce HR_OC1	La puce HR_OC2
Gav _{HR_OC1} et Gav _{HR_OC2}	≈ -40 dB dans la BFN	≈ -10 dB dans la BFN
Gav _{HR_OC1} et Gav _{HR_OC2}	≈ -70 dB dans la BFA	
Z _{Out} _{HR_OC1} et Z _{Out} _{HR_OC2} à 1 MHz	≈ 7 kOhm	≈ 10 Ohm
Z _{In} _{HR_OC1} et Z _{In} _{HR_OC2} à 1 MHz	≈ 18 kOhm	600 Ohm
Puissance DC	< 2 mW @ 3,3 Volt	< 90 mW @ 3,3 Volt
Niveau d'harmonique d'ordre 2	≥ 40 dBm	≥ 30 dBm
Niveau d'harmonique d'ordre 3	≥ 40 dBm	≥ 30 dBm
Réjection des harmoniques	> 70 dB dans la BFN	
Stabilité en température entre -20° C et 100° C	Gav _{TX1-RX1_27°C} $\pm 1,5$ dB dans la BFN	Gav _{TX1-RX1_27°C} $\pm 1,5$ dB dans la BFN

Tableau 2.3 : Cahier des charges du système de réjection d'harmonique

Les Gav_{TX1-RX1}, Gav_{TX2-RX2}, Gav_{TX1-RX1_64} et Gav_{TX2-RX2_64} correspondent aux gains en

tension disponibles des émetteurs-récepteurs lorsqu'une seule puce HR_OC1 est reliée à la puce HR_OC2 et lorsque les 64 puces HR_OC1 sont connectées en même temps à HR_OC2. $S_{dd11_TX1-RX1}$, $S_{dd11_TX2-RX2}$, $S_{dd22_TX1-RX1}$ et $S_{dd22_TX2-RX2}$ désignent leurs coefficients de réflexion aux entrées-sorties. $S_{ccij_TX1-RX1}$ et $S_{ccij_TX2-RX2}$ sont les gains en puissance du mode commun, les $S_{cdij_TX1-RX1}$, $S_{cdij_TX2-RX2}$, $S_{dcij_TX1-RX1}$ et $S_{dcij_TX2-RX2}$ les conversions de mode différentiel au mode commun et du mode commun au mode différentiel successivement. $Z_{In_TX1-RX1}$, $Z_{In_TX2-RX2}$, $Z_{Out_TX1-RX1}$ et $Z_{Out_TX2-RX2}$ représentent les impédances différentielles d'entrée et de sortie des émetteurs-récepteurs.

Une des spécifications fondamentales de ce travail est de mieux miniaturiser l'intégration électronique dans les réseaux phasés denses en utilisant les inductances actives intégrées basées sur des topologies à gyrateur en technologie bipolaire SiGeC 0,25 μm . De même assurer un faible coût d'intégration, une haute performance et une haute production. Mais aussi de montrer qu'en basse fréquence la consommation par ce procédé est assez raisonnable pour les applications de radioastronomie par rapport à l'utilisation d'inductances localisées intégrées occupant plus de surface sur le substrat.

1.1.1. Etude et réalisation de la puce HR_OC1

1.1.2.1. Généralité sur les filtres

Le filtre est un dispositif électronique dont le gain dépend de la fréquence. De ce fait, il trie les composantes d'un signal en fonction des fréquences. Il permet d'éliminer ou d'affaiblir des fréquences parasites indésirables ou d'isoler dans un signal complexe la ou les bandes de fréquences utiles.

Il existe plusieurs types d'approximations mathématiques pour les fonctions de transfert des filtres : Butterworth, Tchebychev, elliptique,Chacun de ces filtres est connu pour ses propres caractéristiques. Les filtres de Butterworth permettent d'avoir un gain plat dans la bande passante, mais ne sont pas très sélectifs. On améliore leur sélectivité en augmentant l'ordre du filtre. Mais un problème de réalisation pourrait cependant se poser. Les filtres de type Tchebychev peuvent être sélectifs et ont des ondulations dans la bande passante. Les filtres elliptiques ont des ondulations dans la bande passante et hors bande, et peuvent être très sélectifs.

Un filtre idéal présente une atténuation nulle dans la bande passante désirée et une atténuation infinie dans la bande que l'on désire éliminée (bande atténuée). Mais dans la pratique, il est impossible de réaliser de tels filtres. On se contente de se rapprocher de cette

réponse idéale en conservant une atténuation A inférieure à une atténuation maximale A_{max} dans la bande passante et une atténuation A supérieure à une atténuation minimale A_{min} dans la bande atténuée. Cela conduit à la définition du gabarit qui correspond aux zones interdites et aux zones dans lesquelles devront se situer les graphes représentant l'atténuation du filtre en fréquence. Ainsi, selon la réponse du filtre, on définit quatre types de gabarits : le filtre passe-bas, le filtre passe-haut, le filtre passe-bande et le filtre coupe-bande. La figure 2.37 illustre ces différents gabarits.

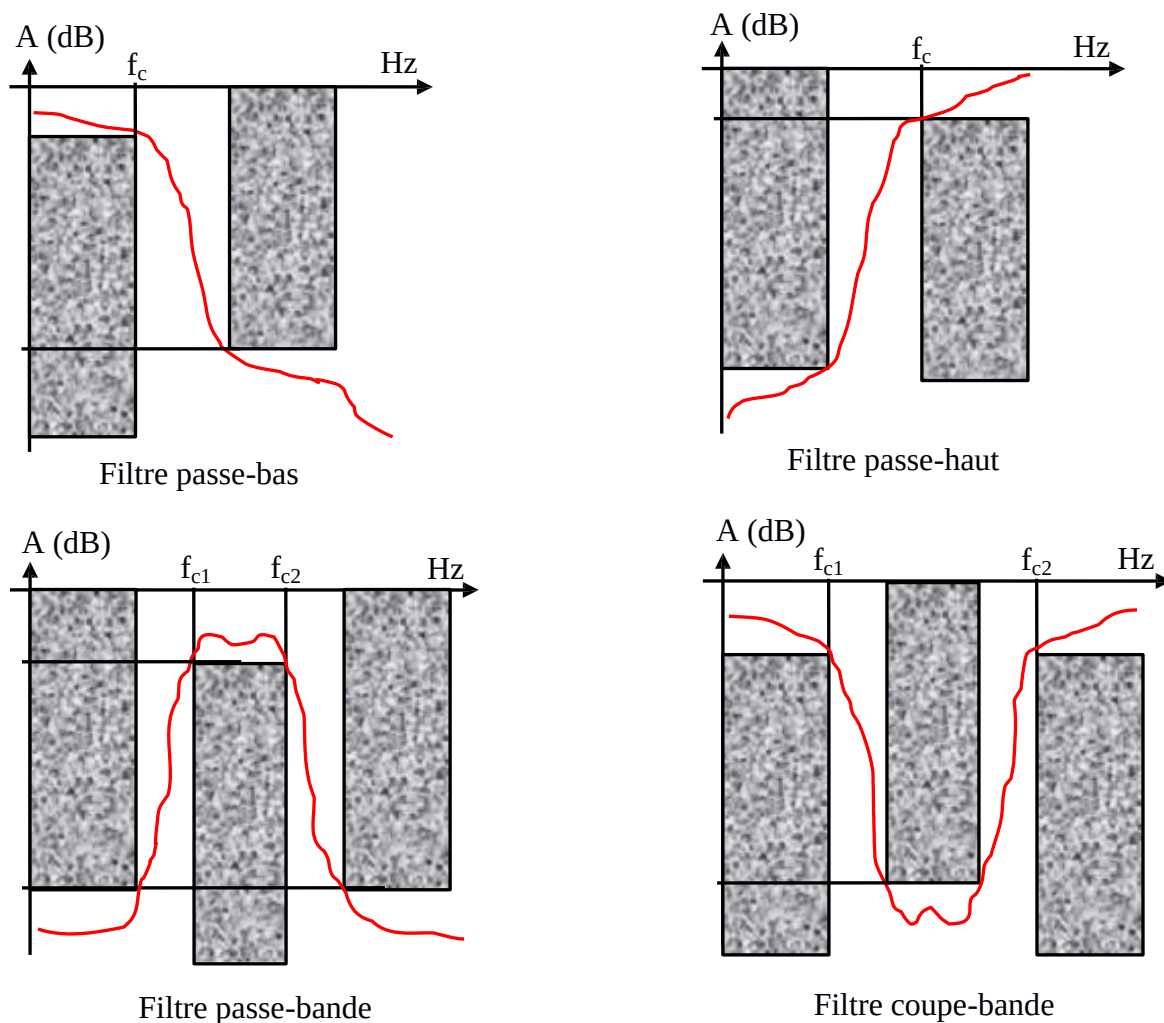


Figure 2.37 : Les différents gabarits de filtre

D'autre part, les filtres peuvent aussi être divisés en deux catégories :

- Les filtres passifs : ils font appel essentiellement à des inductances discrètes de hauts facteurs de qualité, des condensateurs. Ce sont les seuls types de filtre qui étaient conçus dans les années 70 [1].
- Les filtres actifs : constitués de capacités, de résistances et d'éléments actifs qui sont essentiellement des transistors, des diodes, etc. Ils sont moins encombrants, faciles à

concevoir et moins coûteux que les filtres passifs mais consomment du courant électrique et donc nécessitent une source d'alimentation.

Dans cette partie du manuscrit, il s'agit de la réalisation d'une fonction de filtrage actif passe-bas de type Butterworth basé sur des inductances actives intégrées à topologie gyrateur. Ceci en raison du cahier des charges. En effet, nous cherchons à travers ce filtrage de laisser passer des signaux numériques dans la bande de fréquence [1 MHz – 5 MHz] et de les atténuer fortement dans la bande [300 MHz – 1500 MHz]. L'utilisation des inductances actives permet l'intégration de nos circuits dans des ASIC commandés numériquement pour projet de SKA comme le beamformer par exemple.

1.1.2.2. Etude de la puce HR_OC1

Comme on peut le noter sur la figure 2.38, la puce HR_OC1 est formée d'un filtre actif différentiel Filtre1 entouré de part et d'autre par des buffers différentiels (Buffer1 et Buffer2). Les deux buffers ont avant tout pour rôle d'optimiser les impédances d'entrées-sorties $Z_{\text{In_HR_OC1}}$ et $Z_{\text{Out_HR_OC1}}$ de la puce. Il est très important de veiller aux valeurs de ces impédances compte tenu des circuits aux quels elle sera connectée.

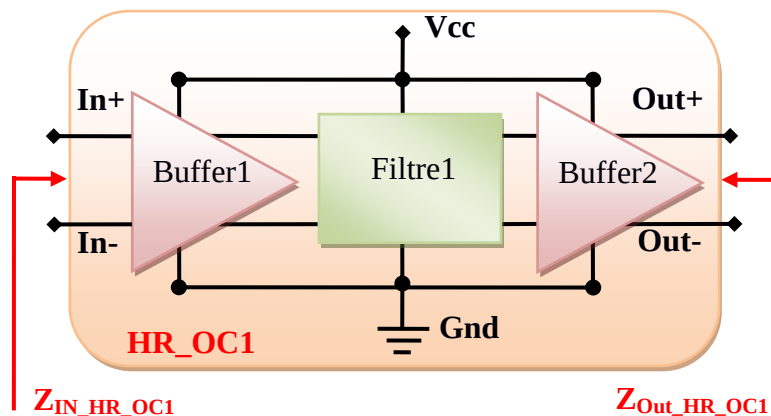


Figure 2.38 : Puce HR_OC1

Cependant, l'intérêt principal de ces buffers réside dans le fait que leur placement de part et d'autre du filtre actif permet de diminuer la consommation électrique du circuit. En effet, pour des performances identiques, le filtre actif tout seul consomme beaucoup plus par rapport à la suite Buffer-Filtre-Buffer. En plus, dans certains cas, cette suite présente une plus forte réjection dans la bande atténuée comparé au filtre seul. Nous le montrons ci-dessous à l'aide de simulations effectuées dans les deux cas de figure. C'est pourquoi le bloc Buffer1-Filtre1-Buffer2 de la puce HR_OC1 joue tout simplement la fonction de filtre. De ce fait, l'entrée de notre filtre correspond aux In+, In- du Buffer1 et sa sortie aux sorties Out+ et Out- du

Buffer2. C'est ce principe que nous adopterons tout au long de ce travail de thèse.

1.1.2.2.1. Intérêts du placement des buffers de part et d'autre du filtre actif

Généralement, on désigne par buffer (ou tampon en français) un circuit électronique permettant d'adapter l'impédance ou l'admittance d'un signal sans altérer sa forme. Il existe des buffers qui agissent soit en courant ou en tension.

Les deux figures suivantes montrent le schéma des deux circuits de simulation.

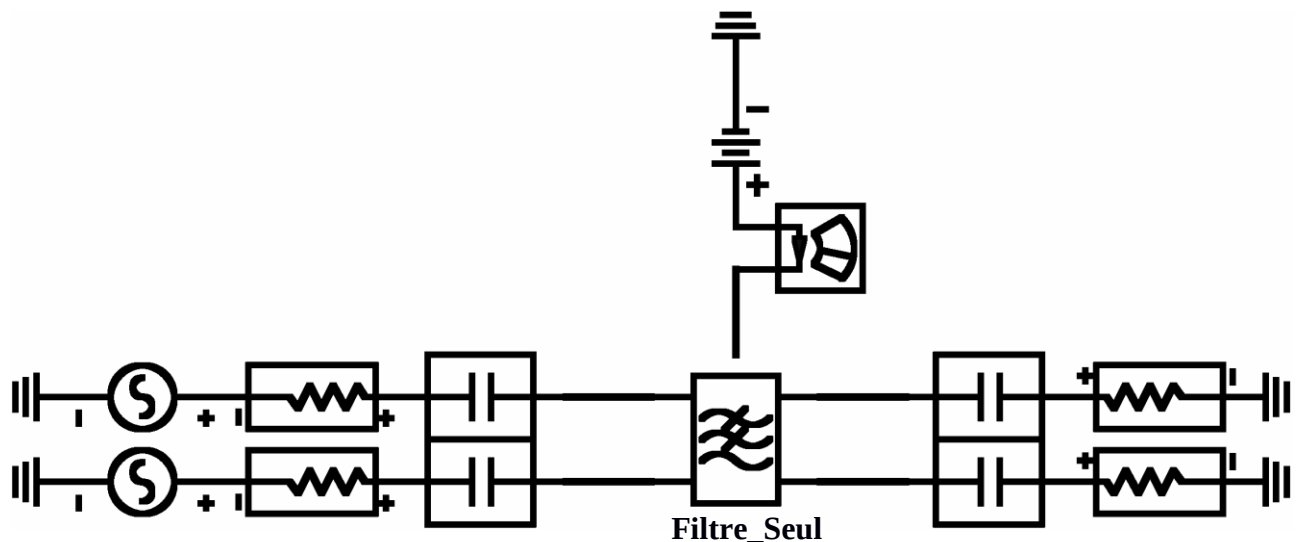


Figure 2.39 : Circuit de simulation d'un filtre actif seul

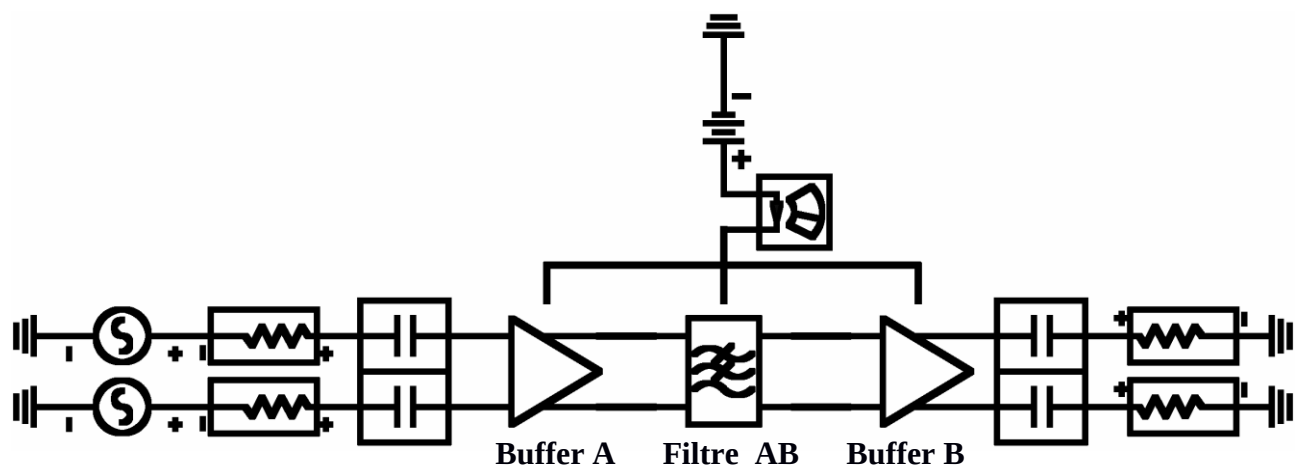


Figure 2.40 : Circuit de simulation d'une suite Buffer-Filtre-Buffer

Dans les deux cas, la réalisation des filtres repose sur le même principe. C'est-à-dire l'utilisation d'inductances actives basées sur des topologies à gyrateurs. La figure 2.41 montre

la structure des filtres. La simulation est effectuée avec l'outil CAO ADS avec des impédances de charge et de source égales à 100 Ohm en différentiel.

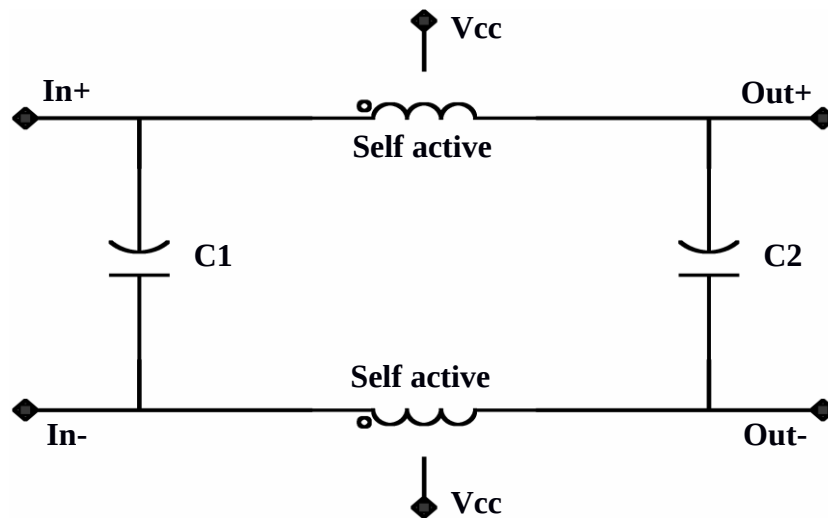


Figure 2.41 : Filtre actif seul

Il s'agit d'un filtre actif différentiel formé de deux capacités C1 et C2 avec une self active. Cette dernière est présentée dans la figure 2.42.

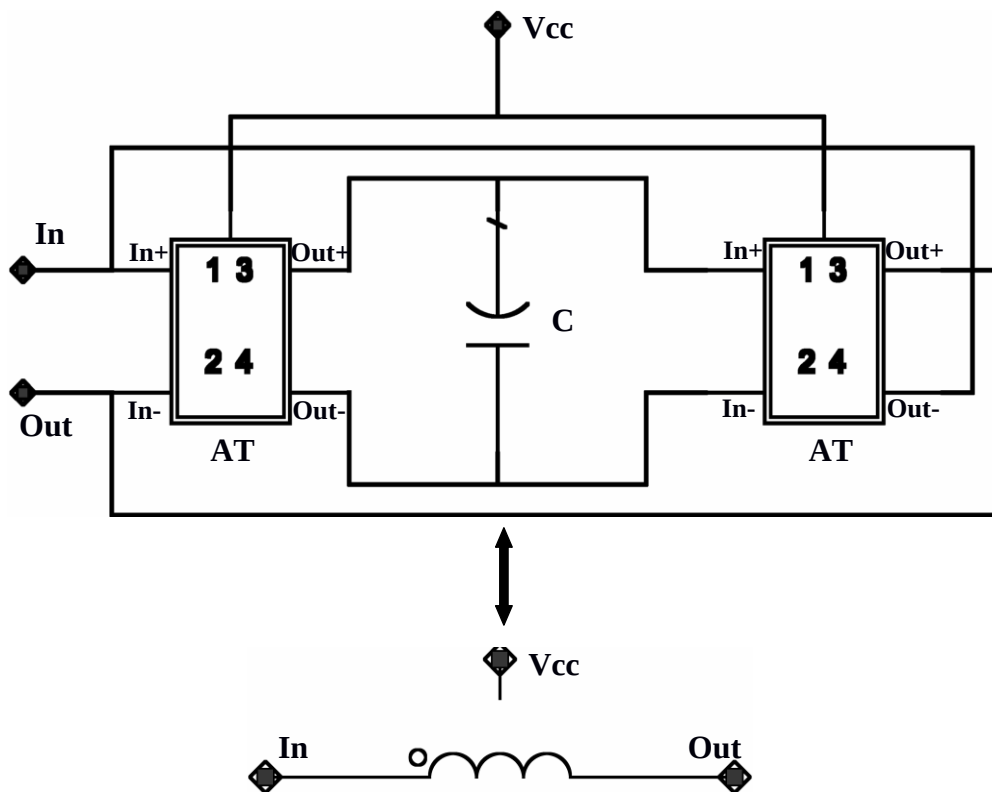


Figure 2.42 : Self active

La self est réalisée à l'aide de deux amplificateurs à transconductance (AT) identiques

montés en gyrateur avec une capacité C, qui par effet d'inversion d'impédance permet de réaliser l'inductance. Les amplificateurs sont optimisés pour fonctionner au mieux en gyrateur. Pour réaliser le montage gyrateur, l'entrée In+ doit être branchée à la sortie Out- et l'entrée In- à la sortie Out+. Ensuite, les sorties Out+ et Out- doivent se connecter directement aux entrées In+ et In- par l'intermédiaire de la capacité C qui, par effet d'inversion d'impédance permet de créer l'inductance active. Ce montage a l'avantage d'être assez simple, peu encombrant et permet de gagner plusieurs ordre de grandeur sur la surface occupée sur le substrat. Ainsi l'inductance peut s'écrire :

$$L = \frac{C}{G_m^2} \quad (\text{cf chapitre 1})$$

Où G_m est la transconductance de l'amplificateur.

Il est très important de pouvoir optimiser les selfs actives pour qu'elles se rapprochent le plus possible à des « vraies » inductances flottantes. Pour ce faire, il faut optimiser ces quatre paramètres :

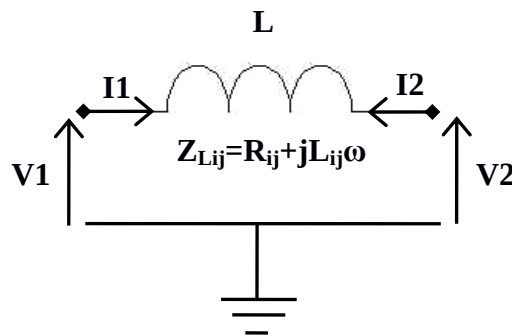


Figure 2.43 : Schéma d'une self discrète

$$L_{ij} = \begin{cases} \frac{\text{Im}(1/Y_{ij})}{2\pi f} & \text{lorsque } i = j \\ -\frac{\text{Im}(1/Y_{ij})}{2\pi f} & \text{lorsque } i \neq j \end{cases} \quad \text{avec } i, j = 1 \text{ ou } 2$$

Où $[Y_{ij}]$ est la matrice admittance de la self et f la fréquence.

Il faut aussi tenir compte de la partie réelle de la self afin de diminuer les pertes résistives. Les quatre paramètres suivant montrent les parties réelles de l'inductance à optimiser pour minimiser les pertes :

$$R_{ij} = \begin{cases} \Re(1/Y_{ij}) & \text{lorsque } i = j \\ -\Re(1/Y_{ij}) & \text{lorsque } i \neq j \end{cases} \quad \text{avec } i, j = 1 \text{ ou } 2$$

Im : partie imaginaire et $\Re$: partie réelle.

Ces relations se déduisent à l'aide de la matrice de transfert $[I] = [Y_{ij}] \cdot [V]$.

$$\begin{bmatrix} I_1 \\ I_2 \end{bmatrix} = \begin{bmatrix} Y_{11} & Y_{12} \\ Y_{21} & Y_{22} \end{bmatrix} \cdot \begin{bmatrix} V_1 \\ V_2 \end{bmatrix}$$

$$\left\{ \begin{array}{l} Y_{11} = \frac{I_1}{V_1} \Big|_{V_2=0} \rightarrow \frac{1}{Y_{11}} = Z_{L11} = R_{11} + jL_{11}\omega \\ Y_{12} = \frac{I_1}{V_2} \Big|_{V_1=0} \rightarrow \frac{1}{Y_{12}} = -Z_{L12} = -R_{12} - jL_{12}\omega \\ Y_{21} = \frac{I_2}{V_1} \Big|_{V_2=0} \rightarrow \frac{1}{Y_{21}} = -Z_{L21} = -R_{21} - jL_{21}\omega \\ Y_{22} = \frac{I_2}{V_2} \Big|_{V_1=0} \rightarrow \frac{1}{Y_{22}} = Z_{L22} = R_{22} + jL_{22}\omega \end{array} \right.$$

D'où :

$$\left\{ \begin{array}{l} L_{11} = \frac{\text{Im}(1/Y_{11})}{2\pi f} \\ L_{12} = -\frac{\text{Im}(1/Y_{12})}{2\pi f} \\ L_{21} = -\frac{\text{Im}(1/Y_{21})}{2\pi f} \\ L_{22} = \frac{\text{Im}(1/Y_{22})}{2\pi f} \end{array} \right.$$

Et

$$\left\{ \begin{array}{l} R_{11} = \Re(1/Y_{11}) \\ R_{12} = -\Re(1/Y_{12}) \\ R_{21} = -\Re(1/Y_{21}) \\ R_{22} = \Re(1/Y_{22}) \end{array} \right.$$

On cherche à avoir, des R_{ij} les plus petits possibles qui tendent vers zéros et une égalité parfaites entre les paramètres L_{ij} ($L_{11}=L_{12}=L_{21}=L_{22}$). Mais dans la réalité, il est quasi impossible de l'avoir avec la topologie gyrateur. Il existe toujours des pertes et des erreurs à minimiser. Celles-ci sont dues principalement aux capacités et résistances parasites des transistors et aux résistances de polarisation. Généralement $L_{11}=L_{22}$, $L_{12}=L_{21}$, $R_{11}=R_{22}$ et $R_{12}=R_{21}$. L'erreur survient entre L_{11} et L_{12} et entre R_{11} et R_{12} . Ainsi, le but est de maintenir le plus proche possible ces paramètres.

Les amplificateurs à transconductances utilisés dans la réalisation des selfs des filtres (Filtre_Seul, Filtre_AB) ont la même topologie. La figure 2.44 correspond à cette dernière.

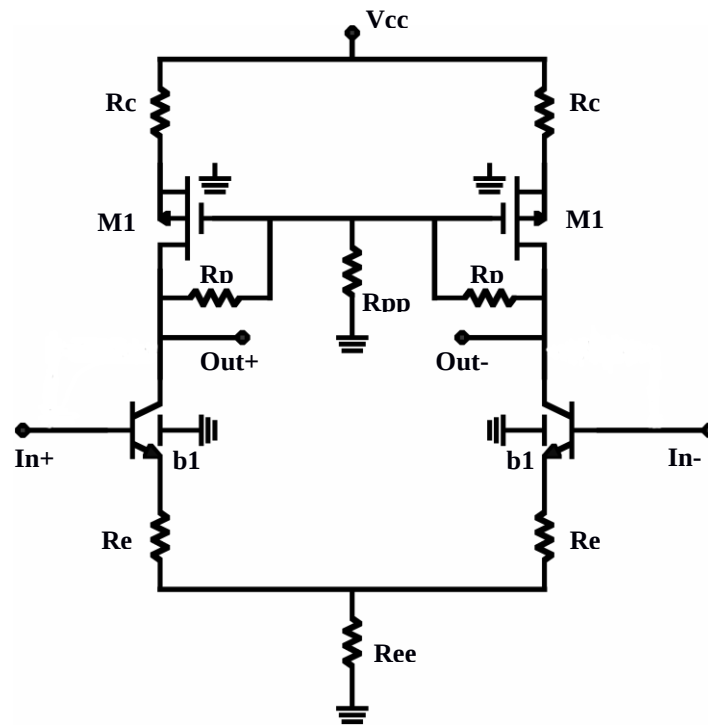


Figure 2.44 : L'amplificateur à transconductance AT

Ainsi, la seule différence dans la réalisation des deux filtres se situe au niveau des valeurs des composants. Le tableau ci-dessous met en exergue les différentes valeurs des composants utilisés dans la réalisation des filtres actifs (Filtre_Seul et Filtre_AB).

Paramètres	Filtre_Seul	Filtre_AB
C1	90,6 pF	55,34 pF
C2	63,5 pF	2,3 pF
C	80,07 pF	15,65 pF
Rc	10 Ohms	9,6 kOhms
Rp	10 kOhms	10 kOhms
Rpp	31,2 kOhms	21,3 kOhms
Re	42,6 Ohms	179,2 Ohms
Ree	300 Ohms	36,9 kOhms
M1 (PMOS)	0,25/9 μm , mult=1	0,25/12 μm , mult=1
b1 (BNPAm)	${}^{1b}\text{le}=1.3 \mu\text{m}$, ${}^{2b}\text{w}=0,5\mu\text{m}$, ${}^{3b}\text{wc}=0,5 \mu\text{m}$, ne=2 ${}^{4b}\text{mult}=1$	${}^{1b}\text{le}=1.5 \mu\text{m}$, ${}^{2b}\text{w}=0,5\mu\text{m}$, ${}^{3b}\text{wc}=0,5 \mu\text{m}$, ne=2 ${}^{4b}\text{mult}=1$

Tableau 2.4 : Comparaison des paramètres des filtres avec et sans buffers

^{1b}: désigne la longueur de l'émetteur du transistor b1, ^{2b}: la largeur de son émetteur, ^{3b}: la

largeur du collecteur, ^{4b} : la répétition du transistor.

Ce tableau résume les valeurs utilisées dans les filtres. C1 et C2 désignent les capacités dans les filtres. La capacité C est celle utilisée dans la réalisation des inductances actives. On peut noter que les capacités du Filtre_AB sont beaucoup plus petites par rapport à celles du Filtre_Seul. Cela garantit une meilleure intégration du Filtre_AB car l'équation de l'inductance est de la forme :

$$L = \frac{C}{G_m^2}$$

Où C est la capacité utilisée pour réaliser l'inductance active et Gm la transconductance de l'AT. Plus C est élevé, plus l'inductance est grande et plus l'intégration devient délicate. Il en est de même pour les capacités C1 et C2. Mais dans le cas du filtre seul, pour avoir une bonne réjection on a besoin d'avoir des valeurs de capacité importantes. Cependant, les résistances de polarisation Rc et de dégénérescence Re doivent être faibles. Ce qui augmente considérablement la consommation du filtre. La charge active sert aussi de polarisation et permet de régler la consommation électrique du filtre. Ainsi, le Filtre_Seul consomme un courant électrique d'environ 10 mA pour une tension d'alimentation de 3,3 V soit une puissance avoisinant les 33 mW. Cette puissance est plus de 4 fois supérieure à celle de la suite Buffer A-Filtre_AB-Buffer B. En effet, les buffers A et B consomment respectivement 0,58 mA et 1,26 mA tandis que le Filtre_AB nécessite un courant de 0,57 mA. Soit une puissance totale de 7,95 mW.

La présence des buffers permet d'avoir plus de paramètres d'optimisation. Ce qui nous donne plus de liberté sur les valeurs des capacités pour le filtrage. Ainsi, on peut réduire la taille des capacités C, C1 et C2 du Filtre_AB pour mieux intégrer et agir sur les paramètres des buffers pour avoir une très bonne réjection dans la bande atténuée. Ce qui est impossible dans le cas du filtre seul.

La figure ci-dessous indique le circuit des buffers A et B.

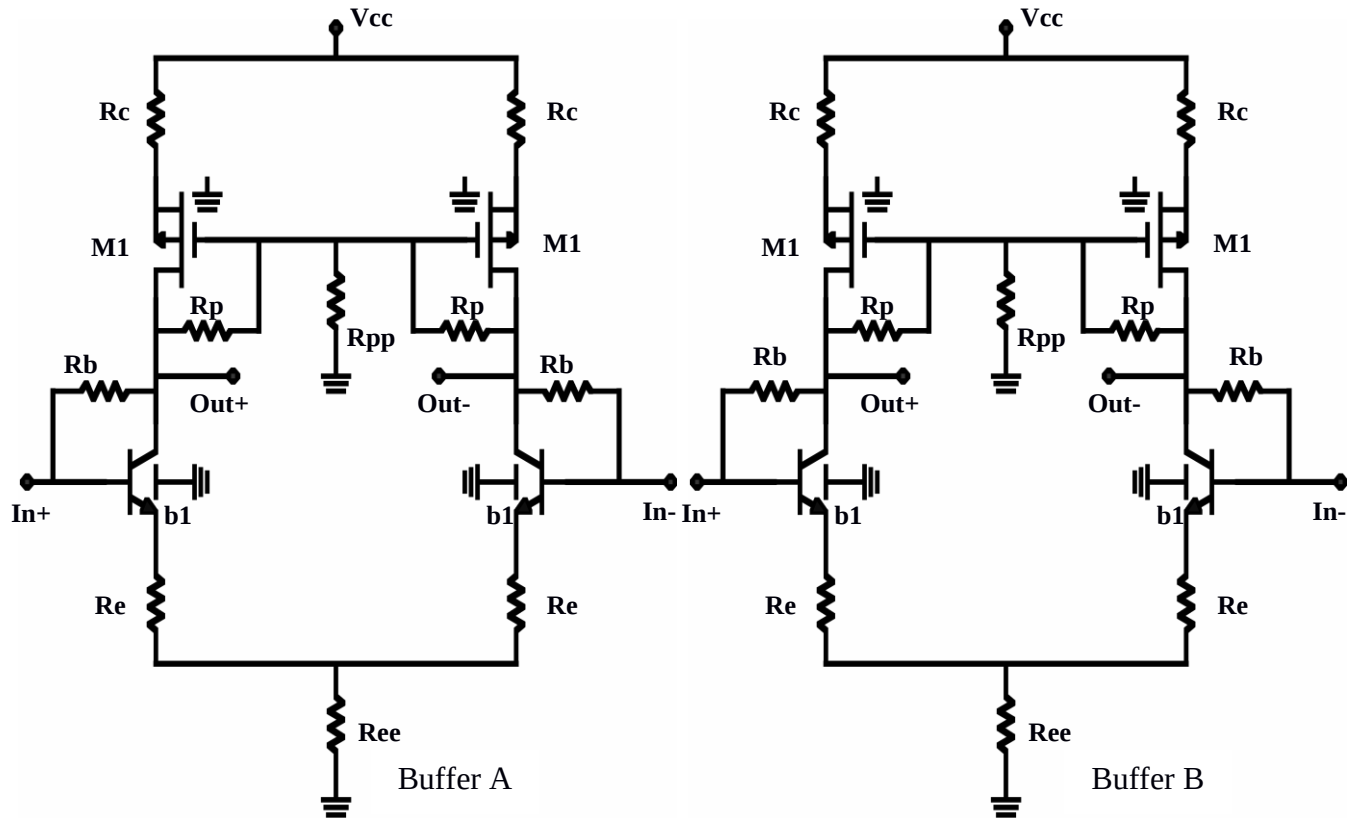


Figure 2.45 : Les buffers A et B

Ils sont basés sur des transistors bipolaires montés en émetteur commun. R_c est une résistance de polarisation. La charge active en plus de servir de polarisation des transistors permet aux buffers d'être plus stable en température. La résistance R_b définit le courant de base pour polariser le transistor. R_e est une résistance de dégénérescence et agit sur la linéarité des buffers et réduit leur transconductance global G_m .

On note que les buffers ont exactement la même topologie et n'occupent pas beaucoup de place sur la puce. Le tableau 2.5 montre leurs différences qui se situent au niveau des valeurs des différents composants de nos deux buffers.

Paramètres	Buffer A	Buffer B
Rc	1,9 kOhms	93,65 Ohms
Rp	10 kOhms	10 kOhms
Rpp	17,5 kOhms	50 kOhms
Rb	87,7 Ohms	38,47 kOhms
Re	1,42 kOhms	27 Ohms
Ree	2,34 kOhms	1,2 kOhms
M1 (PMOS)	0,25/16.7 μm , mult=1	0,25/17,2 μm , mult=1
b1 (BNPAm)	^{1b} le=11,4 μm , ^{2b} w=0,5 μm , ^{3b} wc=0,5 μm , ne=2 ^{4b} mult=1	^{1b} le=1,3 μm , ^{2b} w=0,5 μm , ^{3b} wc=0,5 μm , ne=2 ^{4b} mult=1

Tableau 2.5: Paramètres des buffers A et B

Par ailleurs, La figure 2.46 montre et compare les gains en puissance des filtres avec et sans buffers en fonction de la fréquence. La courbe en rouge indique le S21 du filtre actif seul et la courbe bleue celui de la suite Buffer A-Filtre_AB-Buffer B.

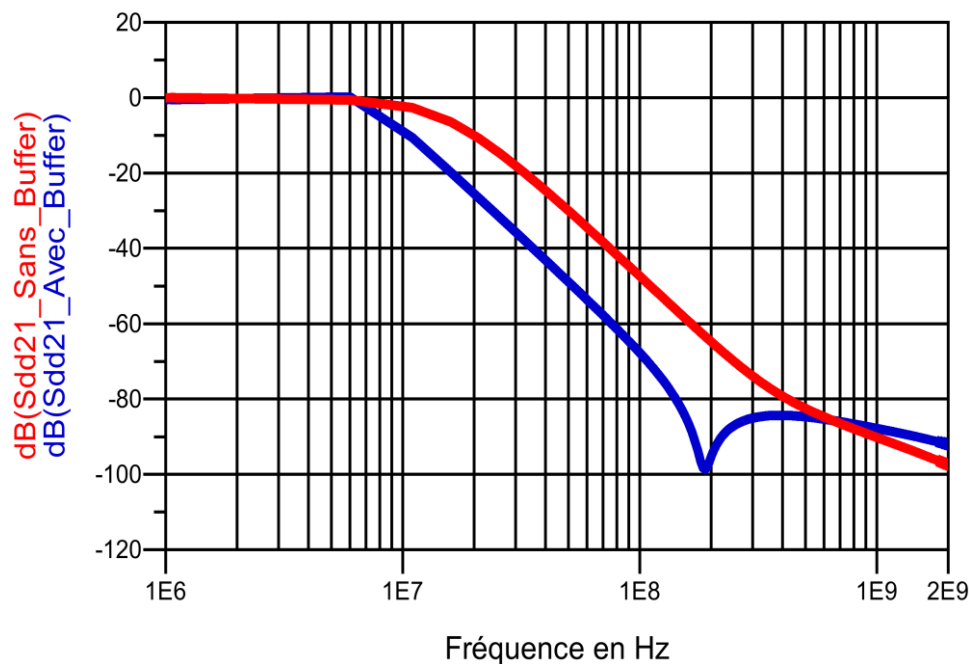


Figure 2.46 : Comparaison des performances du filtre seul et du filtre avec buffer

On note dans la bande [1 MHz – 5 MHz] les S21 sont quasi-identiques. Lorsqu'on monte plus haut en fréquence la différence entre les deux gains se creuse. Le gain du filtre seul reste inférieur à celui de la suite. Par exemple à 100 MHz la différence est d'environ 20 dB. Nous pouvons donc en déduire que la présence des buffers permet d'avoir un meilleur filtre. En

plus rappelons que la consommation du filtre seul est plus de 4 fois supérieure à celle du filtre entouré de buffers.

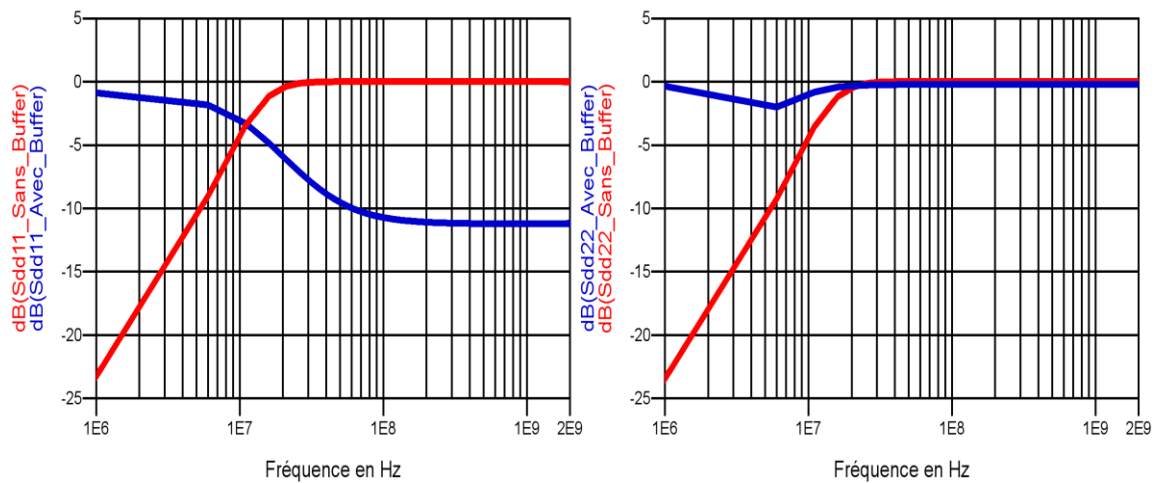


Figure 2.47: Comparaison des Sdd11et Sdd21 des filtres avec et sans buffers

On peut remarquer sur ces courbes qu'en basse fréquence le filtre sans buffer est plus adapté en entrée et en sortie mais lorsqu'on monte en fréquence c'est le filtre avec les buffers qui est plus adapté.

Compte tenu de tous les résultats évoqués ci-dessous, nous pouvons conclure que la présence des buffers permet d'avoir une meilleure miniaturisation du filtre actif, une consommation électrique plus faible et un meilleur filtrage.

C'est pourquoi dans ce travail de thèse c'est ce principe que nous adoptons pour mieux rejeter les harmoniques venant des signaux numériques dans la bande de fréquence [300 MHz – 1500 MHz].

1.1.2.2.2. Résultats de mesure et de simulation de la puce HR_OC1

✓ Analyse des Buffer1 et Buffer2

La figure 2.48 présente les buffers 1 et 2 de la puce HR_OC1. Le rôle des paramètres intervenant dans ces buffers ne nécessitent pas plus de commentaires que par rapport aux buffers présentés dans la section précédente. Cependant, du point de vue système, ces buffers permettent d'adapter les impédances d'entrée et de sortie $Z_{In_HR_OC1}$ et $Z_{Out_HR_OC1}$ de la puce HR_OC1.

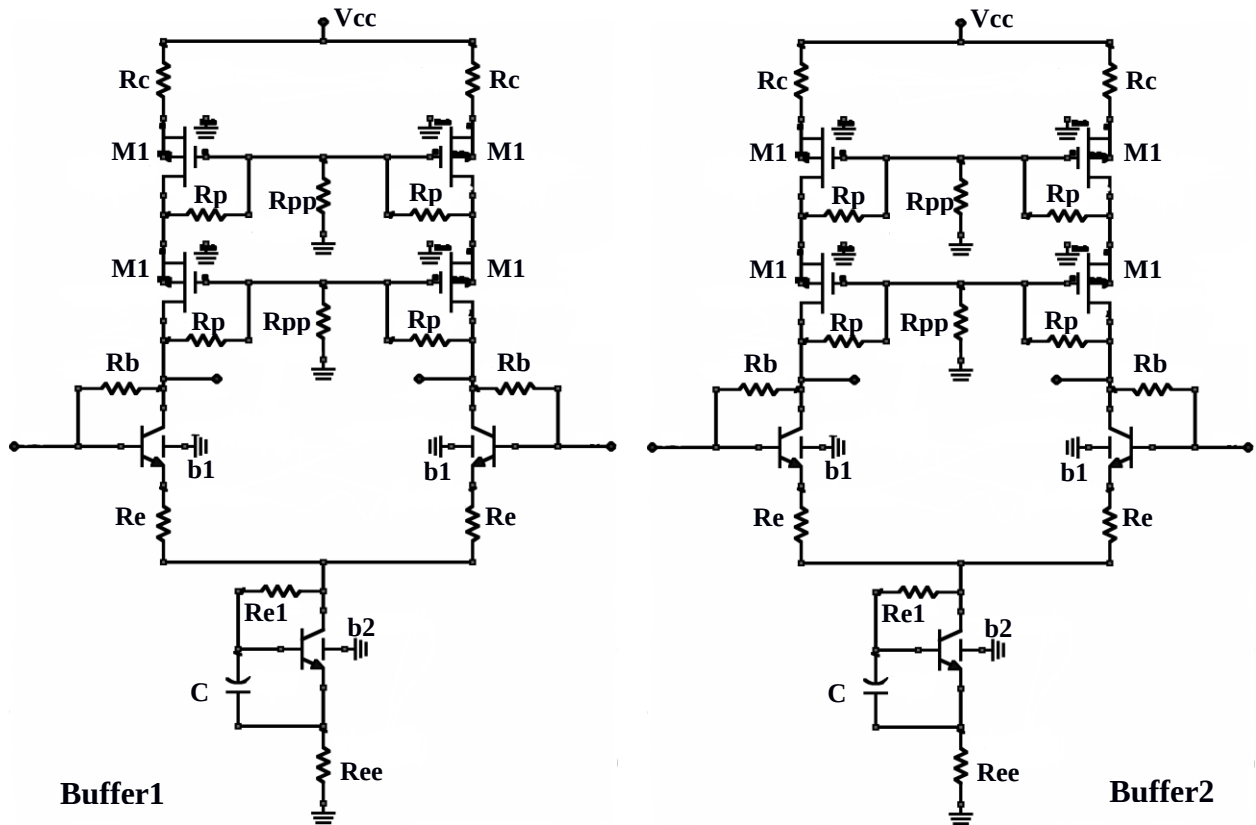


Figure 2.48 : Buffer1 et Buffer2 de la puce HR_OC1

Paramètres	Buffer1	Buffer2
Rc	50,6 k Ω	828,605 Ω
Rp	10 k Ω	0 Ohm
Rpp	10,91 k Ω	20 k Ω
Rb	7,871 k Ω	30 k Ω
Re	18,57 k Ω	354,692 Ω
Re1	20 k Ω	10 k Ω
Ree	1,985 k Ω	463,674 Ω
C	5 pF	5 pF
M1 (PMOS)	¹ M _w =2.71 μm , ² M _{fold} =4, ³ M _{mult} =1, ⁴ M _{lnom} =0,25 μm	w=2.71 μm , fold=4, mult=1, lnom=0,25 μm
b1 (BNAhv)	¹ b _{le1} =12 μm , ² b _{w1} =0,5 μm , ³ b _{wc1} =0,5 μm , ⁴ b _{mult1} =2	le1=3,35 μm , w1=0,5 μm , wc1=0,5 μm , mult1=1
b2 (BNAhv)	¹ b _{le2} =1.3 μm , ² b _{w2} =0,5 μm , ³ b _{wc2} =0,5 μm , ⁴ b _{mult2} =1	le2=2,85 μm , w2=0,5 μm , wc2=0,5 μm , ne2=2, rm2=2, mult2=1

Tableau 2.6: Paramètres des Buffers 1 et 2 de la puce HR_OC1

1M : désigne la largeur du canal de la grille du PMOS, 2M : le nombre de doigts de grille, 3M : le nombre de répétition du PMOS et 4M : la longueur du canal de la grille.

1b1 : désigne la longueur de l'émetteur du transistor b1, 2b1 : la largeur de son émetteur, 3b1 : la largeur du collecteur, 4b1 : la répétition du transistor.

1b2 : désigne la longueur de l'émetteur du transistor b2, 2b2 : la largeur de son émetteur, 3b2 : la largeur du collecteur, 4b2 : la répétition du transistor.

Les buffers 1 et 2 ont une structure différentielle et sont réalisés à l'aide des composants de la bibliothèque QuBic4Xi de NXP. Compte tenu des valeurs plus ou moins élevées des résistances (presque toutes supérieures ou égales à 2 k Ω) intervenant dans le circuit du Buffer1, seules des résistances de type resPZrf de la bibliothèque QuBic4Xi sont utilisées dans la réalisation de ce buffer. Par contre les résistances Re et Ree du Buffer2 sont de type resPbrf car leurs valeurs sont inférieures à 1 k Ω . Les quatre transistors M1 et les résistances Rc, Rp et Rpp forment une charge active et constituent également un circuit de polarisation des buffers alimentés par une tension Vcc de 3,3 volts. Ces charges actives permettent aux circuits d'avoir une meilleure stabilité en température. Les résistances Rb permettent de polariser l'entrée des buffers et la valeur de l'impédance $Z_{In_HR_OC1}$ dépend fortement de sa valeur. La résistance Re est une résistance de dégénérescence et agit sur le courant collecteur du transistor b1. Les résistances Re1 et Ree avec le transistor b2 et la capacité C forme une source courant. La source de courant permet de réduire le mode commun analogique et rendre ainsi les buffers plus différentiels. Il faut noter que les buffers 1 et 2 consomment respectivement 0,22 mW et 0,73 mW.

Les figures 2.49 et 2.50 montrent respectivement les parties réelles des impédances d'entrée et de sortie de la puce HR_OC1 en fonction de la fréquence entre 1 et 2000 MHz. Le tracé rouge correspond aux résultats de simulation et la courbe en pointillés bleus aux résultats de mesure.

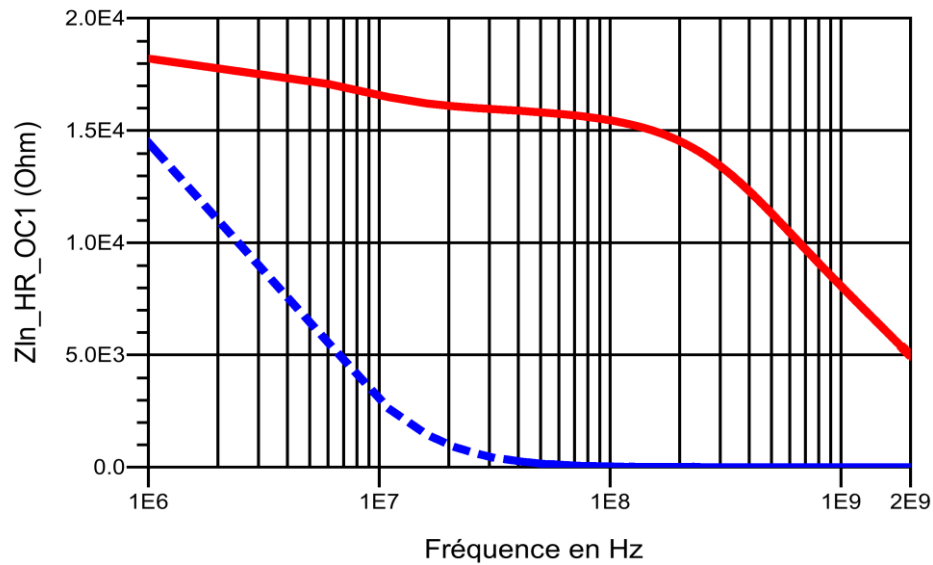


Figure 2.49: Impédance d'entrée de la puce HR_OC1

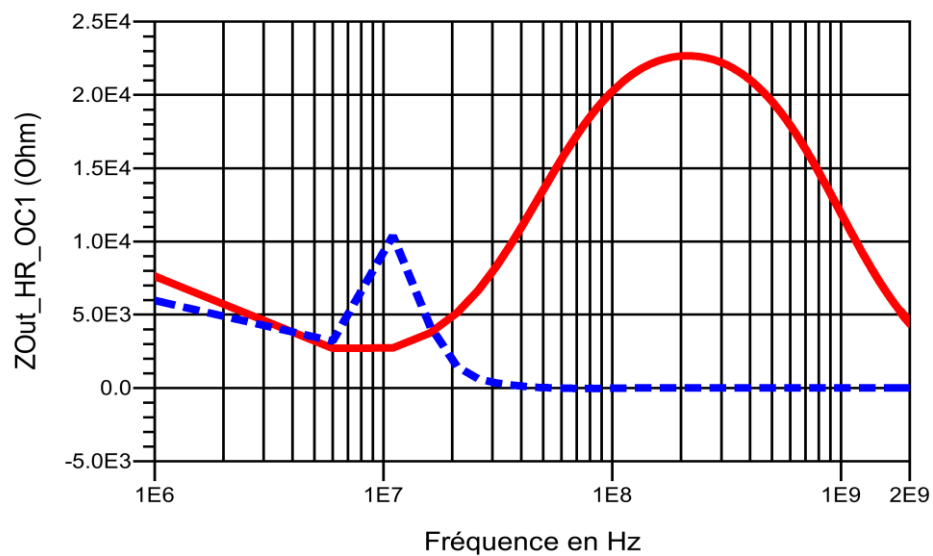


Figure 2.50: Impédance de sortie de la puce HR_OC1

A 1 MHz l'impédance $Z_{In_HR_OC1}$ simulée est égale à 18 k Ω et décroît lorsque la fréquence augmente. Cependant, on note une différence d'environ 3,5 k Ω entre les impédances simulées et mesurées. Mais cette différence n'empêche pas le fonctionnement du système global parce qu'il a été optimisé pour fonctionner sur une large gamme d'impédance d'entrée.

✓ Analyse du Filtre1

Le Filtre1 de la puce HR_OC1 est présenté à la figure 2.51. Il est réalisé à l'aide des inductances actives intégrées L1 et L2 et des capacités MIM (Métal-Isolant-Métal) C1, C2 et C3 de la bibliothèque QuBiC4Xi de NXP. Il s'agit donc d'un filtre actif différentiel d'ordre 5 de type Butterworth.

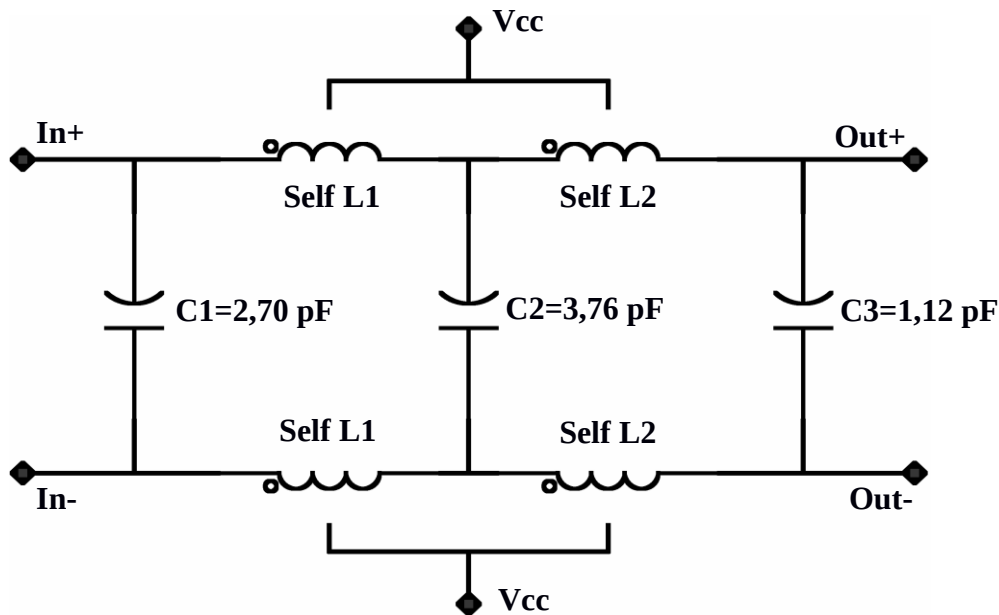


Figure 2.51: le Filtre1 de la puce HR_OC1

Ce filtre constitue l'élément fondamental de la puce HR_OC1 et consomme 0,93 mW pour une tension d'alimentation V_{cc} égale à 3,3 V.

La réalisation des inductances L1 et L2 du Filtre1 est basée sur le même principe que celle de l'inductance présentée à la section 1.1.2.2.1. C'est-à-dire sur des amplificateurs à transconductance RF utilisant des transistors NPN de la technologie bipolaire SiGeC 0,25 μm montés en émetteur commun en topologie gyrateur-C. La figure 2.52 montre cependant les amplificateurs à transconductance (AT) des inductances L1 et L2 du Filtre1.

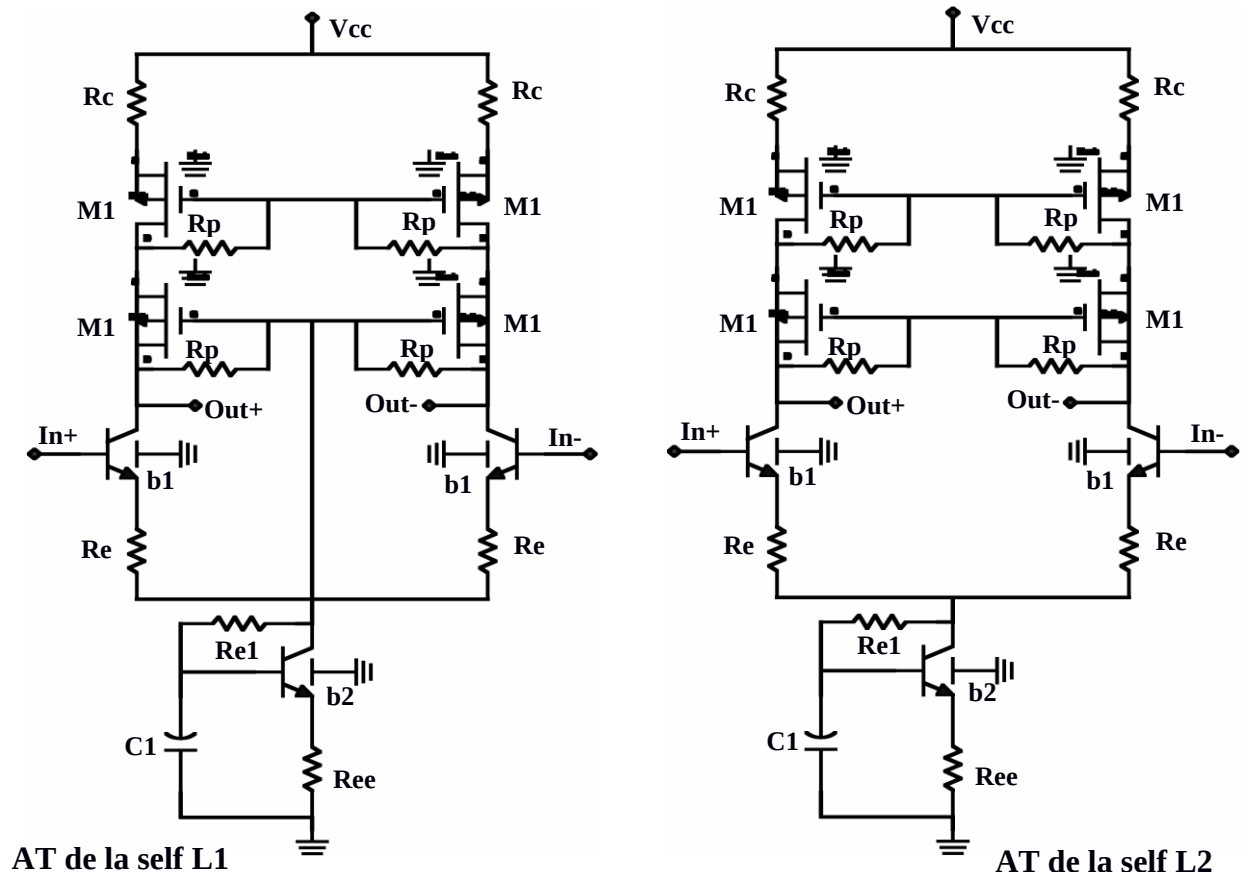


Figure 2.52: Les amplificateurs à transconductance des selfs L1 et L2

Le tableau ci-dessous résume les différents paramètres des amplificateurs à transconductance des inductances L1 et L2.

Paramètres	Self L1	Self L2
*C	7,2 pF	5.52 pF
Rc	17,74 k Ω	25,8 k Ω
Rp	44,22 k Ω	23,78 k Ω
Re	266,45 Ω	23,3 Ω
Re1	20 k Ω	20 k Ω
Ree	47,3 k Ω	29,97 k Ω
*C1	5 pF	5 pF
M1(PMOS)	0,25/22,5 μm , mult=1	w=0,25/9,87 μm
b1 (BNAhv)	le1=8,63 μm , w1=0,5 μm , wc1=0,5 μm , mult1=1	le1=5,82 μm , w1=0,5 μm , wc1=0,5 μm , mult1=1
b2 (BNPAm)	le2=1,3 μm , w2=0,25 μm , wc2=0,5 μm , ne2=1, mult2=1	le2=1,3 μm , w2=0,5 μm , wc2=0,5 μm , ne2=1, rm2=1, mult2=1

Tableau 2.7: Paramètres des AT des selfs L1 et L2

*C est la capacité du montage gyrateur permettant de réaliser l'inductance active et *C1 et la capacité de la source de courant des amplificateurs à transconductance. Ces derniers ont une structure différentielle simple et sont montés en émetteur commun. Le choix du différentiel permet de mieux lutter contre les problèmes de masse et de rejeter le mode commun.

Par ailleurs, la figure 2.53 montre les résultats de simulation des selfs L1 et L2. Rappelons que l'objectif est de d'avoir les égalités suivantes :

- $L_{11}=L_{22}$ et $R_{11}=R_{22}$
- $L_{12}=L_{21}$ et $R_{12}=R_{21}$

Et en même temps maintenir une différence faible entre L_{11} et L_{12} puis entre R_{11} et R_{12} . Plus cette différence est faible mieux c'est. Dans le cas idéal cette différence vaut 0. Il faut aussi minimiser les pertes résistive R_{ij} .

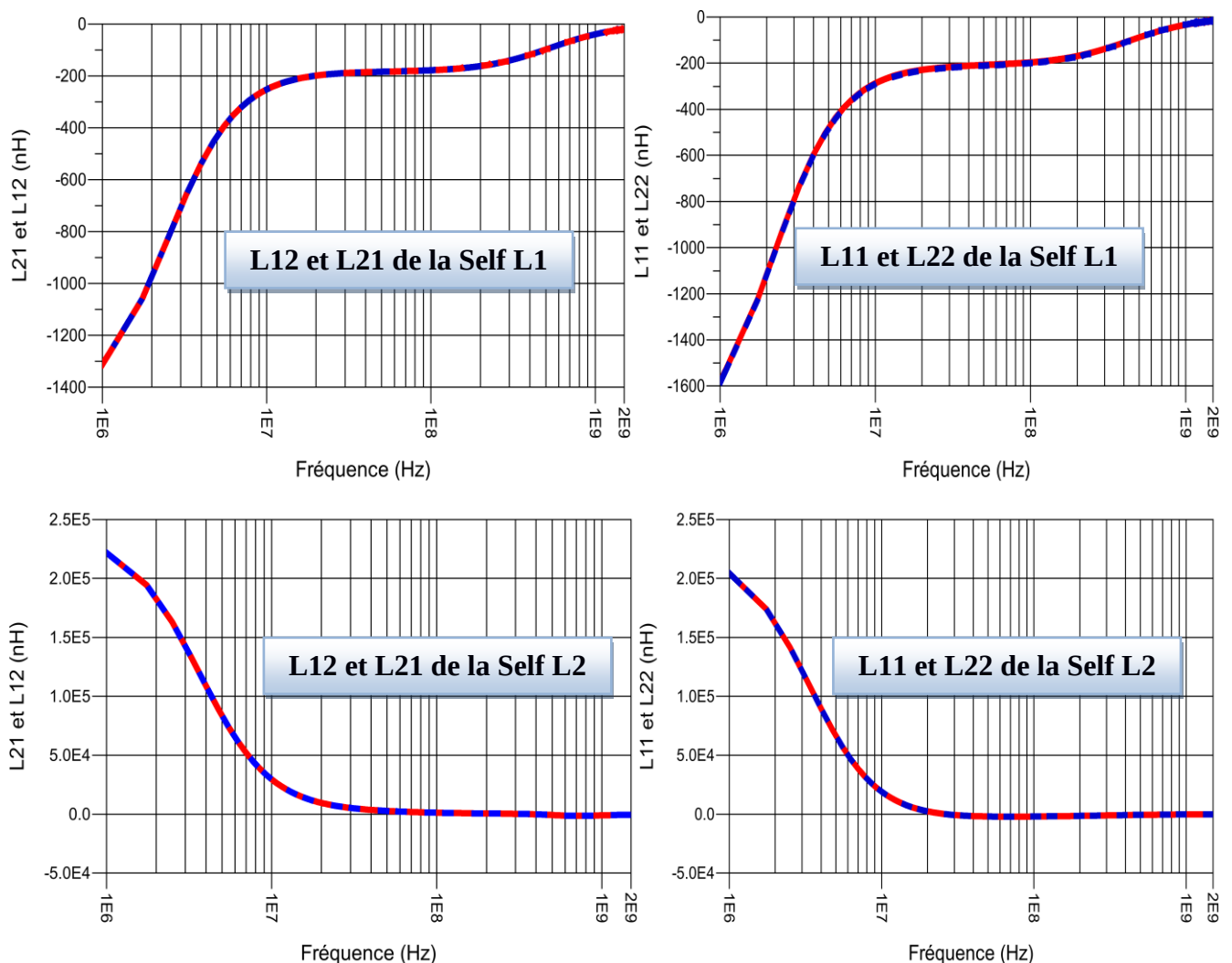


Figure 2.53: Résultats de simulation des selfs L1 et L2 du Filtre1

Nous avons une égalité parfaite entre $L_{11}=L_{22}$, $L_{12}=L_{21}$, $R_{11}=R_{22}$ et $R_{12}=R_{21}$ pour les deux selfs. Pour la self L1, on note des valeurs négatives variant entre -1300 et 0 nH sur toute la bande de fréquence. Ce résultat ne change en rien les performances des résultats globaux du système au contraire, il permet d'avoir un gain plat dans la bande passante et de réduire la consommation de la self active. Ces valeurs négatives sont dues à l'optimisation du système global, entraînant ainsi la chute de la valeur inductive de la self L1.

La self L2 présente des valeurs d'inductances très élevées. Nous avons plus 200 μH à 1 MHz. Cependant l'inductance décroît lorsqu'on monte en fréquence. Ces fortes valeurs permettent d'avoir une bonne réjection en haute fréquence.

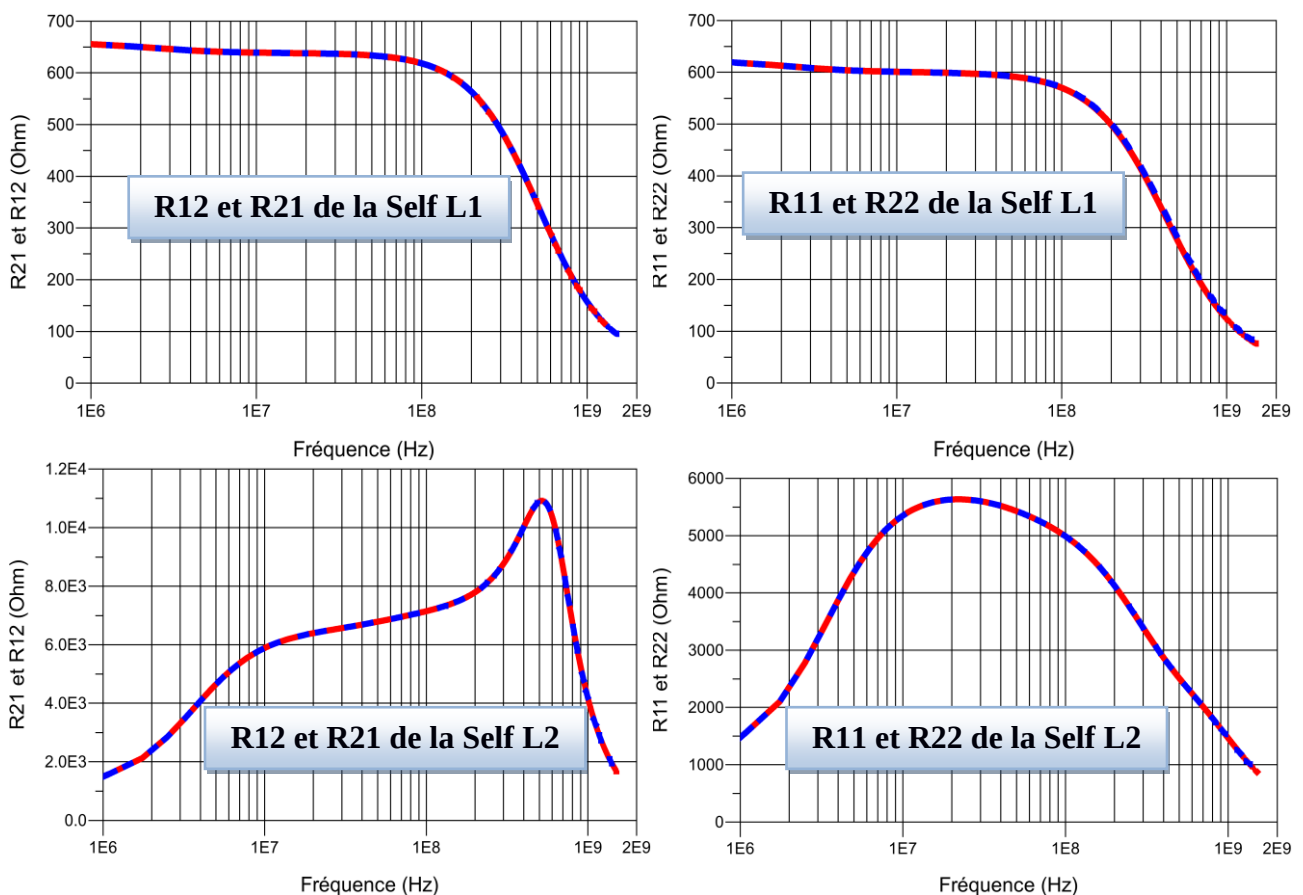


Figure 2.54: Pertes résistives R_{ij} des inductances L1 et L2 du Filtre1

Pour la self L1, les pertes résistives varient de manière décroissante lorsqu'on monte en fréquence. Elles sont comprises entre 650 Ω et 100 Ω . Les pertes sont rattrapées par les buffers placés de part et d'autre du filtre. Pour la self L2, les R_{ij} présentent des pertes résistives plus élevées comme on peut le remarquer sur la figure ci-dessus. On note cependant des résistances qui diminuent lorsque la fréquence augmente dans les deux cas.

En outre, les valeurs négatives des inductances n'induisent pas l'oscillation du circuit. La

figure ci-dessous montre les paramètres S de ces inductances.

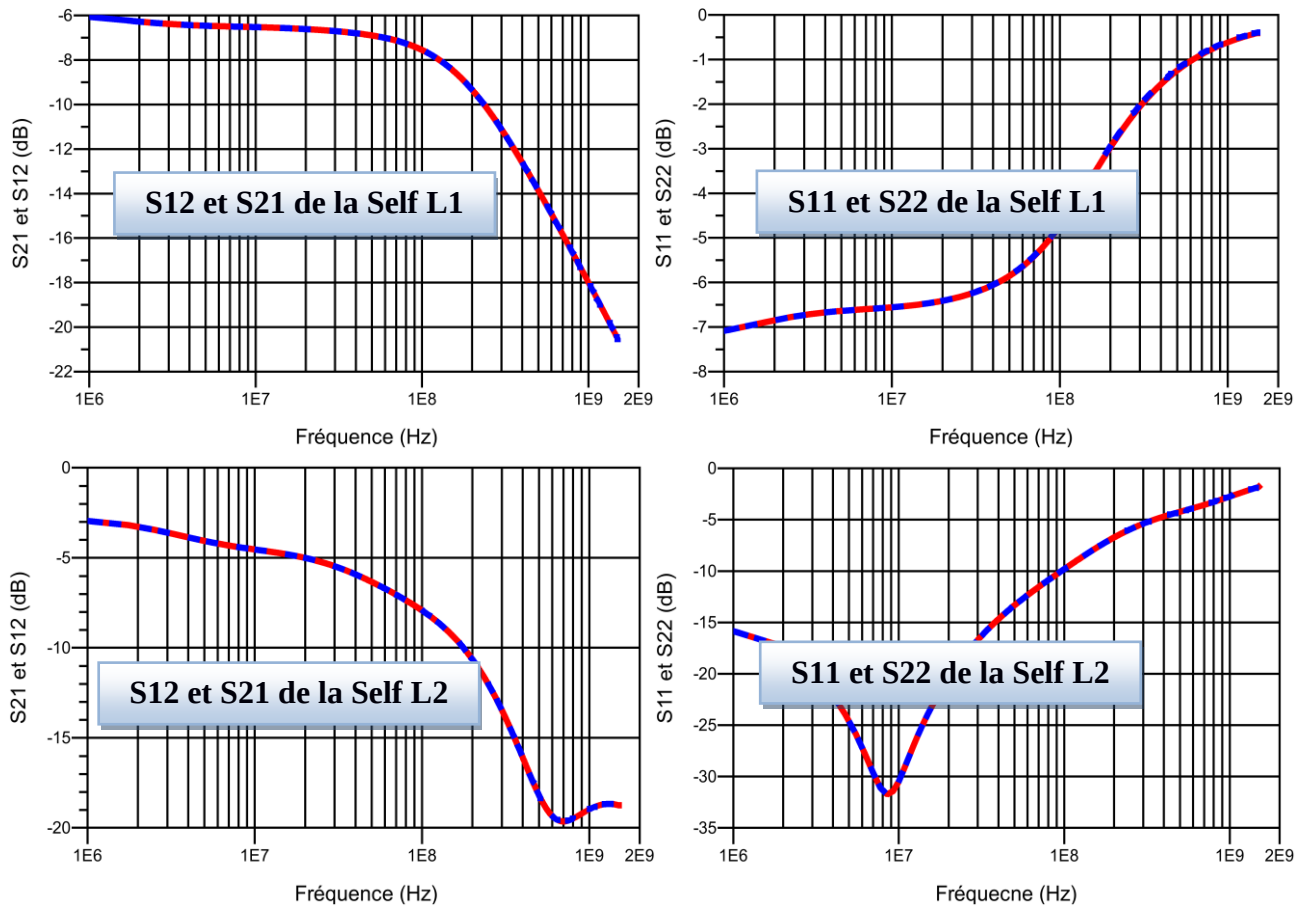


Figure 2.55 : Paramètres S des inductances L1 et L1 du Filtre 1

On peut voir que pour les deux selfs, les coefficients de réflexion en entrée et en sortie sont inférieurs à 0 dB. Cela montre que les inductances n'oscillent pas. Ce procédé permet d'avoir des inductances élevées et de réduire en même temps la consommation du circuit.

✓ Analyse des résultats de simulation de la puce HR_OC1

La figure ci-dessous montre le dessin de masque de la puce. Elle a été réalisée sous cadence virtuoso. Elle occupe 0,585 mm² et consomme une puissance 1,9 mW (inférieure à 2 mW) conformément au cahier des charges.

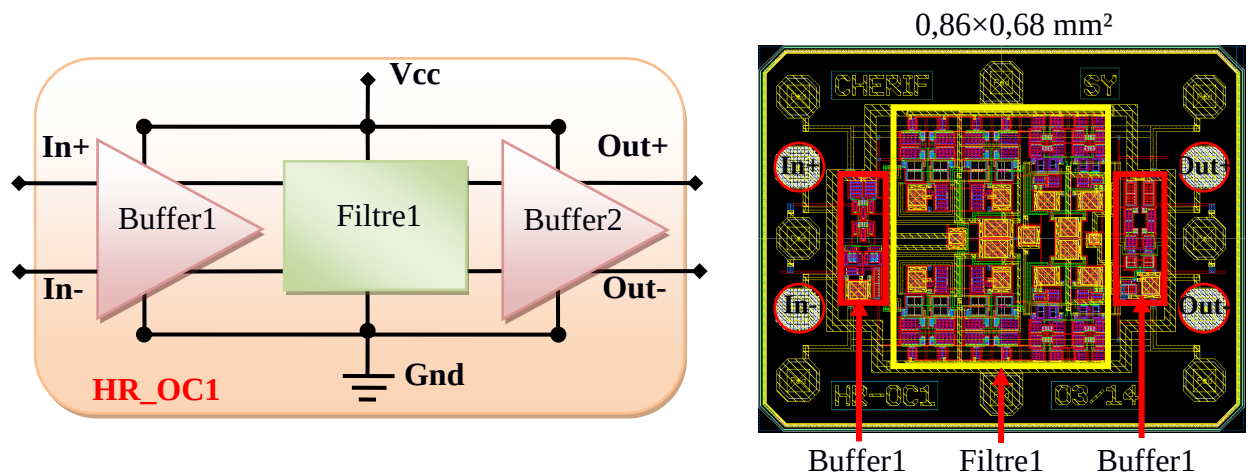


Figure 2.56: Dessin du masque de la puce HR_OC1

Après réalisation de ce masque, nous avons procédé aux mesures sous pointes de la puce. La figure suivante montre une photographie de la puce nue et en boîtier.

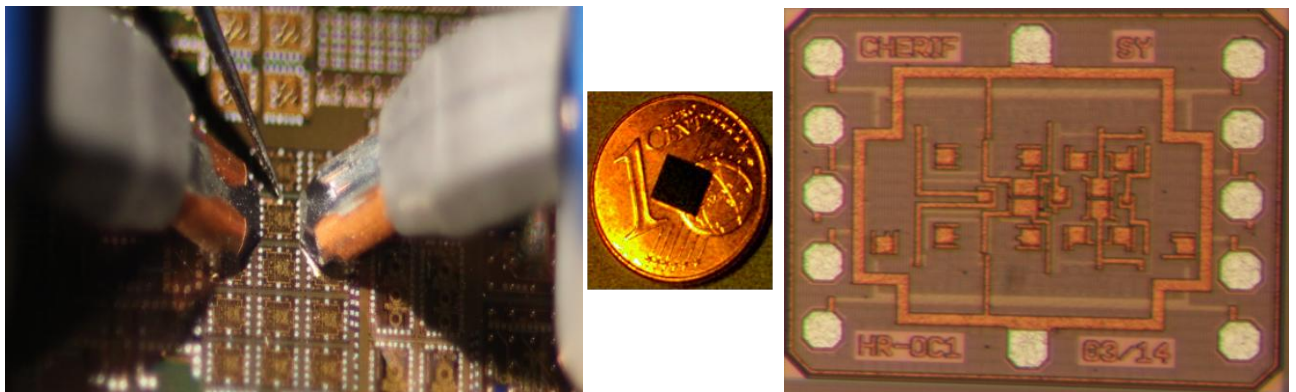


Figure 2.57: photographie de la puce HR_OC1 nue et en boîtier

Le boîtier est un HVQFN20. Ce choix est lié au nombre de broches de la puce mais aussi à la disponibilité des boîtiers de notre partenaire industriel.

La courbe ci-dessous montre le gain en tension et de la puce HR_OC1. Les entrées-sorties de la puce sont branchées sur des impédances 50 Ohm. La courbe en rouge correspond au résultat de simulation et celle en pointillées bleus au résultat de mesure.

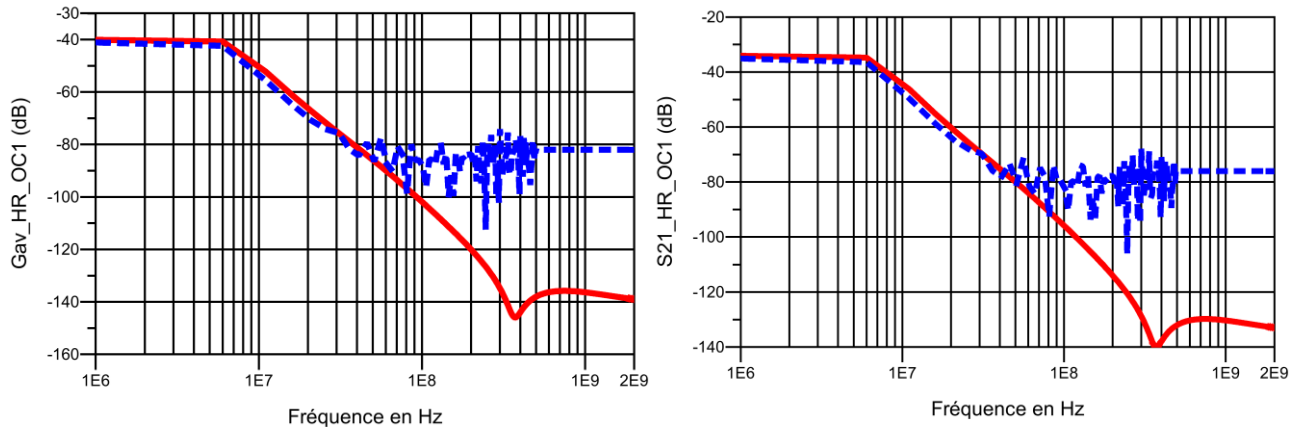


Figure 2.58: Gav et Sdd21 de la puce HR_OC1

Nous remarquons des gains en tension mesuré et simulé égales à -40 dB dans la bande [1 MHz – 5 MHz] et qui décroissent lorsque la fréquence augmente. La figure 2.58 montre que les résultats de mesure correspondent aux résultats de simulation. Mais le gain mesuré ne descend pas au-delà de -80 dB. Cela est dû aux limites de notre instrument de mesure. Ce résultat est très satisfaisant et montre que la puce HR_OC1 filtre très bien les harmoniques. La figure 2.59 montre les coefficients de réflexion simulé et mesuré de la puce. Les résultats de mesure et de simulation ont une même allure. Cependant, le Sdd22 mesuré présente un gain positif mais ceci ne dégrade pas le fonctionnement du système global.

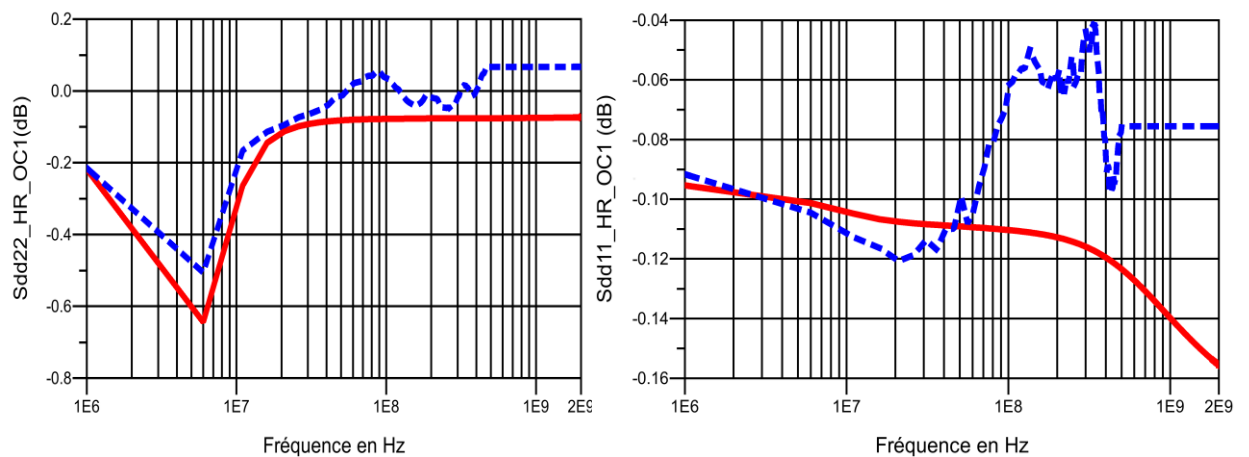


Figure 2.59: Les coefficients Sdd11 et Sdd22 simulés et mesurés de la puce HR_OC1

La figure 2.60 présente les gains en puissance des conversions de mode Sdc21 et Scd21 du circuit.

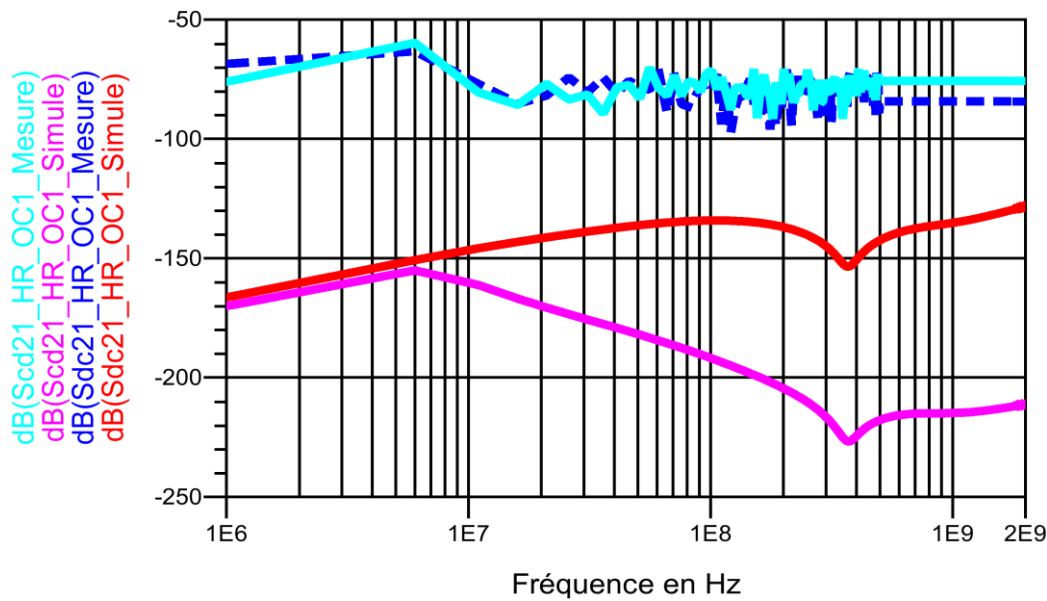


Figure 2.60: Les conversions de mode différentiel-commun et commun-différentiel

Cette courbe montre des gains de conversion de mode mesurés compris entre -60 et -80 dB tandis que les gains de conversion de mode simulés descendent en dessous de -150 dB. Cela est dû aux erreurs de mesure et à la limite l'analyseur vectoriel qui ne peut pas mesurer des gains très faibles.

Par ailleurs, la figure 2.61 montre les gains en puissance simulé et mesuré du mode commun.

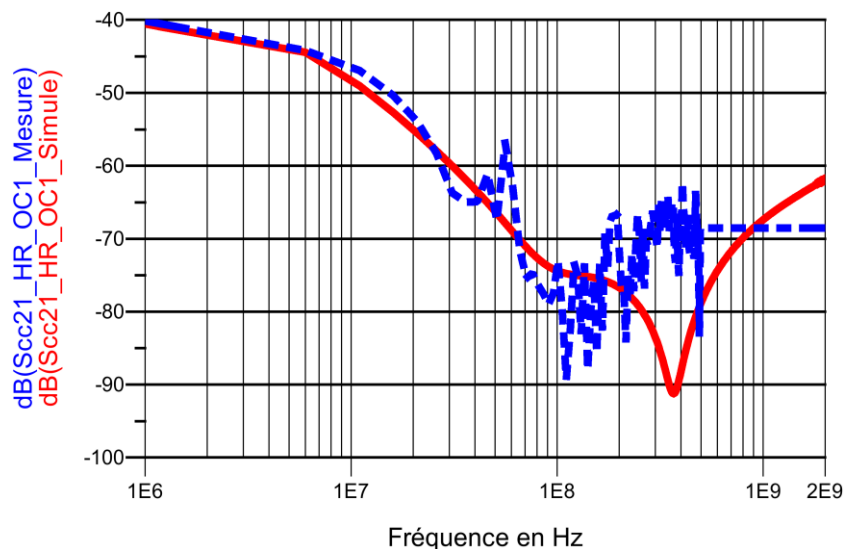


Figure 2.61: Gain en puissance du mode commun

On remarque que les résultats de mesure et de simulation correspondent.

Pour les mêmes raisons que nous avons évoquées précédemment, le $\text{S}_{\text{cc}21}$ mesuré ne peut pas descendre en dessous d'une certaine valeur de gain très faible.

D'autre part, le taux de réjection du mode commun (TRMC) défini par le rapport des gains en puissance du mode différentiel et du mode commun permet de savoir à quel point un circuit est différentiel. Il est présenté dans la figure 2.62.

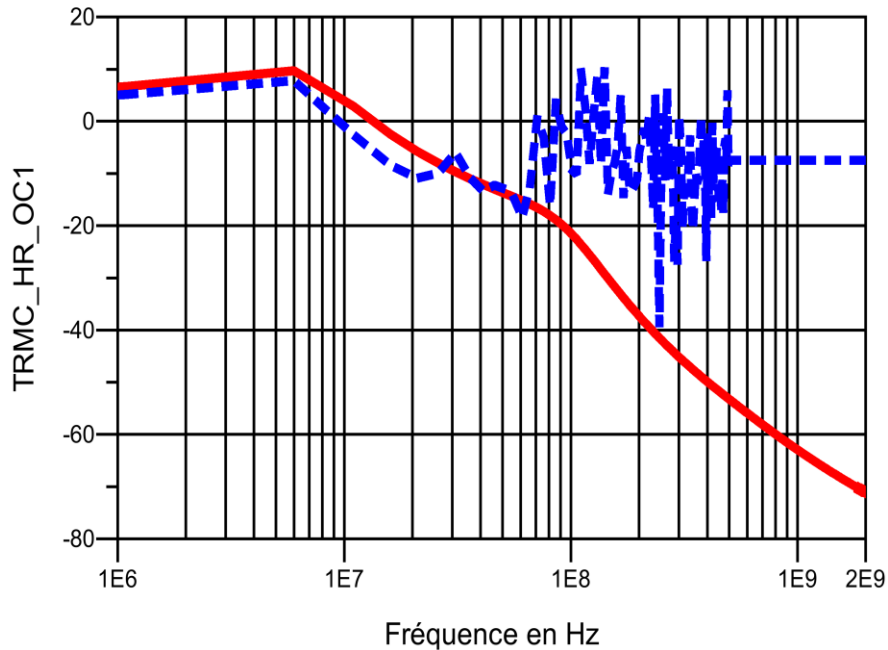


Figure 2.62: Taux de réjection du mode commun de la puce HR_OC1

Nous avons des TRMC simulé et mesuré ayant le même profil et qui décroît avec la fréquence. Mais le TRMC mesuré est légèrement plus faible que le TRMC simulé en basse fréquence et beaucoup plus élevé quand la fréquence augmente. Le TRMC mesuré affiche une valeur maximal de 10,34 dB tandis que le TRMC simulé est de 9,68 dB, soit une différence 0,66 dB.

Par ailleurs, on envoie à l'entrée de la puce (voir figure 2.56) un signal carré d'amplitude $\pm 0,2$ V avec un temps de montée et de descente de 30 ps puis on observe le niveau des harmonique en sortie.

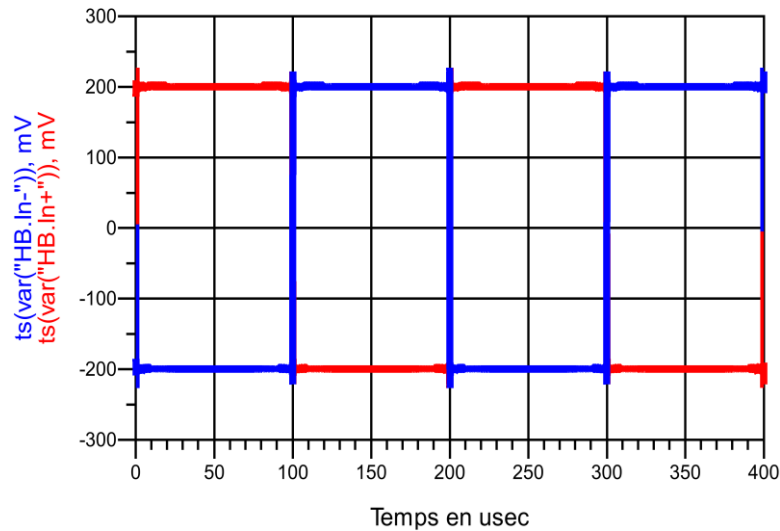


Figure 2.63: Signal carré entrant dans la puce HR_OC1

La figure 2.64 montre l'effet de la puce sur les harmoniques venant du signal d'entrée numérique. Le spectre en vert correspond au niveau de puissance (en dBm) des harmoniques en entrée. Les spectres rouge et bleu désignent le niveau de puissance (en dBm) simulé et mesuré respectivement obtenus à la sortie de la puce HR_OC1. On note une forte réjection des harmoniques. A partir de 300 MHz nous avons une réjection des harmoniques du signal numérique supérieur à 80 dB.

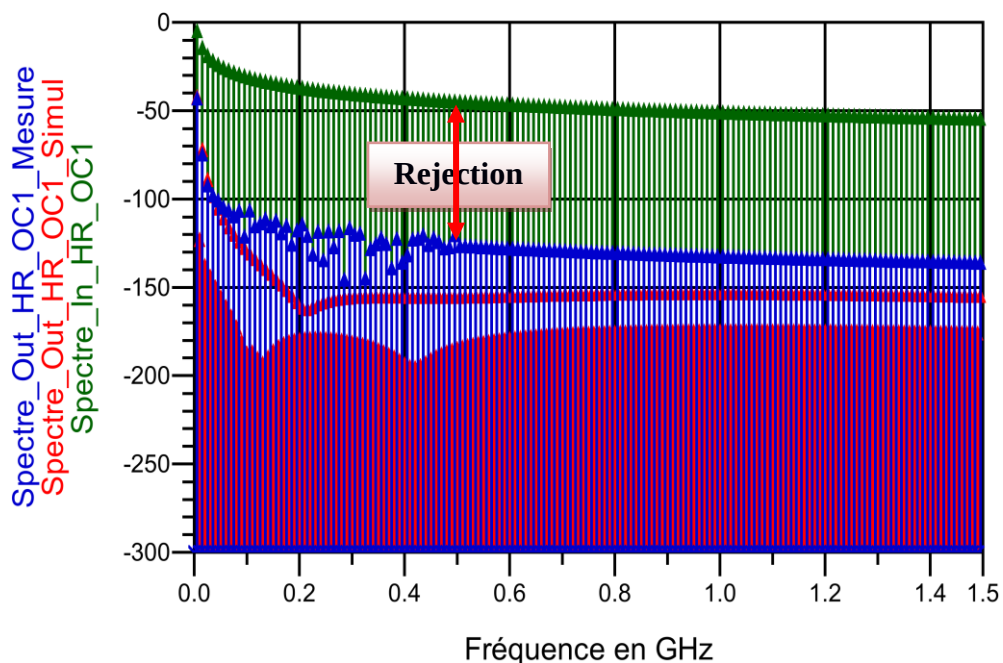


Figure 2.64: Niveau des harmoniques en entrée et sortie de la puce HR_OC1

Le niveau de puissance mesuré ne descend pas en dessous de -130 dBm car l'appareil de mesure ne peut pas mesurer des niveaux de puissance trop faibles.

Cependant cette réjection obtenue respecte largement notre cahier des charges et permet un fonctionnement adéquat du système de réjection d'harmonique de contrôle commande.

1.1.3. Etude et réalisation de la puce HR_OC2

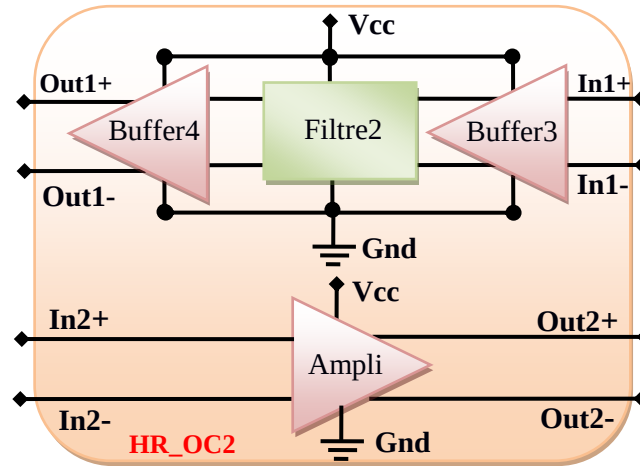


Figure 2.65 : La puce HR_OC2

La puce HR_OC2 est formée de deux voies différentielles : de In1 à Out1 et de In2 à Out2. Notons par V1_HR_OC1 et V2_HR_OC2 ces deux voies respectivement. La première voie comprend 3 circuits à savoir le Buffer3, le Filtre2 et le Buffer4. La deuxième voie est formée de l'amplificateur « Ampli ». Cette puce constitue le deuxième élément fondamental du système de réjection d'harmonique de contrôle commande.

Le principe de réalisation des buffers 3 et 4 ainsi que le Filtre2 est identique à celui de la réalisation des buffers 1 et 2 et du Filtre1 de la puce HR_OC1.

Le schéma du Buffer 3 est présenté sur la figure 2.66, ses paramètres sont résumés dans le tableau 2.8.

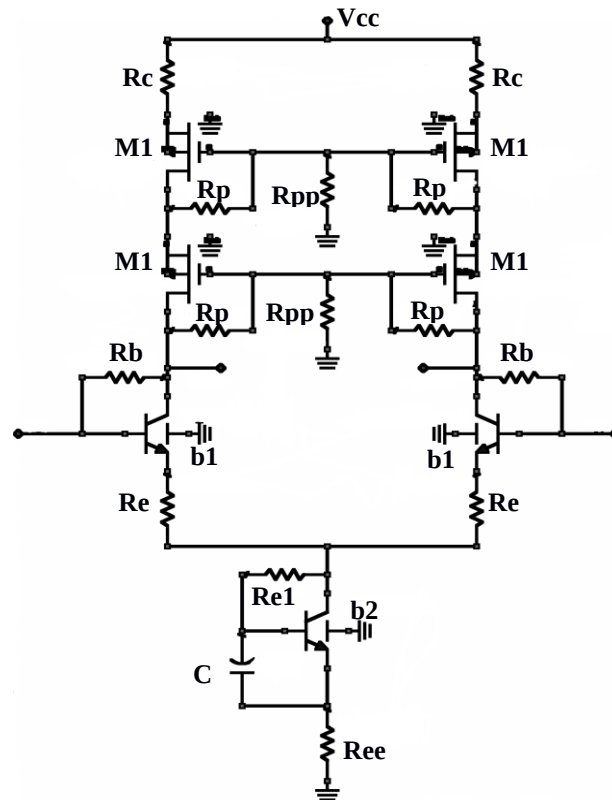


Figure 2.66: Buffer3

Paramètres du Buffer3	Valeurs
Rc	1,08 k Ω
Rp	5 k Ω
Rpp	28,854 k Ω
Rb	14,496 k Ω
Re	840,442 Ω
Re1	10 k Ω
Ree	314,87 Ω
C	5 pF
M1(PMOS)	0,25/14 μm
b1 (BNPA)	le1=6,14 μm , w1=0,5 μm , wc1=0,5 μm , ne1=5, rm1=1, mult1=1
b2 (BNPA)	le2=4,8 μm , w2=0,5 μm , wc2=0,5 μm , ne2=3, rm2=1, mult2=1

Tableau 2.8: Paramètres du Buffer3 de la puce HR_OC2

Cependant, le Buffer4 est formé d'une cascade de deux buffers et est présenté sur la figure suivante.

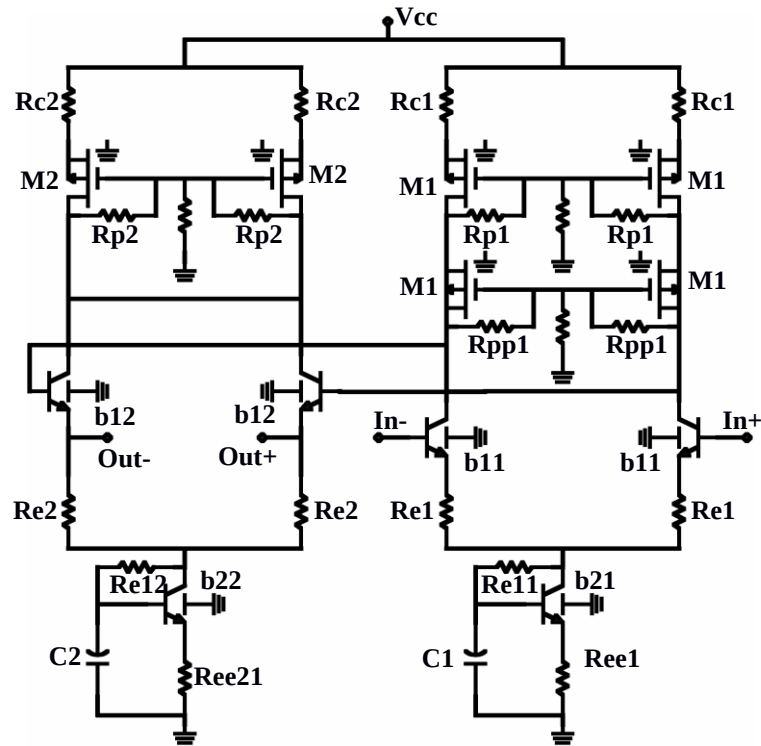


Figure 2.67: Buffer4

Paramètres du Buffer4	Valeurs
Rc1	450 Ω
Rp1	30 k Ω
Rpp1	6 k Ω
Re1	18, 31 Ω
Re11	10 k Ω
Ree1	320 Ω
C1	5 pF
M1(PMOS)	14/0,25 μm , mult=1
b11 (BNPA)	le1=4,45 μm , w1=0,5 μm , wc1=0,5 μm , ne1=5, rm1=1, mult1=1
b21 (BNPA)	le2=4,8 μm , w2=0,5 μm , wc2=0,5 μm , ne2=3, rm2=4, mult2=1
Rc2	5,30 Ω
Rp2	20 k Ω
Rpp2	1 k Ω
Re2	110 Ω

Re12	10 k Ω
Ree2	15 Ω
C2	5 pF
M2(PMOS)	4/0,25 μm , mult=1
b12 (BNPA)	le1=5,46 μm , w1=0,5 μm , wc1=0,5 μm , ne1=5, rm1=4, mult1=1
b22 (BNPA)	le2=4,06 μm , w2=0,5 μm , wc2=0,5 μm , ne2=5, rm2=4, mult2=1

Tableau 2.9: Paramètres du Buffer4

1.1.3.2. Analyse du Filtre2

Comme le Filtre1 de la HR_OC1, la réalisation du Filtre2 est basée sur des inductances actives intégrées conçues à l'aide d'amplificateurs à transconductance montés en topologie gyrateur-C. La figure 2.68 montre le schéma du Filtre2 de la puce HR_OC2.

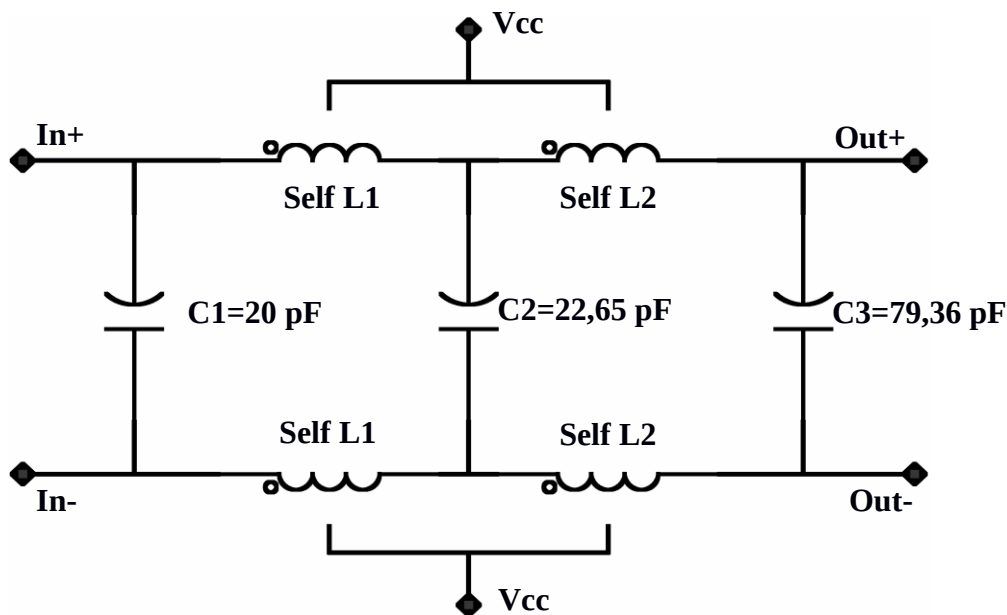


Figure 2.68: Filtre2 de la puce HR_OC2

Le Filtre2 est formé des capacités MIM $C1=20$ pF, $C2=22,65$ pF, $C3=79,36$ pF de la technologie SiGeC 0,25 μm et des selfs actives L1 et L2. Il s'agit donc d'un filtre actif différentiel d'ordre 5 de type Butterworth. Il consomme 11,6 mA pour une tension d'alimentation $V_{cc}=3,3$ V.

A l'image des inductances du Filtre1 de la puce HR_OC1, les inductances L1 et L2 du Filtre2 sont basées sur le même principe que celle des inductances présentées précédemment. C'est-à-dire sur des amplificateurs à transconductance RF utilisant des transistors NPN en topologie gyrateur-C.

La figure 2.69 montre les des inductances actives du Filtre2 de la puce HR_OC2.coefficients L_{ij}

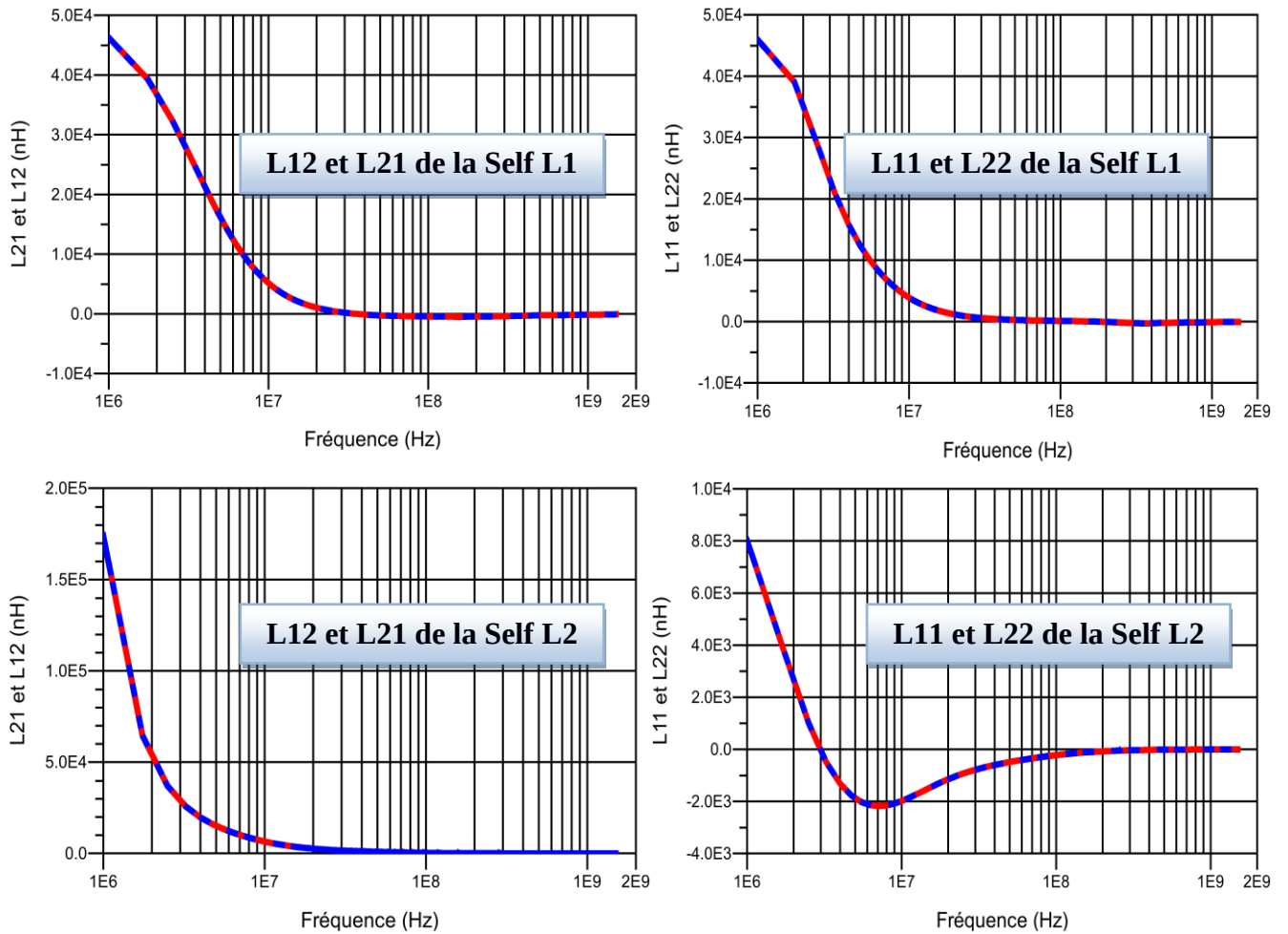


Figure 2.69 : L_{ij} des inductances L1 et L2 du Filtre2 de la puce HR_OC2

La figure 2.70 présente les coefficients R_{ij} des inductances actives du Filtre2 de la puce HR_OC2.

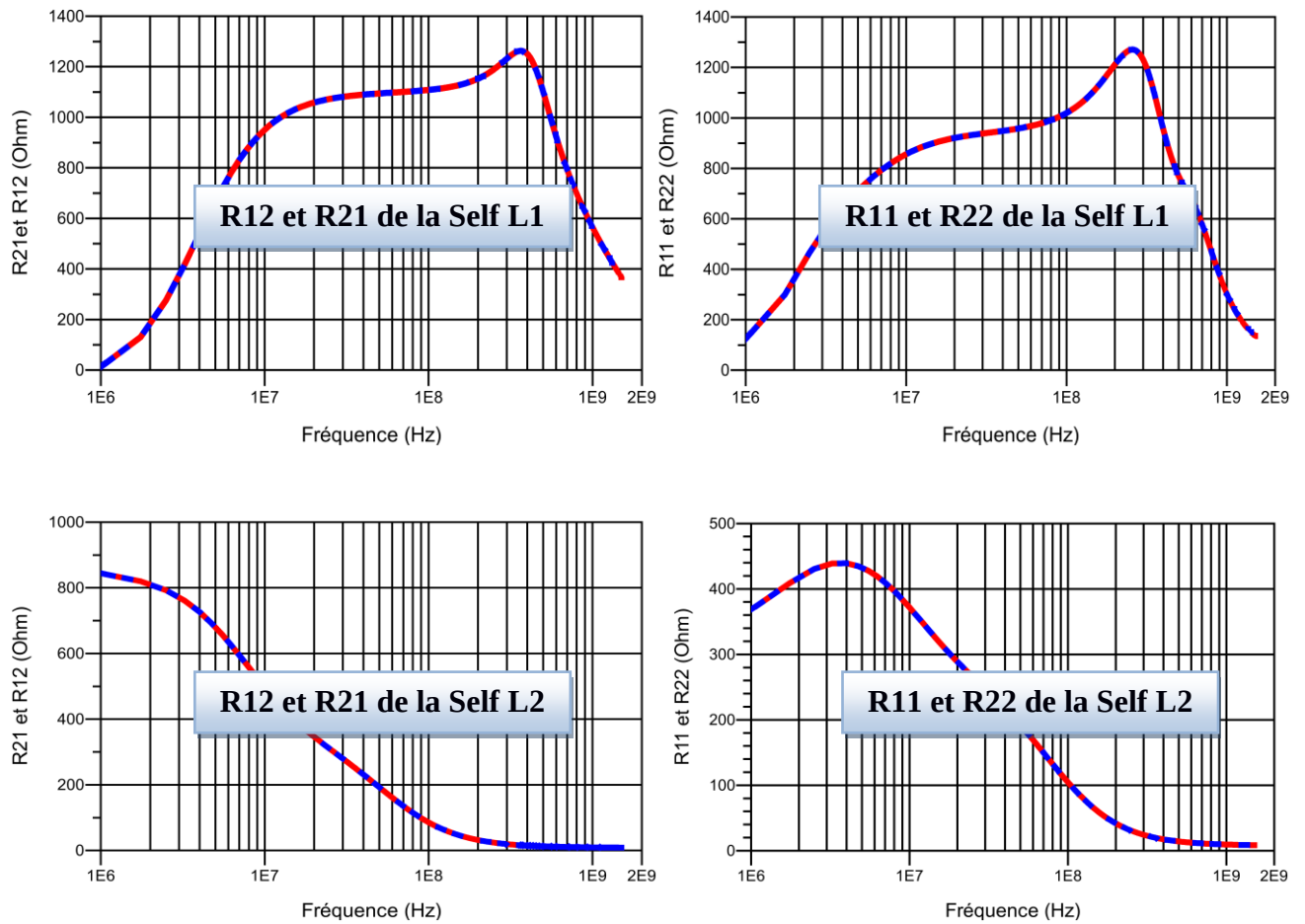


Figure 2.70 : R_{ij} des inductances $L1$ et $L2$ du Filtre2 de la puce HR_OC2

1.1.3.3. Analyse de l'amplificateur de la puce HR_OC2

La figure 2.71 correspond à l'amplificateur de la puce HR_OC2. Il est formé de deux amplificateurs différentiels montés en cascade.

Re2	9,6 k Ω
Re12	20 k Ω
Ree2	869,025 Ω
C2	5 pF
M2	20/0,25 μm , mult=2
b3	le3=2,756 μm , w3=0,5 μm , wc3=0,5 μm , ne3=5, rm3=1, mult3=1
b4	le4=5,70 μm , w4=0,5 μm , wc4=0,5 μm , ne4=5, rm4=1, mult4=1

Tableau 2.10: Paramètres de l'amplificateur de la puce HR_OC2

1.1.3.4. Résultats de simulation de la puce HR_OC2

La figure ci-dessous montre le dessin de masque de la puce HR_OC2 du système. Ce masque est réalisé sous cadence virtuoso. Elle occupe une surface de 1,425 mm² et consomme environ 84,5 mW pour une tension Vcc égale à 3,3 V.

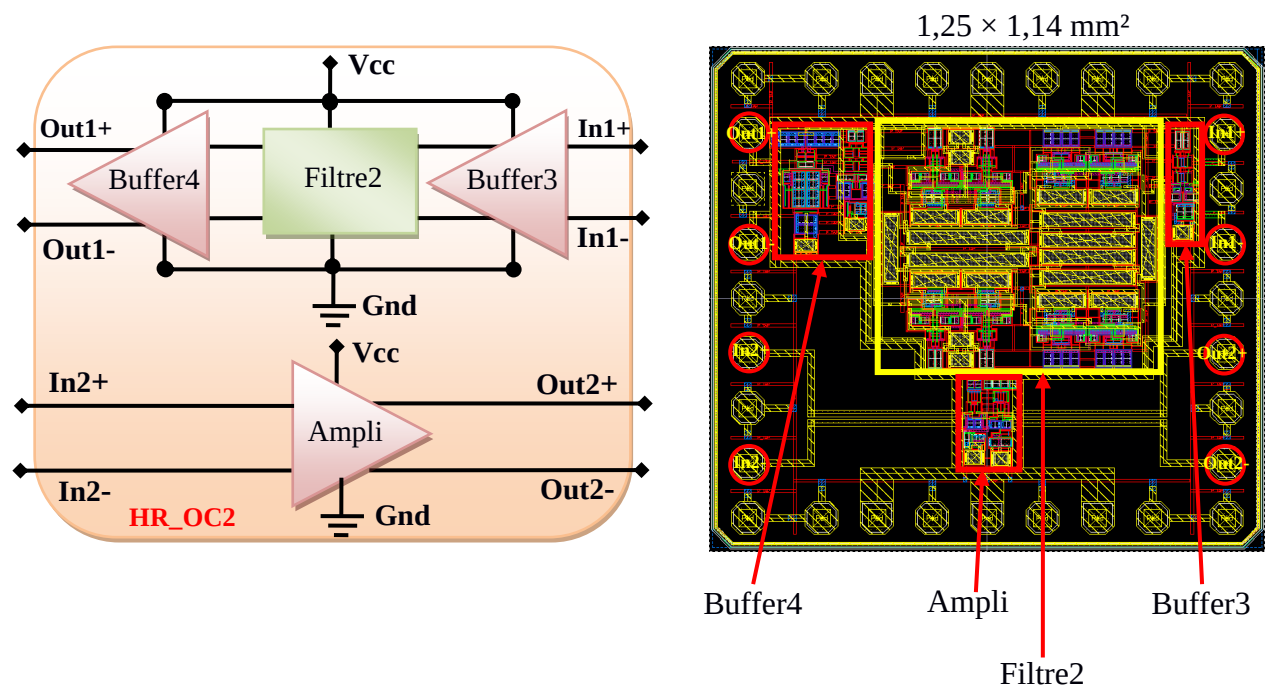


Figure 2.72 : Dessin du masque de la puce HR_OC2

Rappelons que la puce HR_OC2 est constituée de deux voies : V1_HR_OC2 (de In1 à Out1) et V2_HR_OC2 (de In2 vers Out2). Pendant la simulation, les entrées-sorties de ces voies sont reliées à des impédances de source et de charge égales à 50 Ohm.

La figure 2.73 montre le gain en tension disponible de la voie V1_HR_OC2 de la puce.

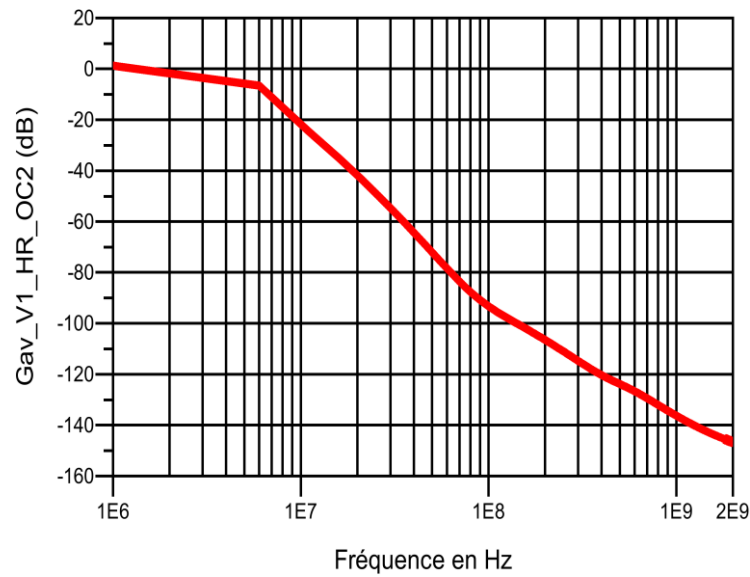


Figure 2.73 : Gain en tension disponible de la voie V1_HR_OC2 de la puce HR_OC2

Nous avons un gain en tension disponible d'environ 0 dB dans la bande de fréquence numérique [1 MHz – 5 MHz]. La courbe montre un gain décroissant lorsque la fréquence augmente. On note ainsi une réjection supérieure 110 dB à partir de 300 MHz. Ceci garantit une très bonne isolation des signaux RF contre les harmoniques pouvant être générées par les signaux numériques.

La figure 2.74 illustre l'impédance d'entrée de la voie V1_HR_OC2 de la puce HR_OC2.

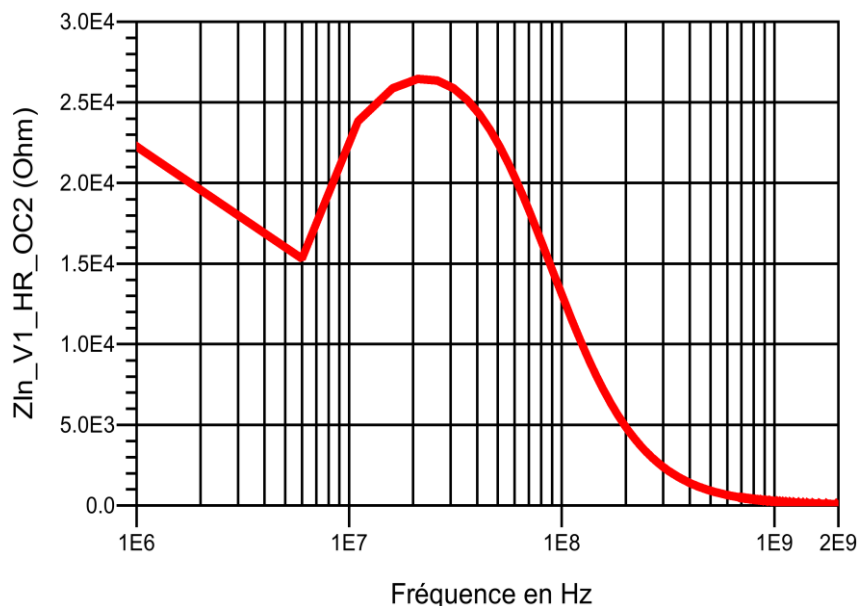


Figure 2.74 : Partie réelle de l'impédance d'entrée de la voie V1_HR_OC2 de la puce HR_OC2

La courbe de la figure ci-dessus montre une impédance d'entrée supérieure à 18 k Ω dans la bande de fréquence numérique [1 MHz – 5 MHz] conformément au cahier des charges.

La figure 2.75 montre l'impédance de sortie de la voie V1_HR_OC2 de la puce HR_OC2.

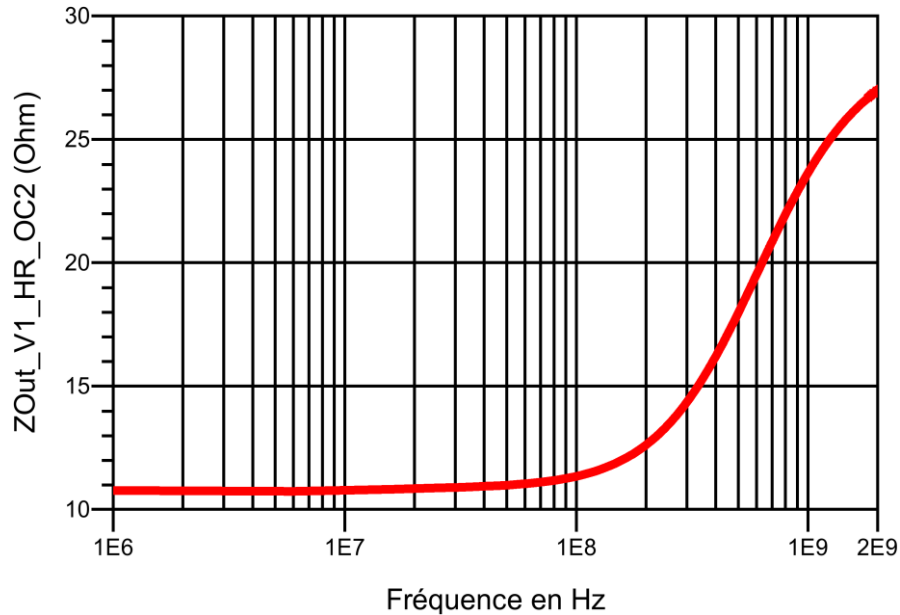


Figure 2.75 : Partie réelle de l'impédance de sortie de la voie V1_HR_OC2 de la puce HR_OC2

On note une impédance très faible proche de 10 Ω . Ceci est dû au montage en collecteur commun du deuxième étage du Buffer4 (voir figure 2.67). Il est nécessaire que cette impédance soit de faible valeur comparé à l'impédance d'entrée ZIn_V1_HR_OC2 et à l'impédance sortie ZOut_V1_HR_OC1. Ce rapport d'impédance permet de connecter plusieurs puces HR_OC1 à la puce HR_OC2 via une piste RF sans dégrader les performances (gain en tension, linéarité, etc.) de la transmission.

La figure ci-dessous montre les coefficients de réflexion du mode différentiel en entrée Sdd11 et en sortie Sdd22 de la voie V1_HR_OC2 de la puce HR_OC2.

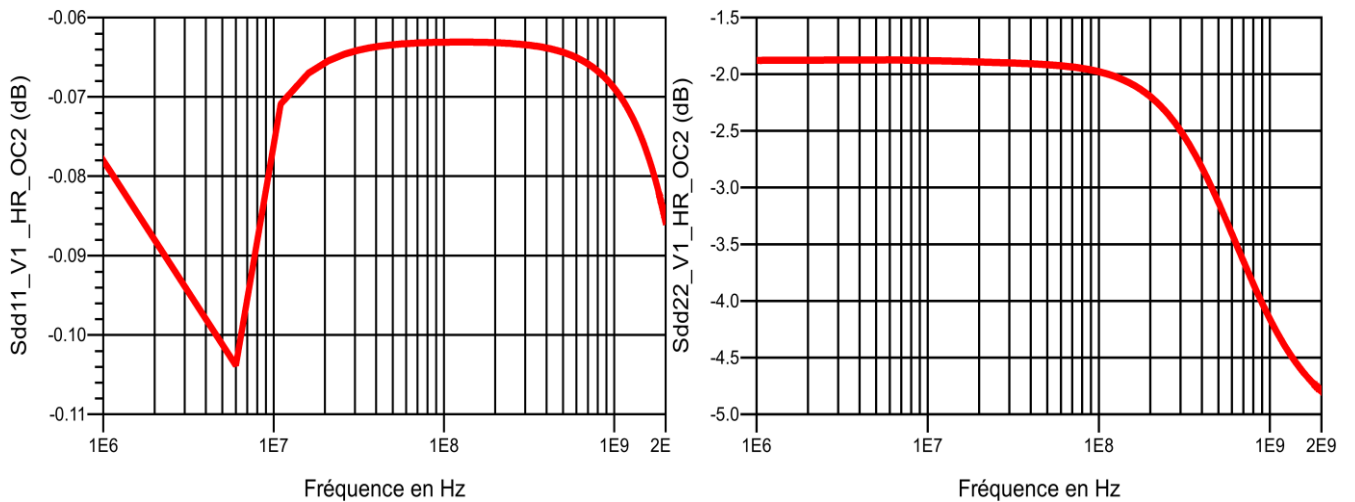


Figure 2.76 : Les Coefficients Sdd11 et Sdd22 simulés de la voie V1_HR_OC2 de la puce HR_OC2

On note que $S_{dd11_V1_HR_OC2}$ et $S_{dd22_V1_HR_OC2}$ sont inférieurs à 0 dB. Donc il y'a pas d'oscillation du circuit.

La figure 2.77 montre le gain en tension disponible de la voie V2_HR_OC2 de la puce.

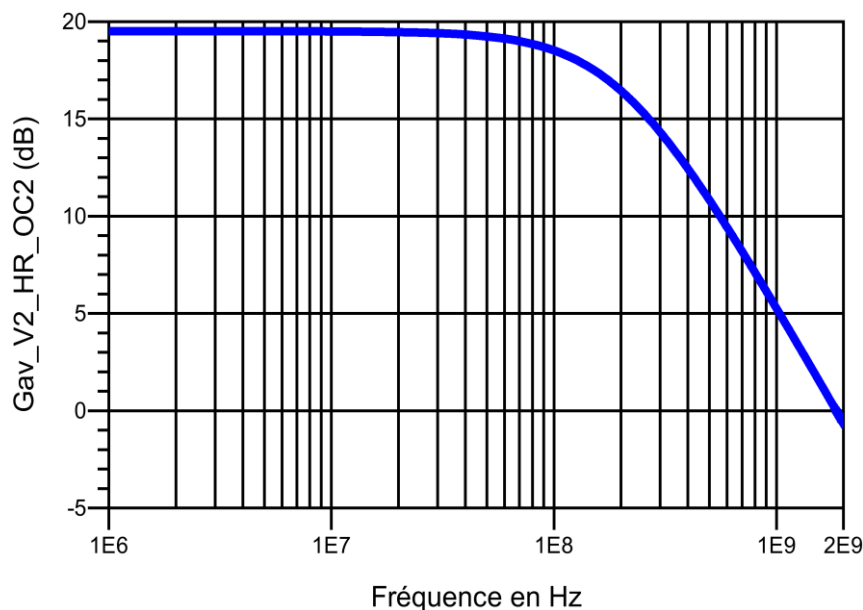


Figure 2.77 : Gain en tension disponible de la voie V2_HR_OC2 de la puce HR_OC2

On note un gain en tension disponible en sortie de l'amplificateur de la puce HR_OC2 proche de 20 dB. Ce gain permettra de compenser la réjection en sortie de la puce HR_OC1.

L'impédance d'entrée de l'amplificateur de la puce HR_OC2 est présentée sur la figure ci-dessous.

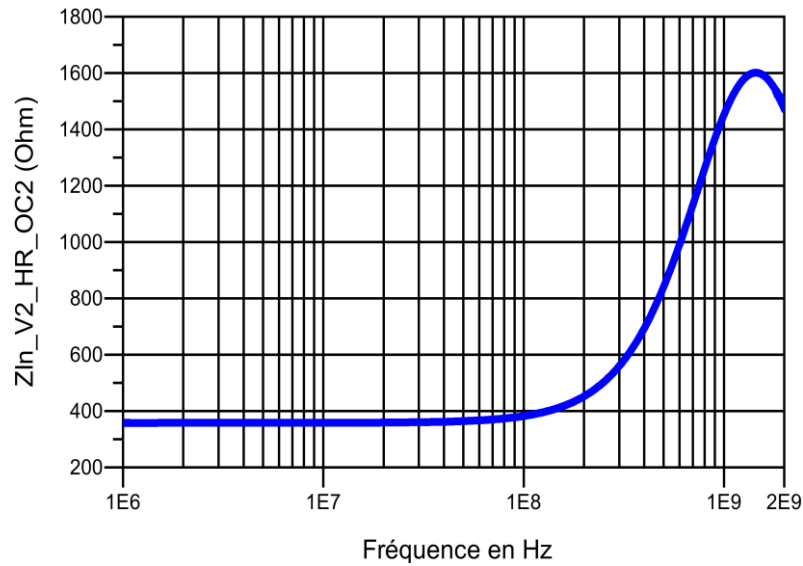


Figure 2.78 : Partie réelle de l'impédance d'entrée de la voie V2_HR_OC2 de la puce HR_OC2

La courbe ci-dessus montre que l'impédance $Z_{In_V2_HR_OC2}$ est quasi-constante qu'à 100 MHz et vaut en moyenne 380 Ω . On note ensuite que le gain augmente au-delà de 100 MHz, ce qui correspond à la chute du gain en tension disponible (voir figure 2.77).

L'impédance de sortie $Z_{Out_V2_HR_OC2}$ de l'amplificateur de la puce HR_OC2 est présentée sur la figure ci-dessous.

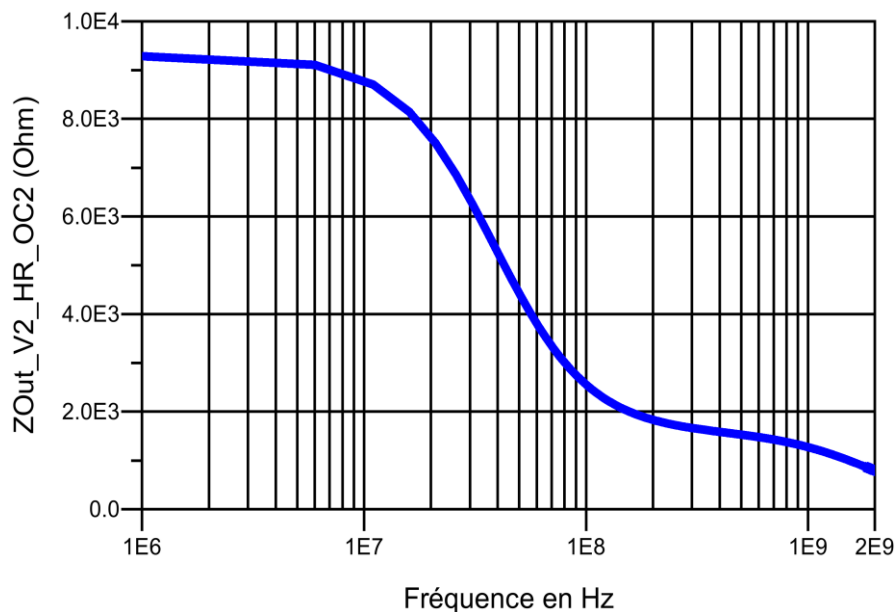


Figure 2.79 : Partie réelle de l'impédance d'entrée de la voie V2_HR_OC2 de la puce HR_OC2

$Z_{\text{Out_V2_HR_OC2}}$ est proche de 10 k Ω dans la bande de fréquence numérique [1 MHz – 5 MHz] et chute lorsqu'on monte en fréquence comme le montre la figure ci-dessus.

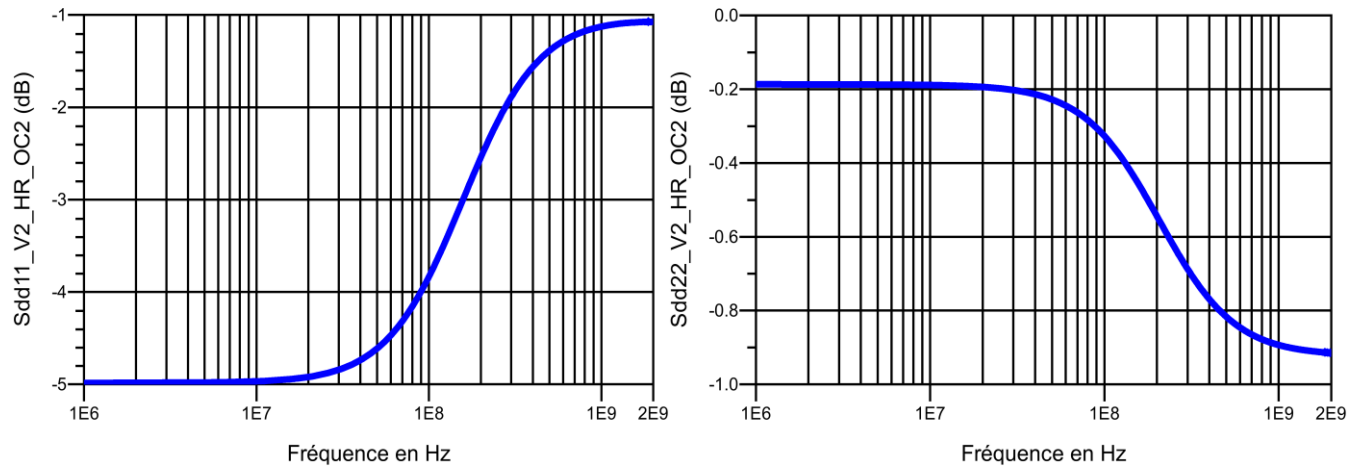


Figure 2.80 : Les Coefficients Sdd11 et Sdd22 simulés de la voie V2_HR_OC2 de la puce HR_OC2

1.2. Simulation du système global

Rappelons que ce système est réalisé pour recevoir en ses entrées (TX1 et TX2) des signaux numériques d'amplitudes $\pm 0,2$ V à la fréquence fondamentale de 1 MHz. Il doit générer à ses sorties (RX1 et RX2) des signaux filtrés de gains en tension avoisinant les 0 dB dans la bande de fréquence [1 MHz – 5 MHz] et d'environ -70 dB dans la bande [300 MHz – 1500 MHz]. Le choix du différentiel de bout en bout de nos émetteurs-récepteurs (TX1-RX1 et TX2-RX2) permet de mieux rejeter les harmoniques venant de ces signaux numériques et de résoudre les problèmes de masse et de substrat.

D'autre part, pour assurer un bon fonctionnement du système, il faut prendre en compte les valeurs d'impédance d'entrées-sorties ($Z_{\text{In_TX1-RX1}}$, $Z_{\text{Out_TX1-RX1}}$, $Z_{\text{In_TX2-RX2}}$ et $Z_{\text{Out_TX2-RX2}}$) du système. Ces impédances seront tel que les entrées-sorties du système soient adaptées en tension. Car les entrées-sorties du système seront reliées à des portes ECL qui ont des impédances d'entrées-sorties relativement élevées.

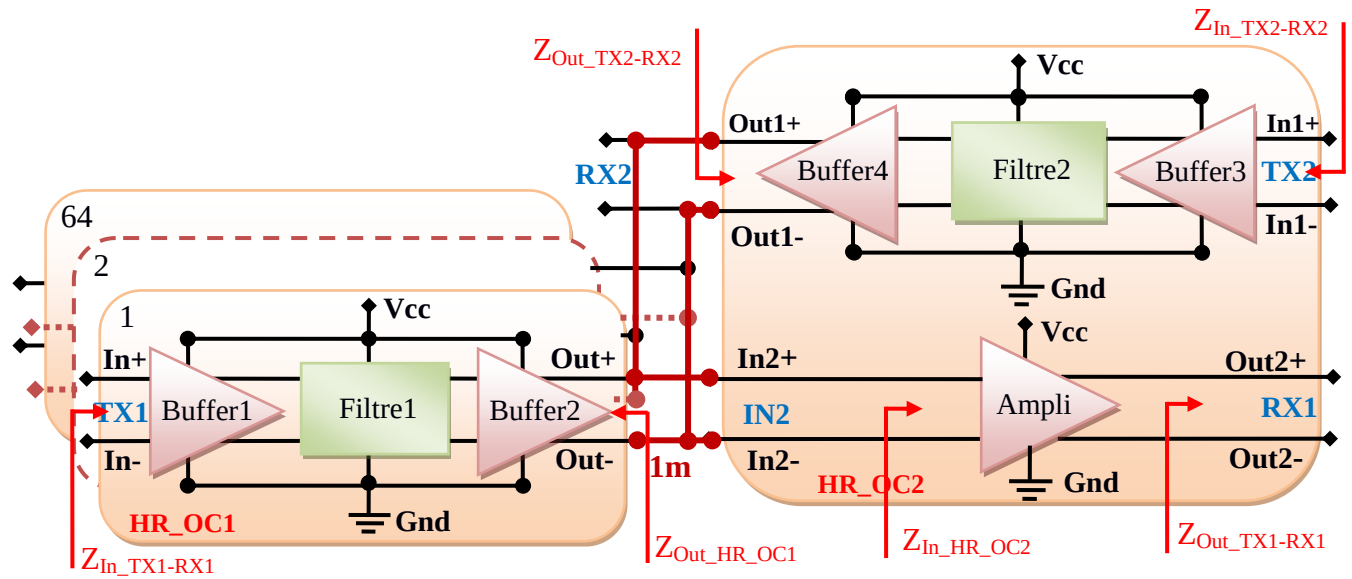


Figure 2.81: Circuit de simulation du système global

Par ailleurs, le système doit assurer un même gain dans les deux sens de transmission quelque soit le nombre de puces HR_OC1 pouvant être compris entre 1 et 64 reliés à la puce HR_OC2 et maintenir une bonne linéarité. Pour garder ce résultat, il faut un rapport d'impédance minutieux au niveau des interconnexions des puces HR_OC1 et HR_OC2. A l'aide de nos simulations nous avons pu trouver un rapport d'impédance permettant de conserver ce résultat. En effet, l'impédance de sortie $Z_{\text{Out_HR_OC1}}$ de la puce HR_OC1 doit être approximativement égale à 7 k Ω à 1 MHz, l'impédance d'entrée $Z_{\text{In_HR_OC2}}$ proche de 600 Ω et l'impédance de sortie $Z_{\text{Out_TX2-RX2}}$ doit être assez faible près de 10 Ω . C'est pourquoi le deuxième étage du Buffer 4 est monté en collecteur commun (voire figure 2.67) pour obtenir une impédance de sortie très faible.

1.2.1. Résultats de simulations des émetteurs-récepteurs TX1-RX1 et TX2-RX2

Les figures 2.82 et 2.83 montrent respectivement le gain en tension disponible des émetteurs-récepteurs TX1-RX1 et TX2-RX2 en fonction de la fréquence. Pour les deux graphes, la courbe en trait plein désigne le gain en tension disponible lorsqu'une seule puce HR_OC1 est reliée à la puce HR_OC2. La courbe en pointillés bleus correspond au gain en tension lorsque les 64 puces HR_OC1 sont connectées à HR_OC2.

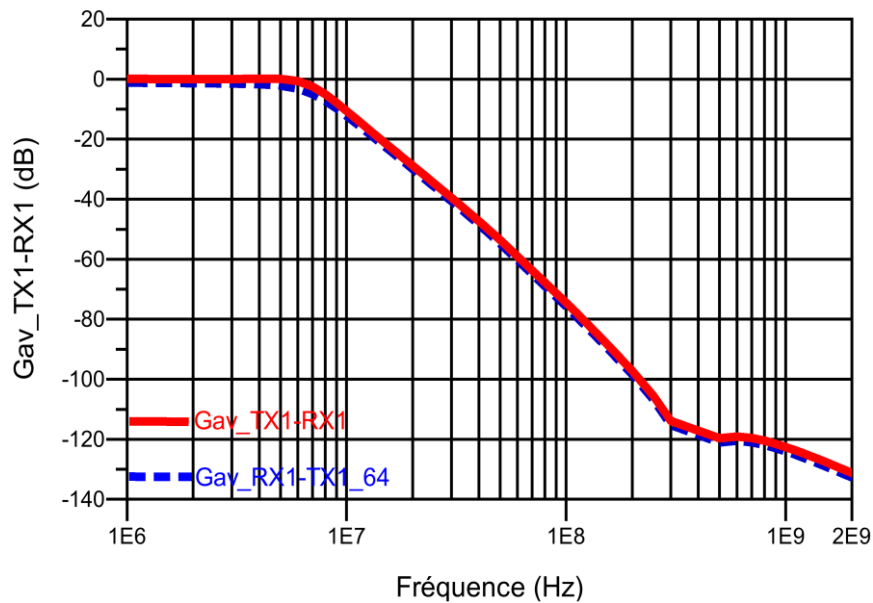


Figure 2.82 : Gain en tension disponible de l'émetteur-récepteur TX1-RX1

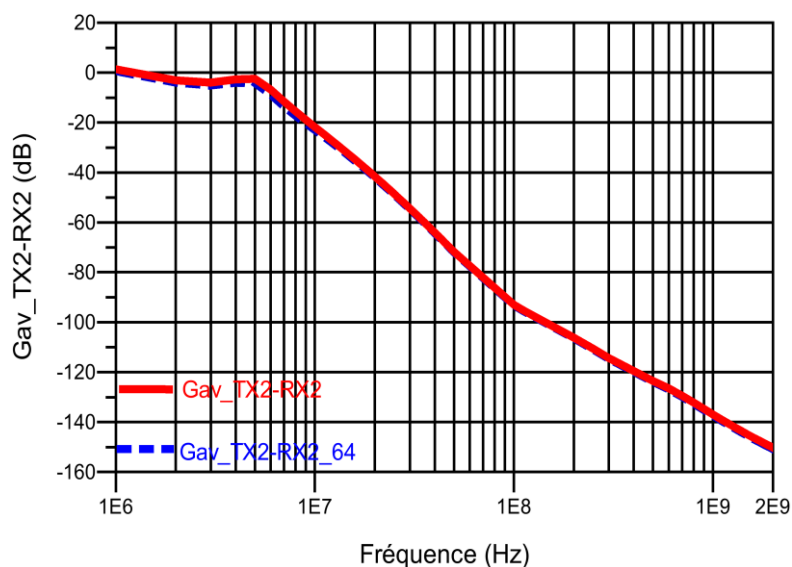


Figure 2.83 : Le gain en tension disponible de l'émetteur-récepteur TX2-RX2

On remarque que le gain ne varie pas de beaucoup dans toute la bande de fréquence de travail pour les deux émetteurs-récepteurs. Ce résultat est très important. Il montre que l'on peut transmettre et traiter en même temps les 64 signaux reçus sans modifier leur gain. Il en est de même pour le gain du signal reçu à l'entrée de puce HR_OC1.

Ce résultat est d'autant plus important qu'il assure une meilleure intégration en réduisant de 63 le nombre de pistes RF sur la tuile d'AAIR. En effet, les signaux sortant des puces HR_OC1 ainsi que le signal venant de l'entrée TX2 de la puce HR_OC1 transitent via une seule et même ligne de 1 m de long.

Ainsi, pour l'émetteur-récepteur TX1-RX1 nous avons un gain plat de 0 dB entre 1 et 5 MHz. Dans le bande [300 MHz - 1500 MHz] correspondant à la bande RF, le gain est inférieur à -100 dB. Pour l'émetteur-récepteur TX2-RX2, on a un gain qui varie entre 0,3 dB et -0,3 dB dans la bande de passante et inférieur à -110 dB à partir de 300 MHz.

Les figures 2.37 et 2.38 montrent respectivement la variation des impédances d'entrées-sorties des émetteurs-récepteurs en fonction de la fréquence. Le tracé rouge indique la partie réelle des impédances et la courbe en bleue correspond à la partie imaginaire.

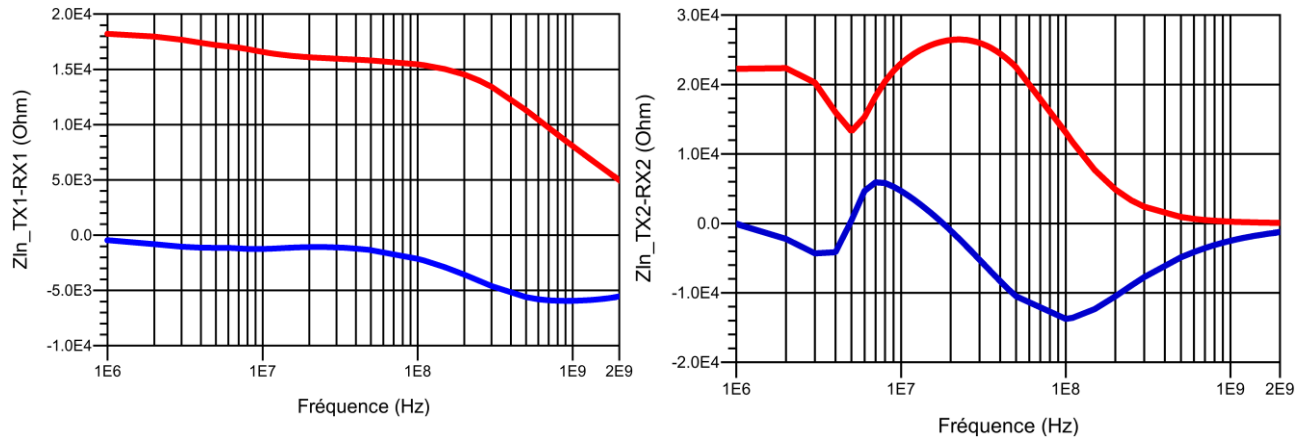


Figure 2.84 : Impédances d'entrée des émetteurs-récepteurs TX1-RX1 et TX2-RX2

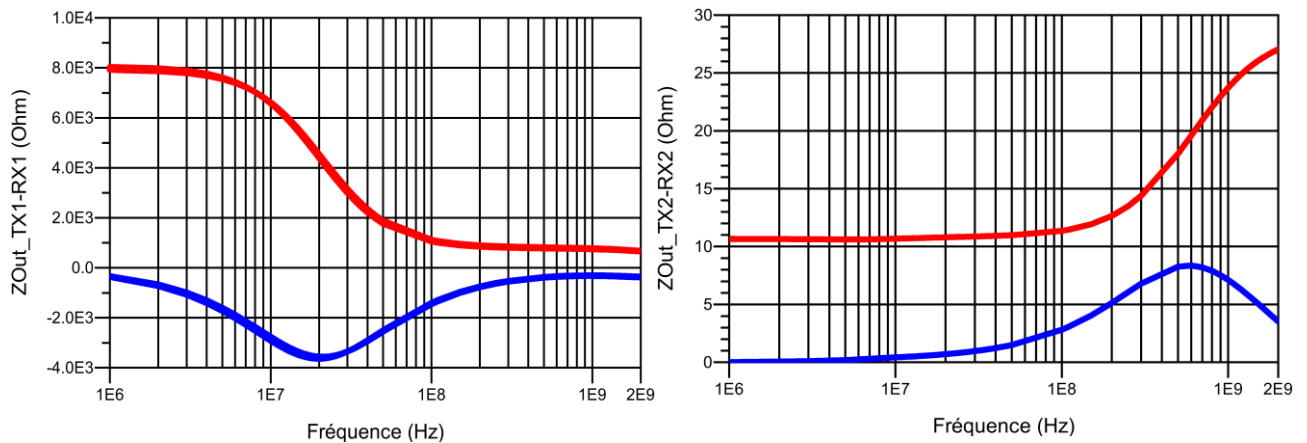


Figure 2.85 : Impédance de sortie des émetteurs-récepteurs TX1-RX1 et TX2-RX2

Nous avons des impédances d'entrées $Z_{in_TX1-RX1} = 18,5 \text{ k}\Omega$ et $Z_{in_TX2-RX2} = 22 \text{ k}\Omega$ à 1 MHz. Les impédances de sorties sont plus faibles. $Z_{out_TX1-RX2}$ est égale $8 \text{ k}\Omega$ et $Z_{out_TX2-RX2}$ vaut $10,5 \Omega$ à 1 MHz. Cependant, ces impédances varient en fonction de la fréquence. Mais cette variation de n'influe pas sur la transmission.

La figure 2.86 montre le comportement du gain en tension disponible des émetteurs-récepteurs lorsqu'on fait varier la température entre -20°C et 100°C . Comme nous pouvons le voir sur la courbe, le gain est assez stable dans la bande de fréquence de travail. Il devient

moins stable lorsqu'on monte en fréquence pour TX1-RX1 et beaucoup plus stable pour l'émetteur-récepteur TX2-RX2 à partir de 100 MHz.

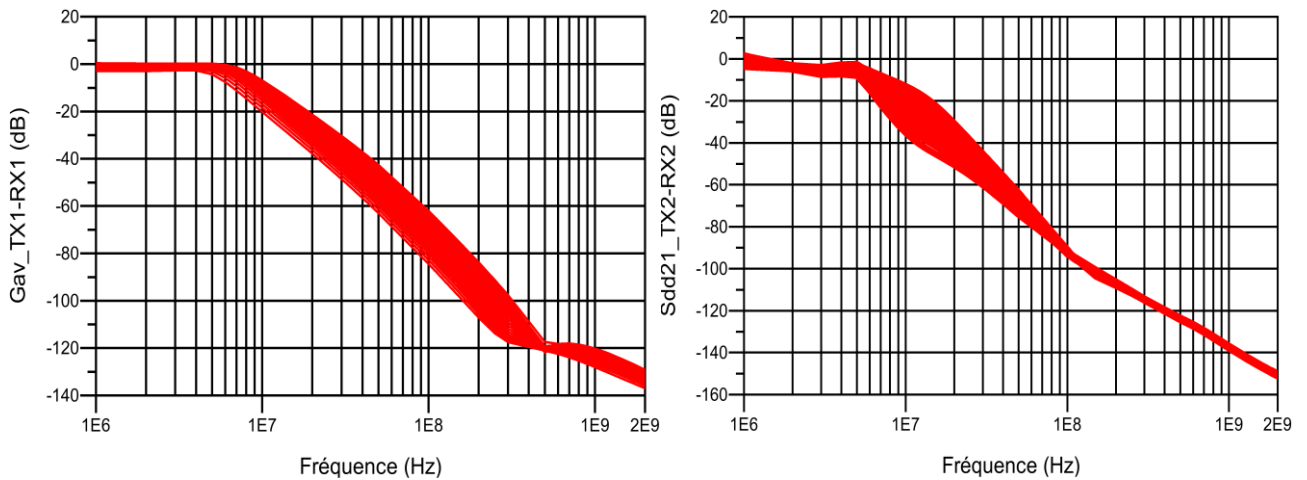


Figure 2.86 : Stabilité en température des émetteurs-récepteurs TX1-RX1 et TX2-RX2

Dans la bande de fréquence du numérique, le gain $G_{av_TX1-RX1}$ varie entre 0,3 dB et -2,8 dB. Cette variation s'élargie lorsqu'on monte en fréquence mais cela est moins gênant vu que le signal est déjà très bien atténué. Le $G_{av_TX2-RX2}$ est compris entre 0,5 dB et -5 dB dans la bande [1 MHz – 5 MHz] puis la variation augmente entre 6 et 30 MHz puis se réduit au-delà de 100 MHz.

Cette stabilité est obtenue grâce aux charges actives présentes dans tous buffers et amplificateurs du système.

La figure 2.87 illustre les gains en puissance $Sdd21_TX1-RX1$ et $Sdd21_TX2-RX2$ du système. On les déduit des gains en tension disponibles des émetteurs-récepteurs à partir de cette équation :

$$Sdd_{21} = 2 \times G_{av} \times \sqrt{\frac{Z_S}{Z_C}}$$

G_{av} étant le gain en tension disponible, Z_S l'impédance de source et Z_C l'impédance de charge.

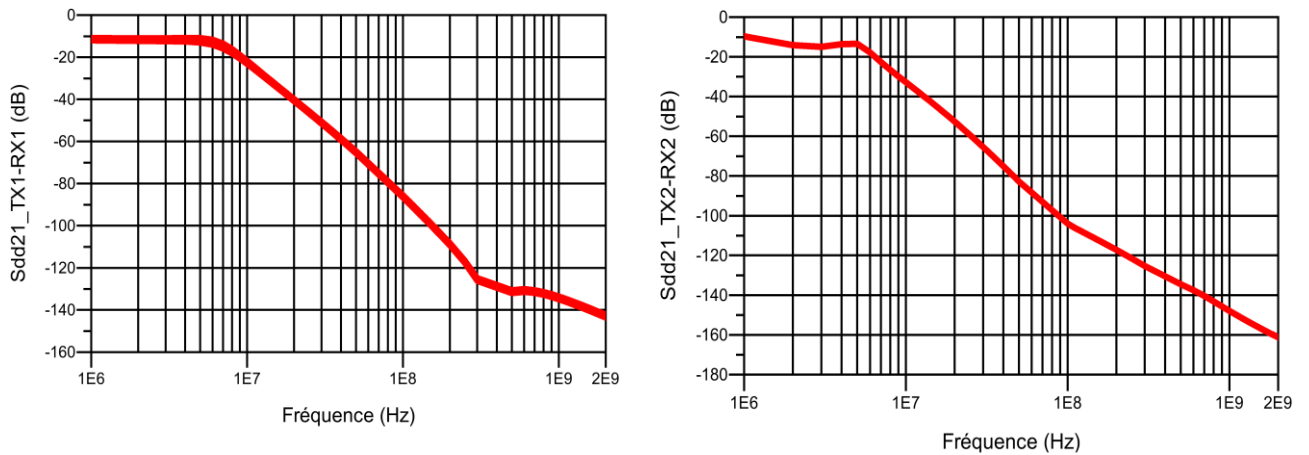


Figure 2.87 : Gains en puissance des émetteurs-récepteurs TX1-RX1 et TX2-RX2

Il faut noter cependant que cette simulation a été réalisée avec une impédance de source Z_S égale à 1 k Ω et une impédance de charge égale à 50 k Ω . C'est pourquoi nous avons une différence de 10 dB environ entre les gains en tension et les gains en puissance disponibles.

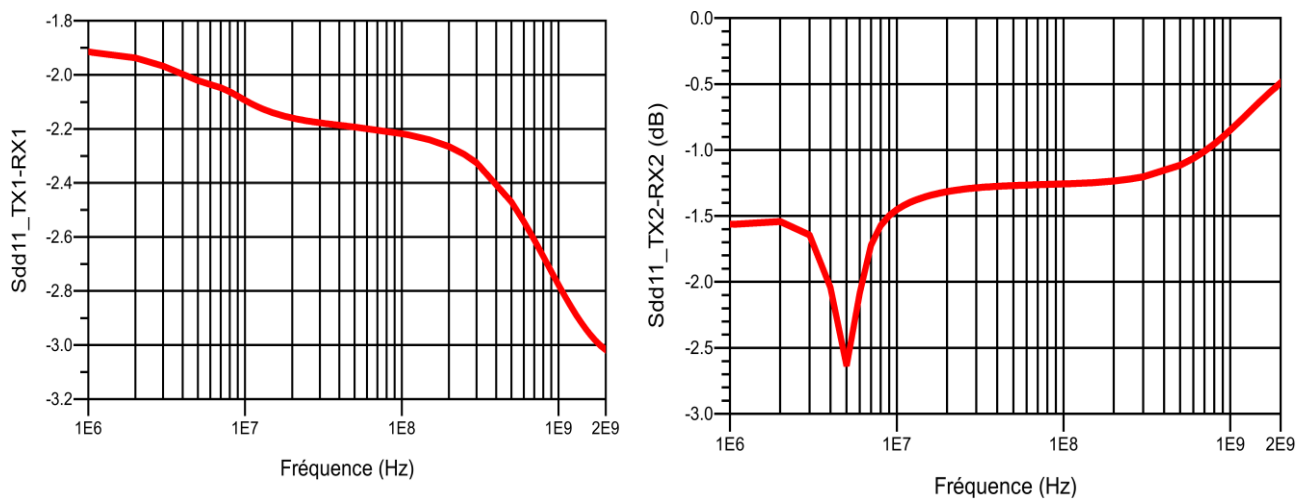


Figure 2.88: Coefficients de réflexion en entrée des émetteurs-récepteurs TX1-RX1 et TX2-RX2

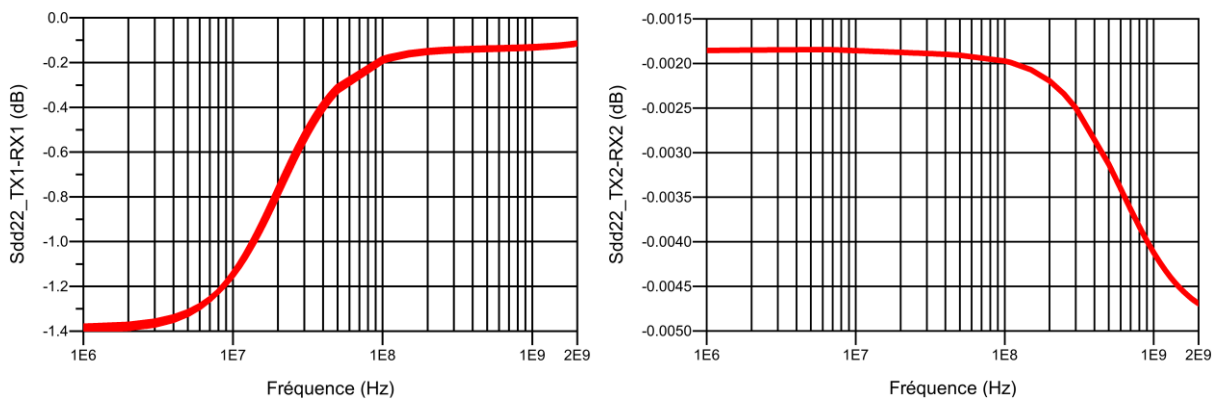


Figure 2.89 : Coefficients de réflexion en sortie des émetteurs-récepteurs TX1-RX1 et TX2-RX2

La figure 2.90 montre la réjection des harmoniques venant du numérique pour les émetteurs-récepteurs TX1-RX1 et TX2-RX2. Les courbes en rouge et en bleu correspondent aux niveaux des harmoniques en entrée et en sortie des émetteurs-récepteurs respectivement.

Le signal d'entrée est caractérisé par une amplitude de $\pm 0,2$ V, un temps de montée et de descente égales à 30 ps et une fréquence de transmission de 1 MHz.

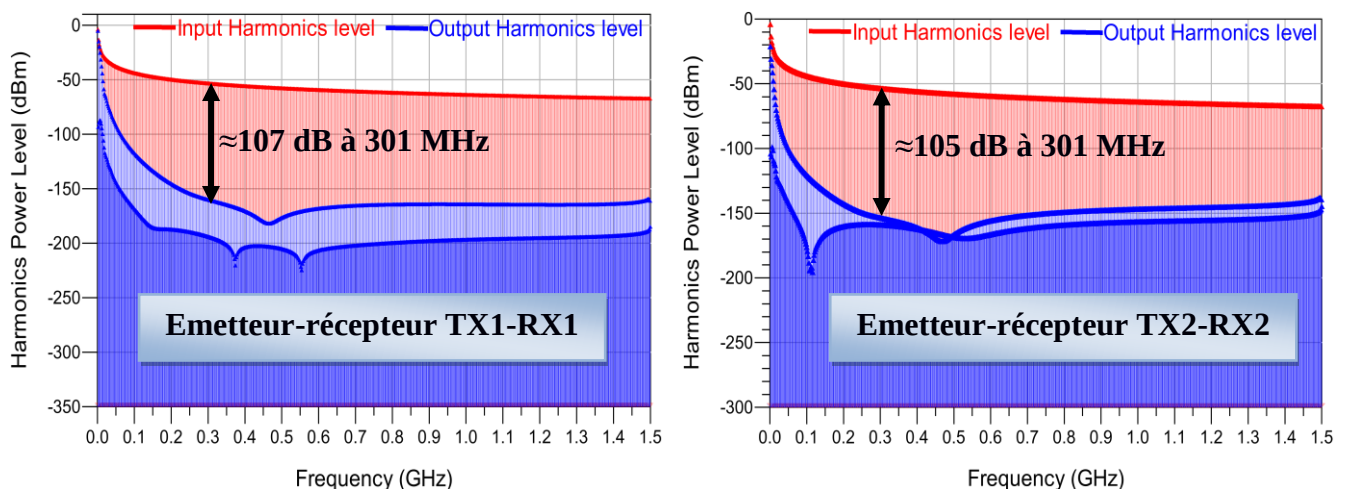


Figure 2.90 : Rejection des harmoniques des émetteurs-récepteurs TX1-RX1 et TX2-RX2

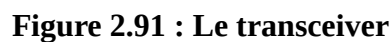
L'allure des harmoniques de sortie (en bleu) montre que les harmoniques d'entrée (en rouge) sont très bien filtrées à la sortie des deux émetteurs-récepteurs. Nous avons des réjections supérieures à 107 dB et 105 dB à partir de 300 MHz pour les émetteurs-récepteurs TX1-RX1 et TX2-RX2 respectivement.

Partie 2. Etude et la réalisation d'un transceiver HF/UHF-L basé sur des inductances actives intégrées en technologie SiGeC 0,25 μm dans les bandes de fréquence [10 - 20] MHz et [300 - 1500] MHz

2.1. Présentation et cahier des charges du transceiver

2.1.1. Présentation

Par définition, un transceiver (ou émetteur-récepteur en français) est un dispositif qui permet de transmettre et de recevoir des signaux analogiques et/ou numériques. Son principe



- De TX1_RF à RX1_RF
- De TX2_RF à RX2_RF

- De TX1 à RX1
- De TX2 à RX2

Pour envoyer une donnée de TX1 à RX2, le signal numérique sortant du microcontrôleur

passer par une porte ECL qui la rend différentiel avant d'attaquer le Buffer1 qui l'amplifie. Le signal de sortie de ce buffer est filtré par le filtre passe-bas de fréquence de coupure de 20 MHz. Le signal sortant du filtre est ensuite amplifié pour ne pas perdre son niveau de puissance avant de transiter sur le câble RF. En réception, le phénomène inverse est appliqué. On veillera cependant à ce que le signal RF ne perturbe pas le fonctionnement du transceiver. Le signal d'émission et de réception ne doivent pas interférer. C'est pourquoi nous utilisons des câbles et des chemins indépendants pour l'émission et la réception. Cela permet d'avoir une isolation parfaite entre l'émission et la réception.

Cette partie a donc pour but, l'étude et la réalisation d'un transceiver analogique/numérique intégré en bandes HF et UHF-L utilisant la technologie SiGeC 0,25 μm de NXP. Cependant, sa conception doit respecter un cahier des charges bien défini.

2.1.2. Cahier des charges

Le tableau ci-dessous résume le cahier des charges du transceiver.

Paramètres	Valeurs et unités	
	Côté numérique	Côté RF
Bande de fréquence	[10 - 20] MHz	[300 - 1500] MHz
Facteur de bruit	-	< 4 dB
Sdd11	-	< -12 dB
Sdd22	-	< -12 dB
Sdd21	≈ 0 dB	≈ 0 dB

Tableau 2.11 : Cahier des charges du Transceiver

2.2. Etude et réalisation du transceiver

2.2.1. Etude de puce Transceiver_Chip du système

La réalisation de ce transceiver repose essentiellement sur la conception de la puce Transceiver_Chip (voire figure 2.92).

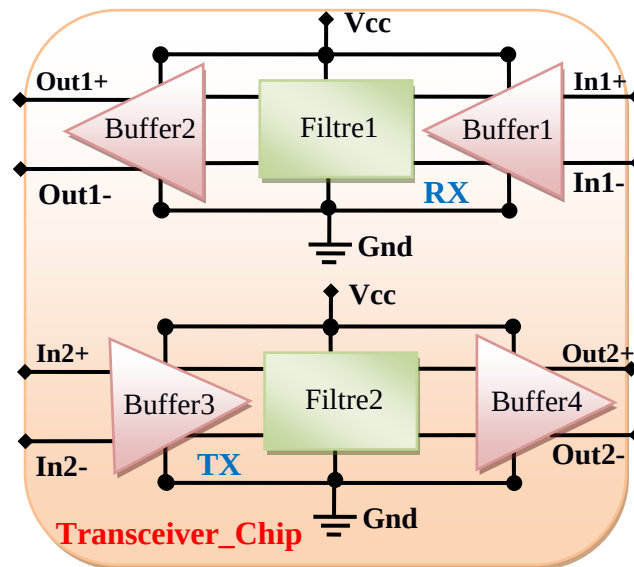


Figure 2.92: Transceiver_Chip

Cette puce est formée de deux chemins (RX et TX) comprenant chacun un filtre actif basé sur des inductances actives intégrées entouré de part et d'autre par des buffers. Autrement, la réalisation de la puce Transceiver_Chip repose sur le même principe que celui des puces HR_OC1 et HR_OC2 de la première partie de ce chapitre.

Le transceiver intègre donc 2 filtres actifs basés sur des inductances actives à topologie gyrateur-C et 4 buffers réalisés à l'aide de transistors bipolaires.

2.2.1.1. Etude des Filtre1 et Filtre2 de la puce Transceiver_Chip

La figure 2.93 montre le Filtre1 de la puce Transceiver_Chip. A l'image des filtres des puces HR_OC1 et HR_OC2, Filtre1 est un filtre actif de type Butterworth d'ordre 5 utilisant des capacités MIM de la bibliothèque QuBiC4Xi de NXP. Nous avons :

- $C1 = 29,52 \text{ pF}$
- $C2 = 10,85 \text{ pF}$
- $C3 = 3,05 \text{ pF}$

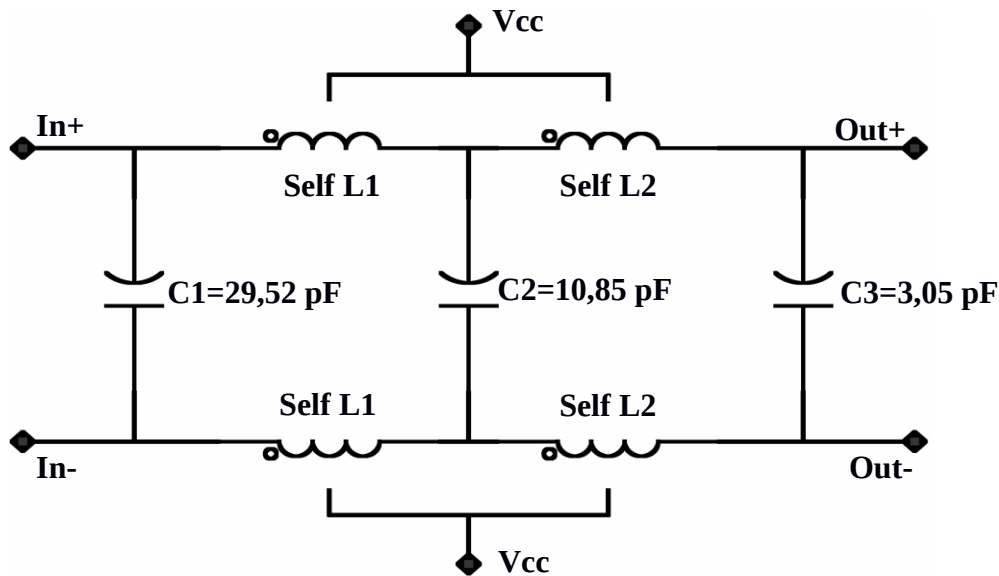


Figure 2.93 : Filtre1 de la puce Transceiver_Chip

✓ Résultat de simulation des inductances L1 et L2 du Filtre1

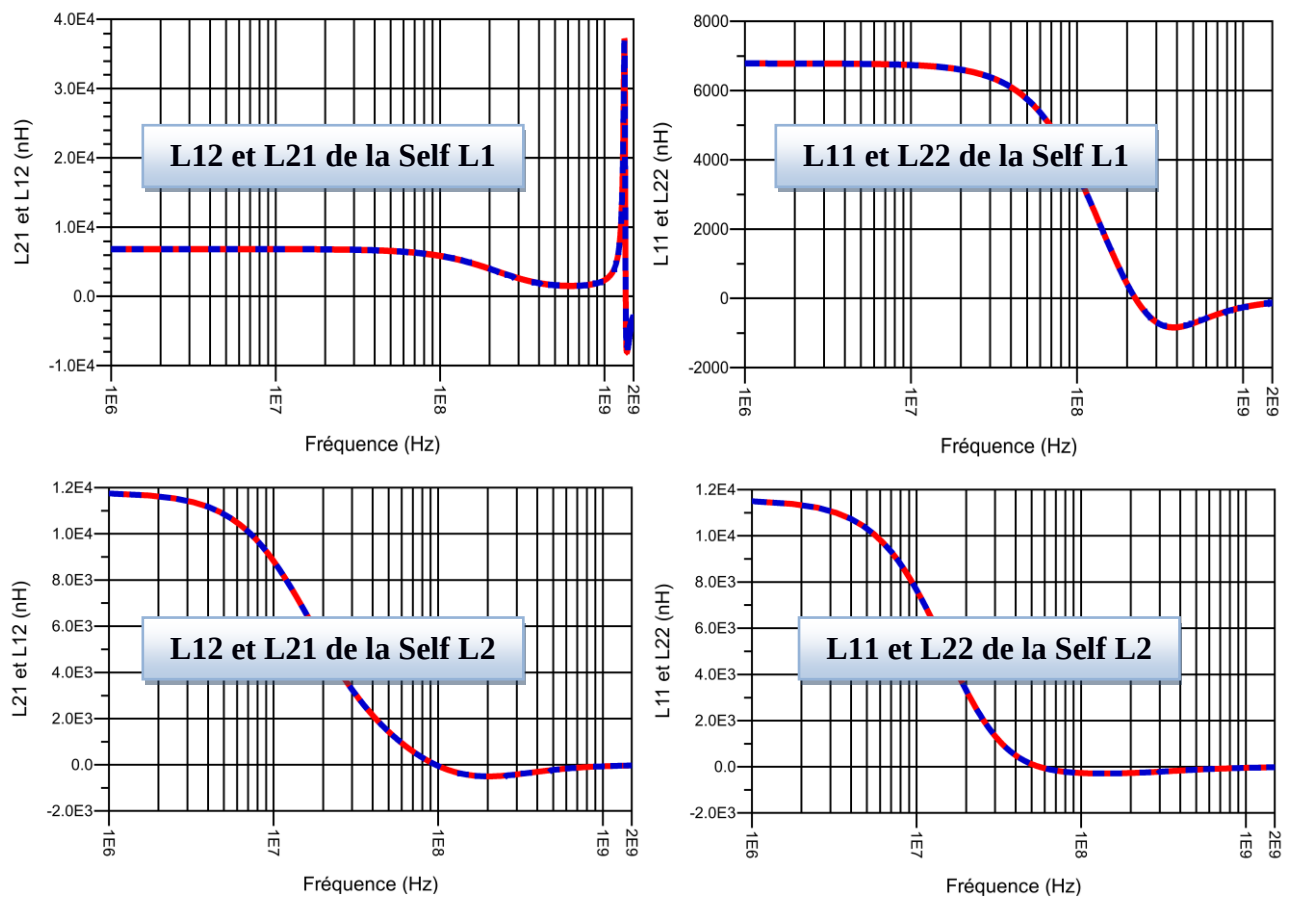


Figure 2.94 : Résultats de simulation des selfs L1 et L2 du Filtre1

La figure 2.95 montre le Filtre2 de la puce Transceiver_Chip.

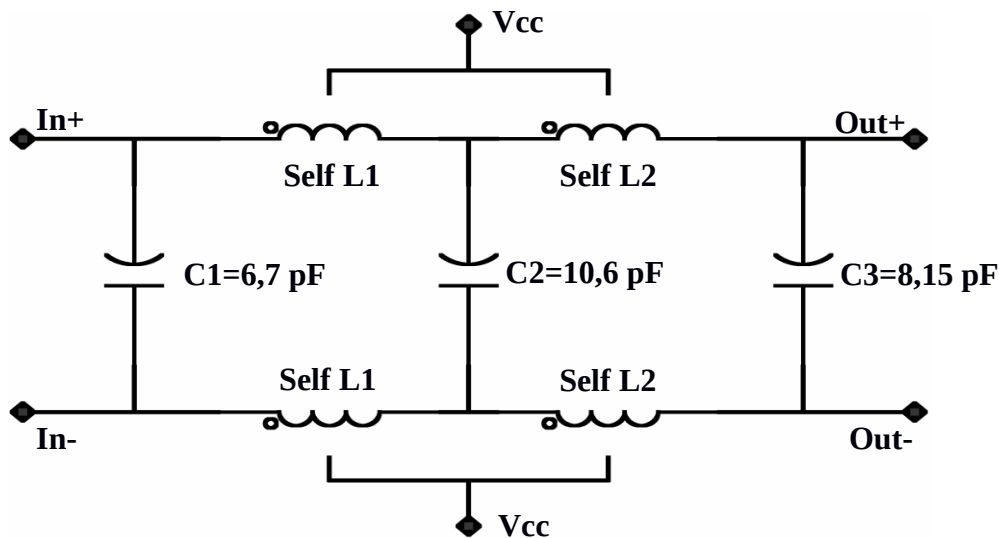


Figure 2.95 : Filtre2 de la puce Transceiver_Chip

✓ Résultat de simulation des inductances L1 et L2 du Filtre2

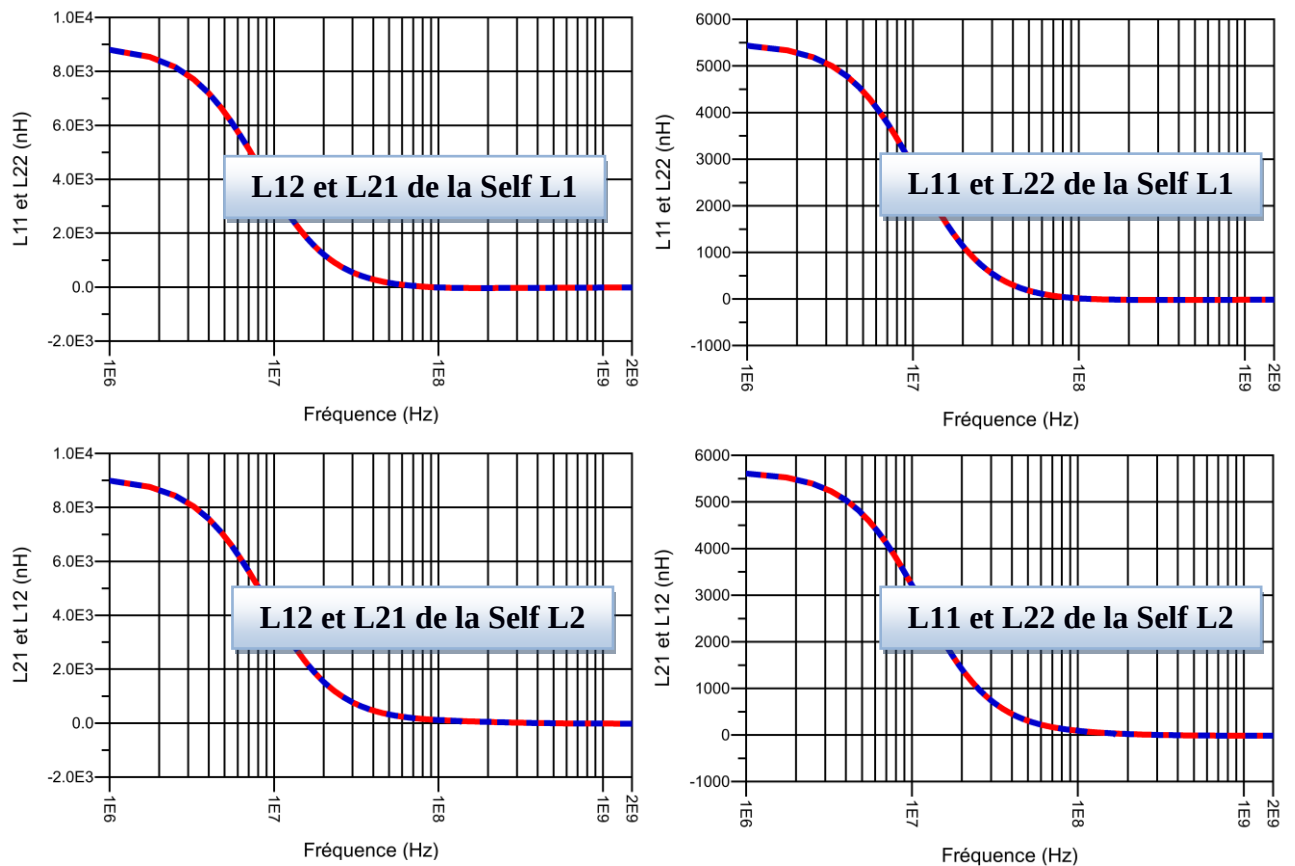


Figure 2.96 : Résultats de simulation des selfs L1 et L2 du Filtre2

2.2.1.2. Etudes des Buffers 1, 2, 3 et 4 de la puce Transceiver_Chip

Les quatre buffers de la puce Transceiver_Chip ne nécessitent pas plus de commentaires que l'ensemble des buffers présentés dans la première partie de ce chapitre. Cependant leurs différents paramètres sont présentés à l'Annexe 1.

2.2.2. Résultats de mesure et de simulation du transceiver « globalement »

Les figures 2.97 et 2.98 montrent respectivement le gain en tension disponible d'un chemin numérique du Transceiver et les performances des paramètres S d'un chemin RF en fonction de la fréquence. Le gain est égal à environ 0 dB entre 10 et 20 MHz et est inférieur à -150 dB à partir de 300 MHz.

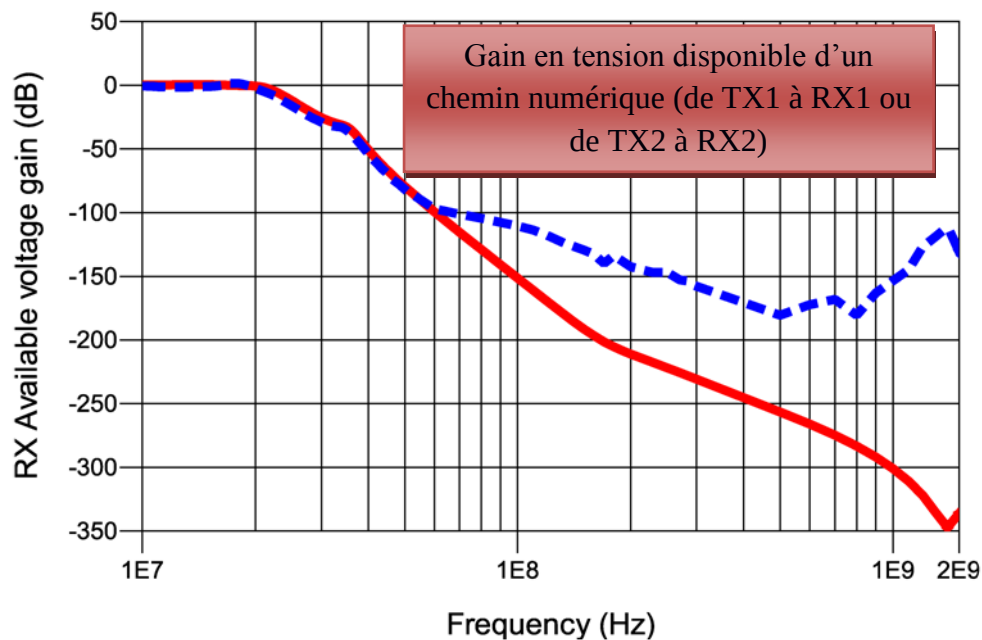


Figure 2. 97 : Gain en tension disponible d'un chemin numérique (de TX1 à RX1 ou de TX2 à RX2) en fonction de la fréquence

Du côté RF, on a un gain RF d'environ -0,9 dB dans la bande [300 - 1500 MHz], $S_{dd11_RF} = -20,3$ dB et un bruit inférieur à 5 dB comme on peut le voir sur la figure ci-dessous.

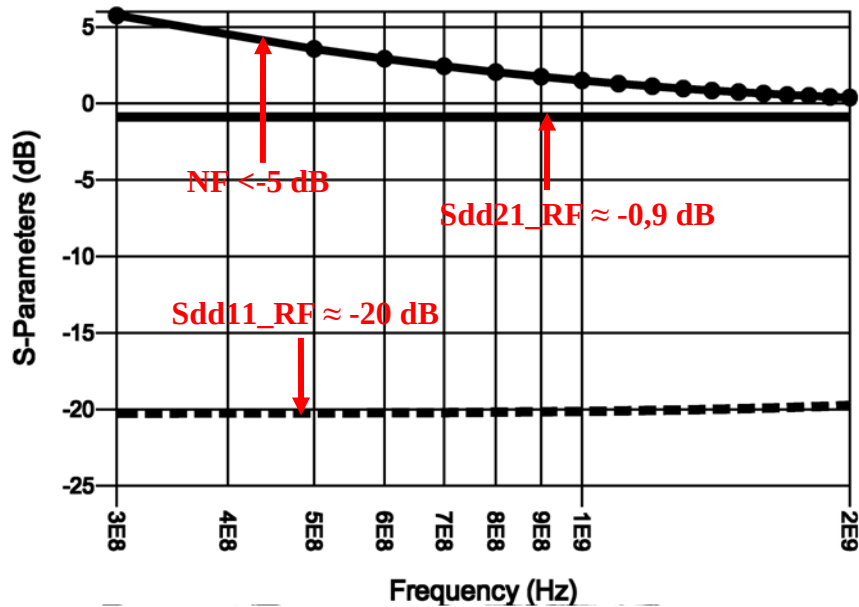


Figure 2.98 : Performance des paramètres S de la transmission RF

Notons que la linéarité du système est l'un des résultats les plus importants dans la réalisation du transceiver. C'est-à-dire que l'objectif est de transmettre des signaux numériques via un câble RF en réjectant au mieux les harmoniques (du numérique) dans la bande [300 MHz -1500 MHz] tout en gardant la linéarité du système. La figure 2.99 montre la réjection de ces harmoniques. Comme présenté dans la figure, les niveaux d'harmoniques plus élevés correspondent aux harmoniques produites par le signal numérique d'entrée d'amplitude $\pm 0,2$ V et les harmoniques de niveaux plus faibles montrent les harmoniques générées à la sortie. Ces dernières montrent que les harmoniques sont très bien réjettées. Nous avons ainsi une réjection supérieure 186 dB à partir de 300 MHz.

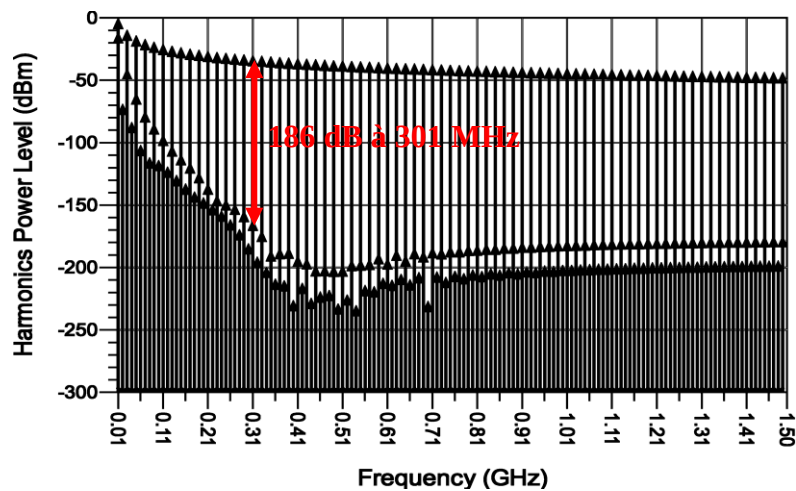


Figure 2.99 : Réjection des harmoniques du chemin numérique (de TX1 à RX1 ou de TX2 à RX2)

Ce résultat est très important, car il montre que les harmoniques du numérique ne perturbent pas la transmission du signal RF dans la bande de fréquence [300 MHz – 1500 MHz].

La figure 2.100 montre la stabilité en température du transceiver entre -20 °C et 100 °C

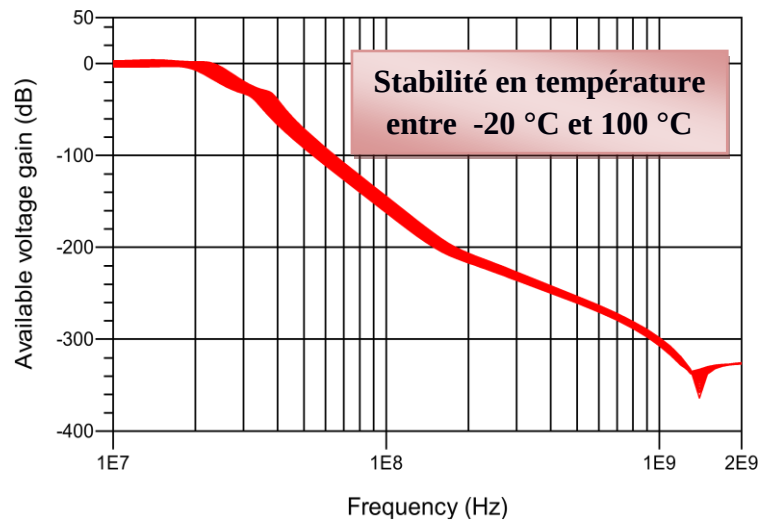


Figure 2.100 : Stabilité en température du gain en tension disponible d'un chemin numérique (de TX1 à RX1 ou de TX2 à RX2) en fonction de la fréquence

La courbe montre une très faible variation du gain dans toute la bande de fréquence de travail.

2.2.3. Résultats de mesure et de simulation de la puce Transceiver_Chip du système

Dans cette partie du chapitre nous présentons les résultats de mesure et de simulation détaillés de la puce Transceiver_Chip du système. Les résultats du chemin RX seront d'abord présentés ensuite ceux du chemin TX de la puce.

2.2.3.1. Résultats de mesure et de simulation du chemin RX de puce Transceiver_Chip

La figure 2.101 montre une comparaison des résultats de mesure et de simulation du gain en tension disponible G_{av_RX} en fonction de la fréquence. La courbe en rouge correspond gain simulé tandis que la courbe en bleue pointillées au gain mesuré. On note une égalité parfaite entre ces deux résultats jusqu'à 150 MHz environ. En dessous d'un gain très faible on note une disparité entre le gain simulé et le gain mesuré. Cela est du à la limitation de de l'appareil de mesure qui ne peut pas mesurer des gains très faibles dans l'ordre de -120 dB.

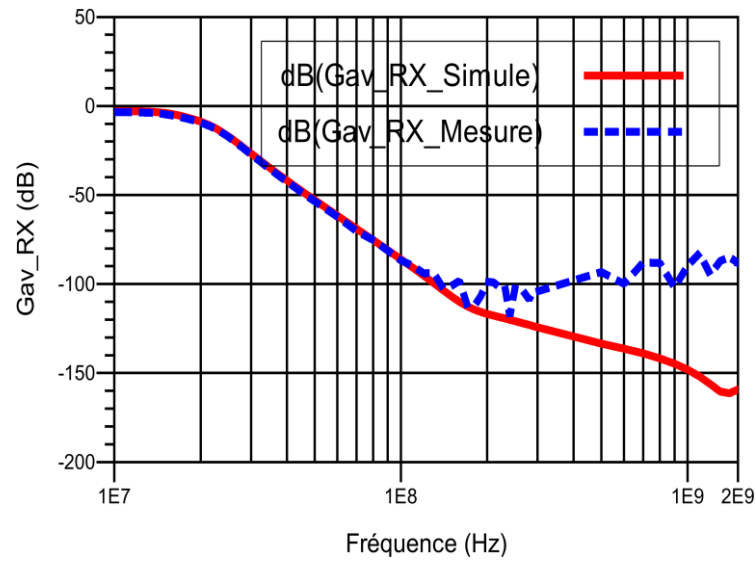


Figure 2.101 : Gain en tension disponible en fonction de la fréquence du chemin RX

On note un gain proche de 0 dB dans la bande [10 MHz - 20 MHz] et inférieur à -100 dB à partir de 300 MHz.

La figure ci-dessous présente le gain en puissance différentiel Sdd21_RX en fonction de la fréquence en Hz.

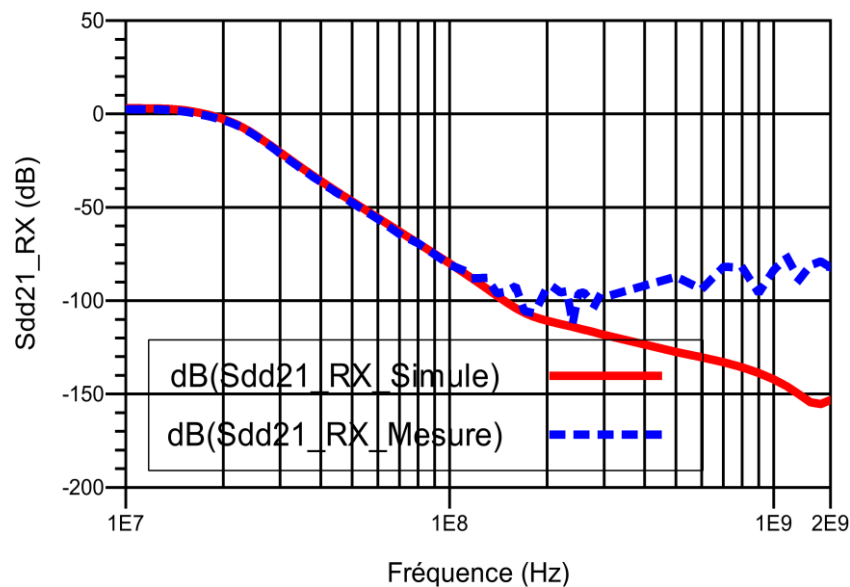


Figure 2.102 : Sdd21_RX en fonction de la fréquence du chemin RX

On note une même allure que la courbe du gain en tension disponible vu que Sdd21_RX est un multiple du gain Gav_RX. Ainsi cette courbe ne nécessite pas plus de commentaires que la courbe du gain Gav_RX.

La figure 2.103 résume les résultats des coefficients de réflexion simulés et mesurés en entrée et en sortie du chemin RX de la puce Transceiver_Chip.

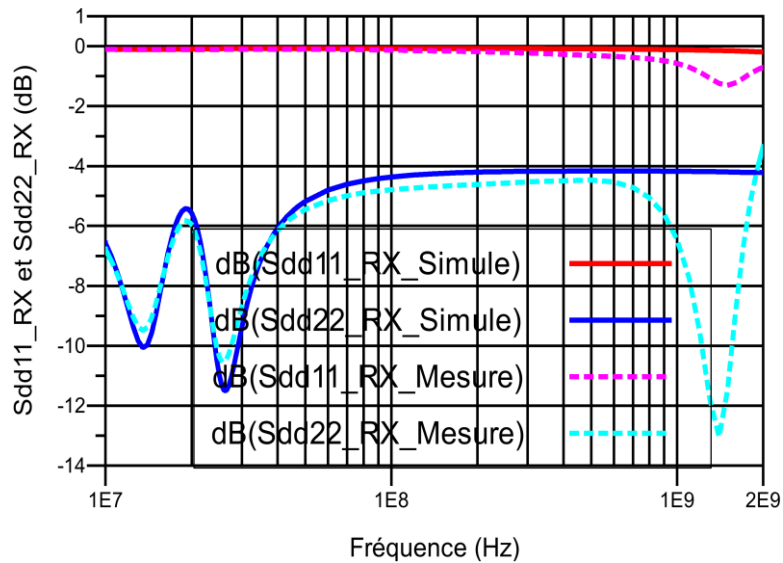


Figure 2.103: S_{dd11_RX} et S_{dd22_RX} en fonction de la fréquence du chemin RX

On note que les S_{dd11_RX} et S_{dd22_RX} simulés et mesurés sont strictement inférieurs à 0 dB dans toute la bande de fréquence de travail.

La figure 2.104 montre les coefficients de réflexion en entrée et sortie du mode commun différentiel.

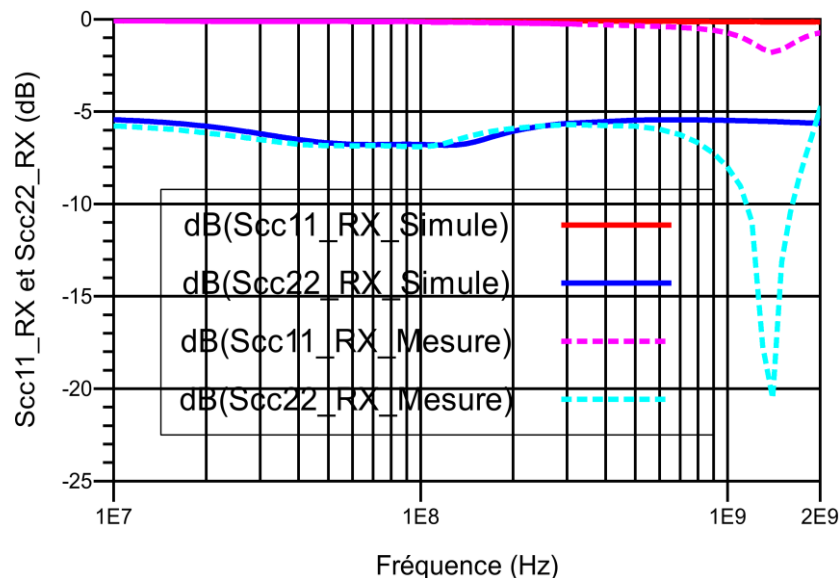


Figure 2.104: S_{cc11_RX} et S_{cc22_RX} en fonction de la fréquence du chemin RX

On a S_{cc11_RX} et S_{cc22} inférieurs à 0 dB. La courbe ci-dessous présente les coefficients de transmission du mode commun différentiel S_{cc21_RX} et S_{cc12_RX} mesurés et simulés.

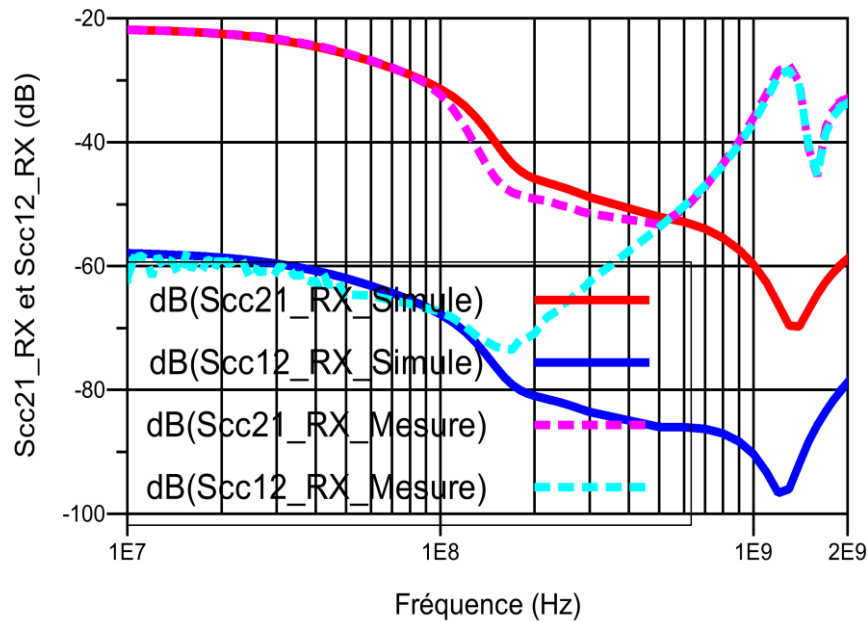


Figure 2.105 : Scc21_RX et Scc12_RX en fonction de la fréquence du chemin RX

Les courbes en pointillées correspondent aux résultats de mesure et les courbes en trait plein aux résultats de simulations. On note une égalité parfaite des Scc21_RX et Scc12_RX mesurés et simulés.

La figure 2.106 illustre le taux de réjection du mode commun du chemin RX de la puce.

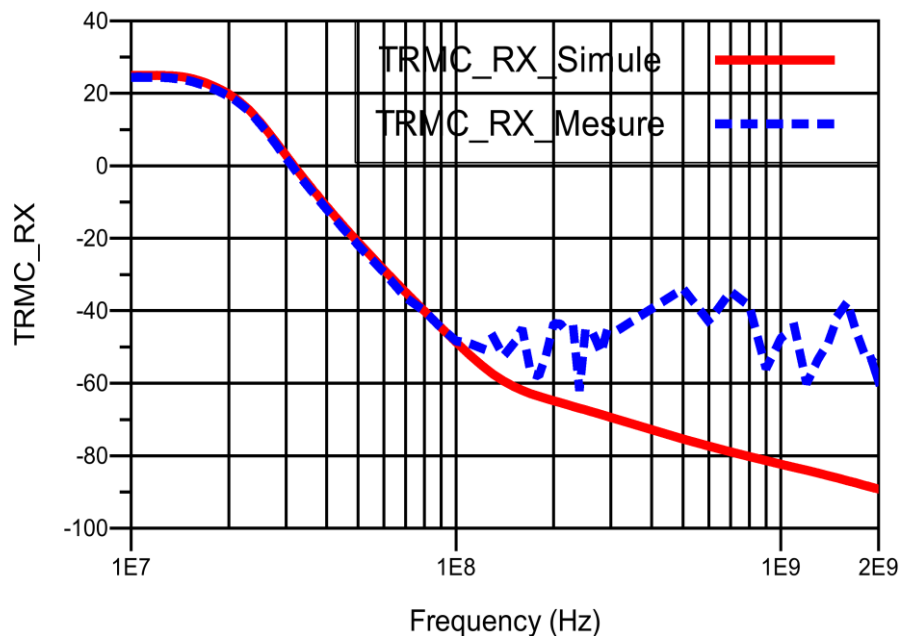


Figure 2.106: TRMC_RX en fonction de la fréquence du chemin RX

On a TRMC simulé qui est égale au TRCM mesuré dans les basses fréquences comme on peut le voir sur la courbe ci-dessus. On a un TRMC supérieur à 20 entre 10 et 20 MHz.

La figure 2.107 regroupe tous les coefficients de transmission mesurés du mode commun vers le mode différentiel (Sdcij_RX) et du mode différentiel vers le mode commun (Scdij_RX).

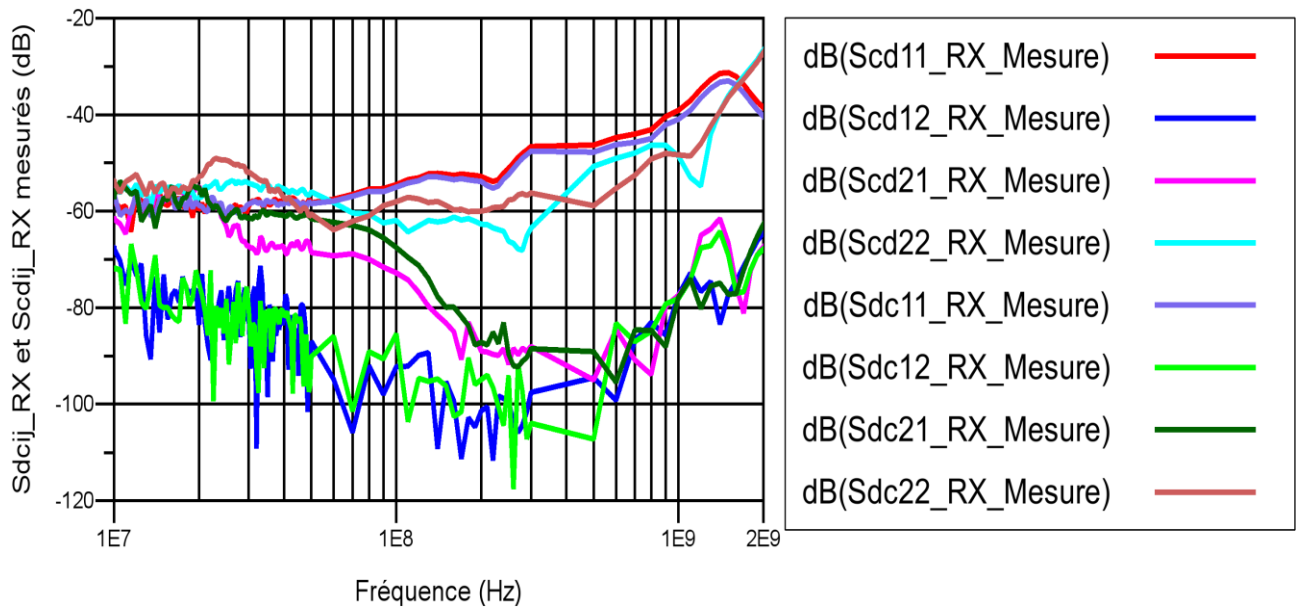


Figure 2.107 : Gain en puissance des conversions de mode en fonction de la fréquence du chemin RX

Ce résultats montre la qualité de notre circuit différentiel avec les Scdij et Sdcij inférieurs à -50 dB.

2.2.3.2. Résultats de mesure et de simulation du chemin TX de puce Transceiver_Chip

Dans cette section, nous présentons les performances du chemin TX de la puce Transceiver_Chip.

La figure 2.108 montre le gain en puissance différentiel du mode commun Sdd21_TX en fonction de la fréquence.

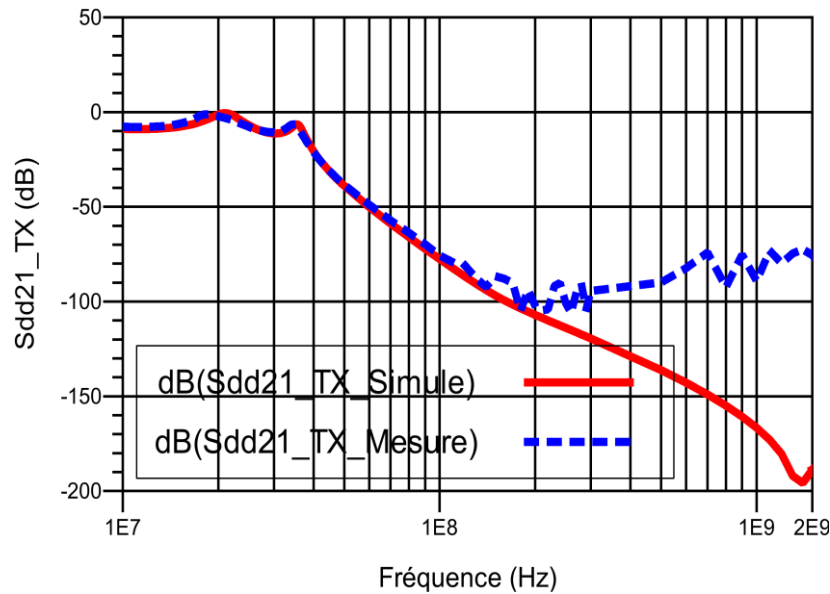


Figure 2.108 : Sdd21_TX en fonction de la fréquence du chemin TX

On note une très bonne réjection à l'image du chemin RX de la puce avec un gain simulé inférieur à -120 dB à partir de 300 MHz et un gain mesuré de l'ordre de -90 dB.

La courbe ci-dessous montre les coefficients de réflexion en entrée et en sortie du chemin TX de la puce.

Nous avons Sdd11_RX et Sdd22_RX strictement inférieurs à 0 dB. Donc le circuit n'oscille pas. De plus les résultats simulés sont identiques aux résultats de mesures à un unité près.

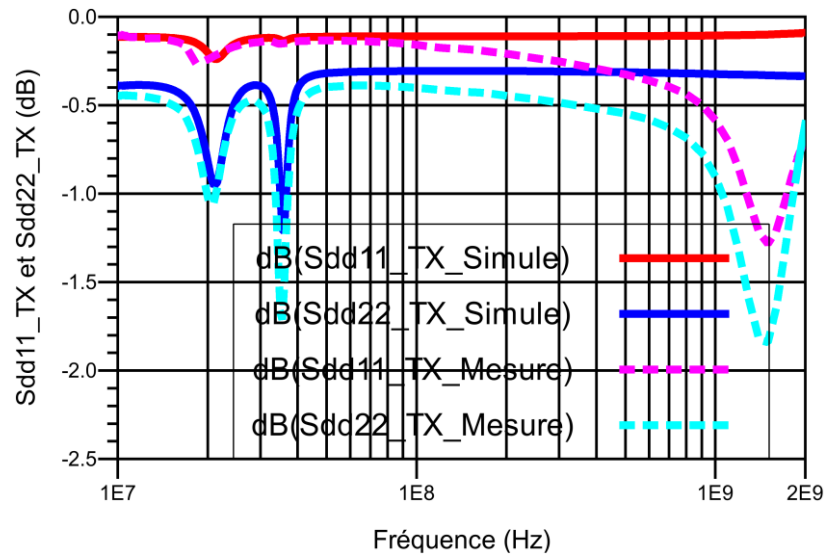


Figure 2.109 : Sdd11_TX et Sdd22_TX en fonction de la fréquence du chemin TX

La courbe ci-dessous présente les coefficients de transmission du mode commun différentiel Scc21_TX et Scc12_TX mesurés et simulés.

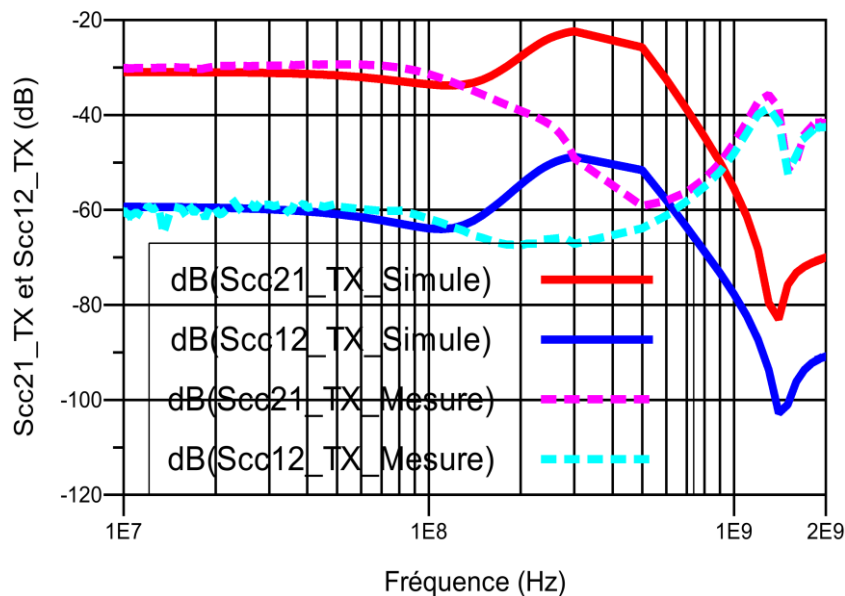


Figure 2.110: Scc21_TX et Scc12_TX en fonction de la fréquence du chemin TX

On a Scc21_TX égal à -30 dB et Scc12 égal à -60 dB sur la bande en basse fréquence. On note une variation de ces paramètres lorsqu'on monte en fréquence mais leurs valeurs restent faibles, inférieures à -20 dB.

La figure 2.111 montre les paramètres du mode commun Scc11_TX et Scc22_TX du circuit. Ils sont strictement inférieurs à 0 dB sur toute la bande de fréquence de travail.

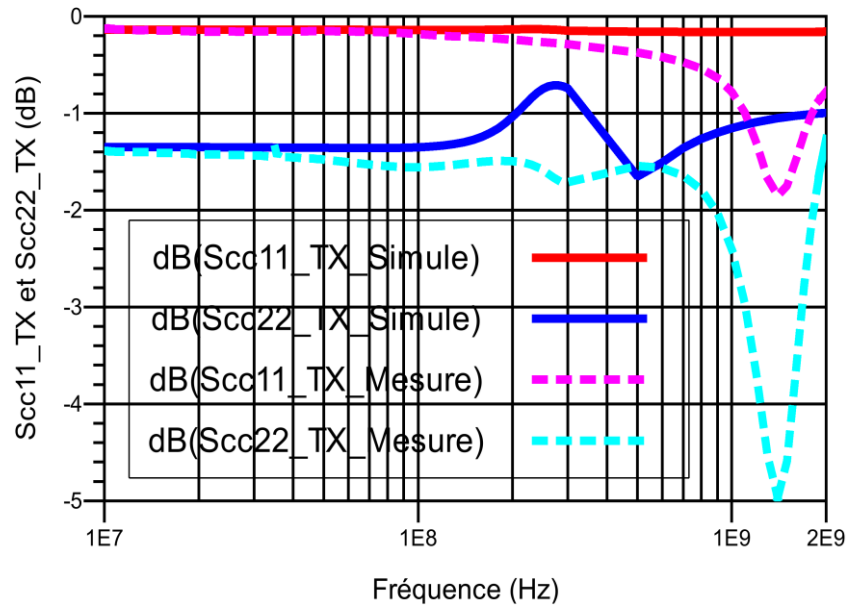


Figure 2.111 : Scc11_TX et Scc22_TX en fonction de la fréquence du chemin TX

Les taux de mode de réjection du mode commun mesuré et simulé du chemin TX de la puce sont présentés dans la figure 2.112 ci-dessous.

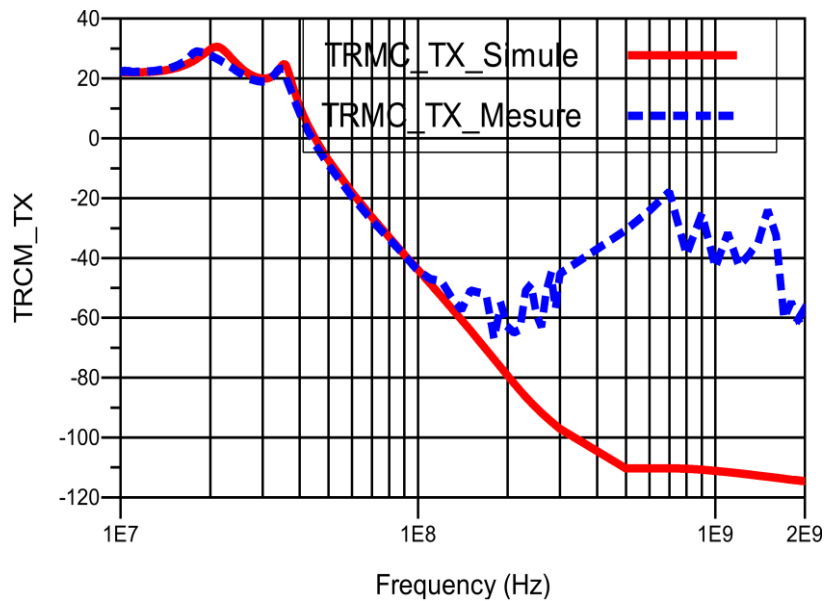


Figure 2.112 : TRMC_TX en fonction de la fréquence du chemin TX

Les résultats montrent que les taux de rejection mesuré et simulé sont identiques sauf pour de très faibles valeurs inférieures à -60 à cause de la limitation de notre appareil de mesure.

La figure 2.113 regroupe tous les coefficients de transmission mesurés du mode commun vers le mode différentiel (Sdcij_TX) et du mode différentiel vers le mode commun (Scdij_TX).

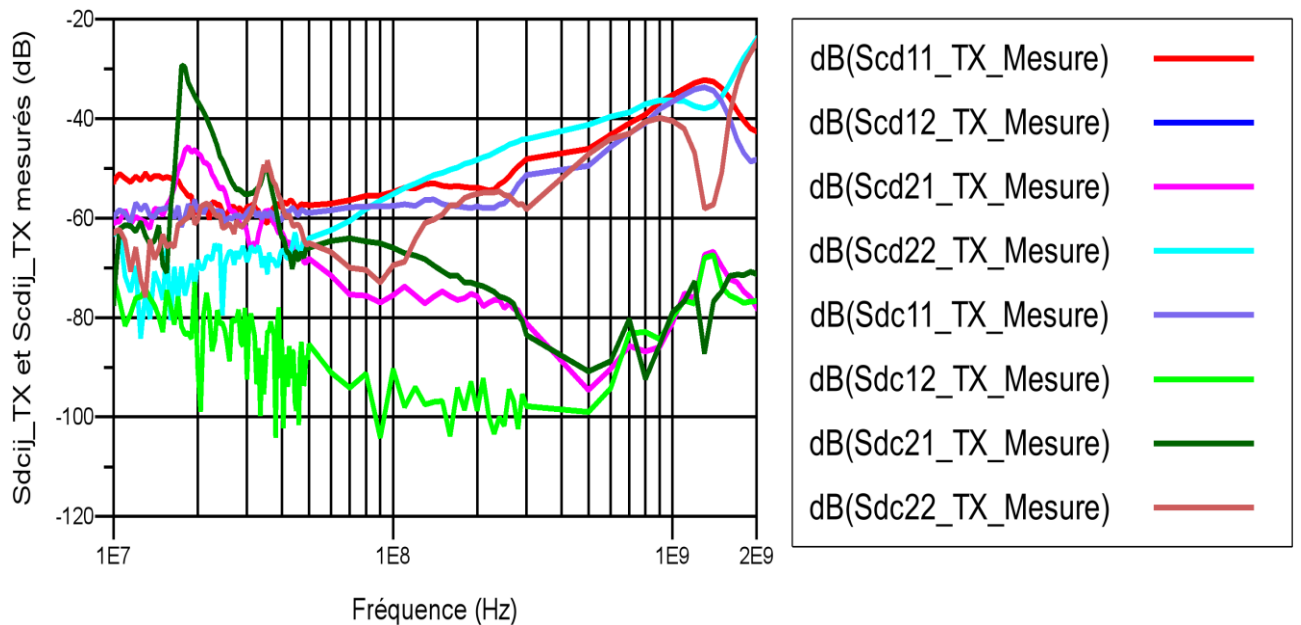


Figure 2.113 : Gain en puissance des conversions de mode en fonction de la fréquence du chemin TX

On a des Sdcij_TX et Sdcij_TX inférieurs à -30 dB sur toute la bande de fréquence de travail. Il faut noter que plus ces paramètres sont faibles mieux c'est parce que ce sont des signaux parasites qui ne contiennent aucune information utile.

La figure ci-dessous montre le masque du Transceiver_Chip. Il consomme une puissance égale à 85,5 mW et occupe une surface de 0,825 mm².

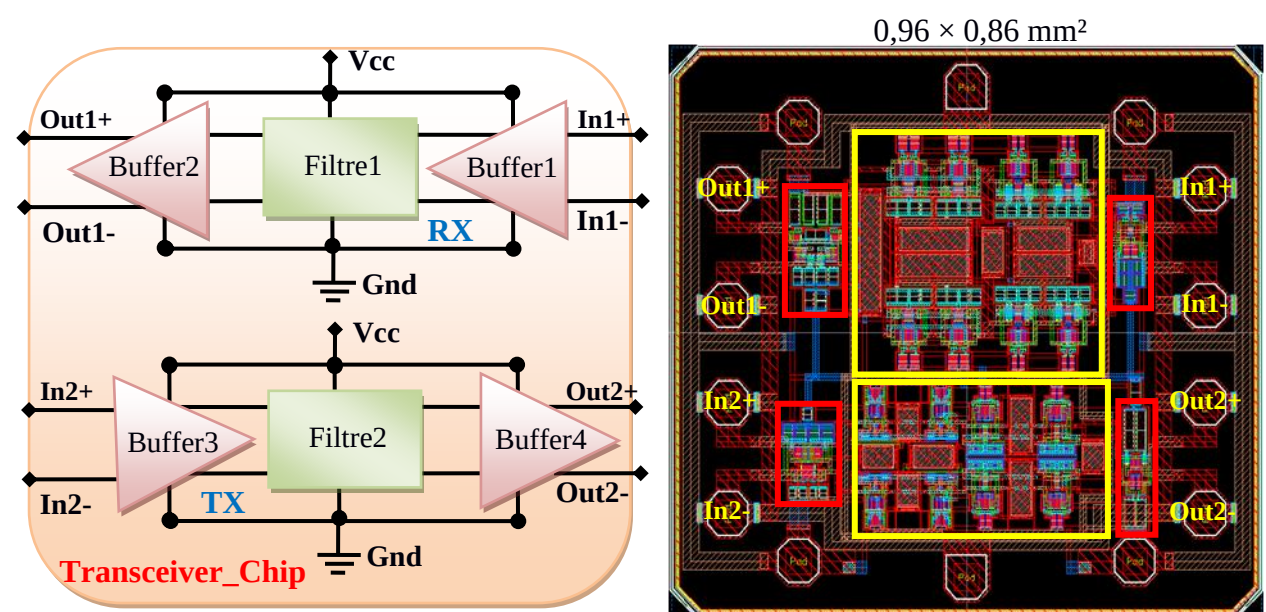


Figure 2.114 : Masque du Transceiver_Chip

Conclusion

Dans ce chapitre, un système de réjection d'harmonique de contrôle commande et un transceiver analogique numérique ont été réalisés à l'aide d'inductances actives intégrées basées sur des topologies à gyrateur en technologie SiGeC 0,25 μm de la bibliothèque QUBiC4Xi de NXP. Ces inductances ont permis la réalisation de filtres actifs différentiels utilisés dans le système pour SKA. Ce chapitre a montré la faisabilité de fonction de filtrage d'harmonique avec des inductances actives tout en conservant une bonne linéarité et une consommation acceptable. Cette étude a permis d'avoir une meilleure miniaturisation des circuits et un bon compromis entre la performance, la consommation et le coût qui sont les critères du projet SKA en raison de la taille importante du radiotélescope.

Chapitre 3 : Étude de la faisabilité d'un beamformer à temps de retard intégré dans la bande [10 MHz – 80 MHz] pour le projet NenuFAR

Introduction

LOFAR (LOw Frequency ARay) est un réseau de radioastronomie constitué de plusieurs dizaines de milliers d'antennes. Il est repartit en 48 stations, dont 40 installées aux Pays-Bas, 5 en Allemagne, une en Grande Bretagne, une en Suède et une en France (à la station de radioastronomie de Nançay). Agissant par interférométrie entre ces stations, LOFAR représente une rupture majeure en radioastronomie basses fréquences ; c'est un précurseur du radiotélescope SKA (Square Kilometre Array) qui sera construit dans les années 2020.

Le projet NenuFAR (New Extension in Nancay Upgrading loFAR) est une extension du réseau LOFAR. Il vient d'obtenir le label de « Pathfinder » (en Français « éclaireur ») par le projet SKA. Il permet d'observer le ciel aux longueurs d'onde les plus grandes accessibles depuis la terre (de 3,5 m à 30 m, soit à des fréquences de 10 à 85 MHz). Il exploite la station LOFAR française (FR606). Celle-ci consiste en deux jeux de 96 antennes. Ces antennes sont reliées à un back-end électronique, assurant un traitement local puis l'envoi des données, par une liaison à haut débit, vers Gröningen où un super-ordinateur les combine avec celles des autres stations du réseau. Ce back-end inclut une troisième série de 96 entrées, inutilisées jusqu'ici. NenuFAR y reliera 96 mini-réseaux de 19 antennes chacun [[Nenu14](#)]. NenuFAR est donc un réseau phasé.

La partie système concernant la remise en phase large bande fréquentielle [10 MHz – 85 MHz] pour l'étude et la réalisation de prototypes des mini-réseaux de 19 antennes est effectuée avec des câbles coaxiaux. Ces câbles coaxiaux ont l'avantage de palier facilement un temps de retard aérien, ou plus communément de remettre en phase les signaux provenant du « ciel » dans une large bande de fréquence donnée, avec une phase différente pour chaque point de fréquence. Cependant, ils ont l'inconvénient d'être encombrant et coûteux compte tenu du nombre important d'antennes à remettre en phase.

Dans ce travail, nous proposons de substituer ces câbles par des circuits électroniques appelés temps de retard. Ces derniers correspondent à des lignes micro-rubans modélisées à l'aide d'inductances actives et des capacités. L'intérêt de ces temps de retard est qu'elles sont

facilement intégrable et bas coût.

Ce chapitre a pour but de montrer la faisabilité de ces temps de retard à l'aide des inductances actives intégrées avec la technologie SiGeC 0,25 μm en vue de leurs utilisations pour remettre en phase les antennes du réseau NenuFAR.

Tout d'abord, un cahier des charges sera défini. En suite, nous définirons ce qu'est un temps de retard électronique et montrerons sa modélisation. Un temps de retard utilisant des inductances actives intégrées sera réalisé avant conclure le chapitre.

3.1. Cahier des charges

L'objectif est de réaliser un retard d'environ 3 ns avec une cellule LC (capacité-self-capacité) adaptée sur 50 Ohm (S_{11} et S_{22} inférieurs à -12 dB) avec un gain en puissance de l'ordre de 0 dB dans la bande passante [10 MHz - 80 MHz]. Le facteur de bruit du circuit ne doit pas excéder 10 dB dans toute la bande et le point de compression proche de 10 dBm. La consommation doit être raisonnable malgré l'utilisation d'inductances actives.

Pour avoir un temps de retard d'environ 15 ns, il est nécessaire de cascader entre 4 et 6 cellules de temps de retard LC.

Pour l'instrument NenuFAR, il faut environ 65 ns maximum (ou entre 60 nH et 70 nH selon le cas) pour remettre en phase deux antennes les plus éloignées dans un mini-réseau de 19 antennes, pour des signaux arrivant à 70° par rapport au zénith.

Il convient cependant de noter que l'objectif est de réutiliser ce circuit pour étudier la faisabilité d'un beamformer à temps de retard intégré. La figure ci-dessous montre le schéma de principe du beamformer intégrant quatre cellules de temps de retard.

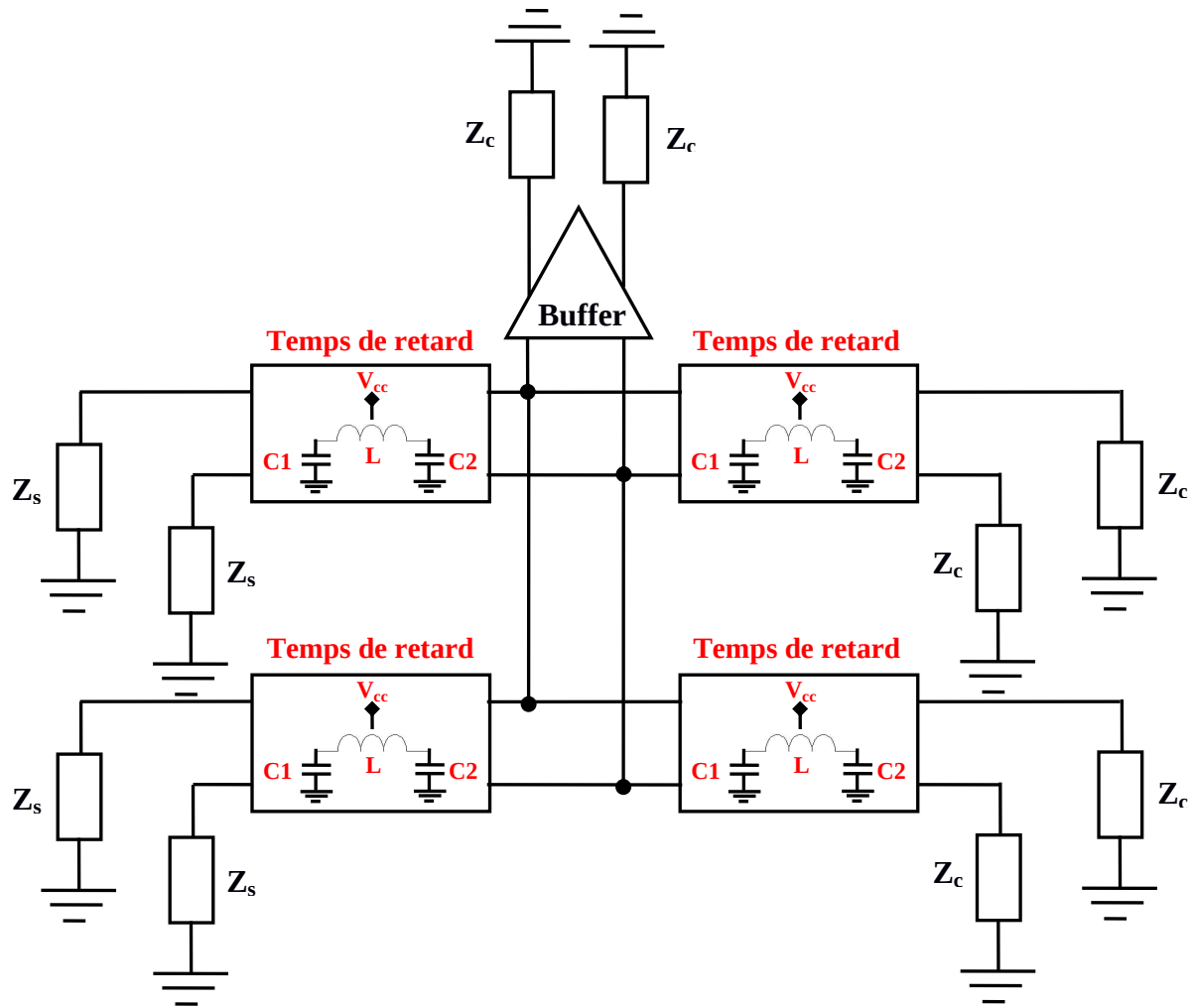


Figure 3.115 : Beamformer à temps de retard basé sur des inductances actives intégrées

3.2. Définition d'un retard électronique [Valk01]

Lorsqu'un signal $v(t)$ se propage dans une ligne (un câble coaxial par exemple), il met un retard pour arriver à la charge qui se trouve à l'autre l'extrémité de la ligne. Ceci n'est perceptible qu'en hautes fréquences où le retard devient comparable à la période du signal. Le retard est normalement accompagné d'une atténuation due à la résistance de la ligne. Le retard et l'atténuation peuvent être différents pour les différentes composantes (harmoniques) du signal. Une partie de l'énergie envoyée à la charge peut être retournée à la source, c'est la réflexion.

Ces effets sont négatifs, on cherche à les minimiser autant que possible. Pour diminuer le retard, on choisit une ligne maximalelement courte et une isolation de faible permittivité afin de diminuer la capacité de la ligne. Pour réduire l'atténuation, on choisit une ligne de faible

résistance équivalente dans toute la bande de fréquence du signal. Et pour éviter les réflexions, on branche à la ligne une charge Z_L égale à l'impédance caractéristique de la ligne Z_c .

L'impédance caractéristique Z_c de la ligne est égale à celle avec laquelle il faut la charger pour que son impédance d'entrée Z_e soit égale à Z_c .

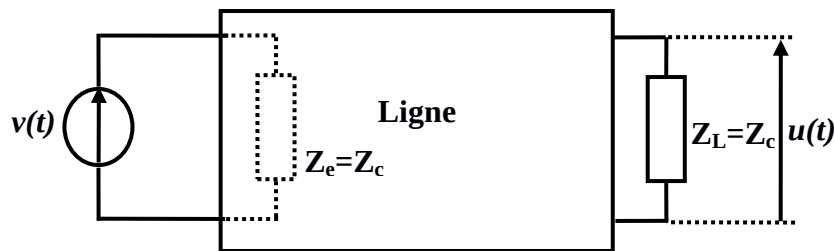


Figure 3.116 : Une ligne de retard

Un retard peut parfois être utile et souhaitable. Dans le cas de l'oscilloscope, par exemple, c'est le signal mesuré qui est utilisé pour déclencher la génération d'une tension de balayage synchrone à lui-même. L'élaboration de la tension de balayage prend un certain temps. Pour que le signal arrive au tube cathodique en même temps avec la tension de balayage, il faut que le signal soit retardé.

Pour réaliser les lignes de retard, on utilise généralement une fonction électronique appelée retard. Les principaux paramètres de ces lignes sont le retard τ (tau) et sa tolérance, l'impédance caractéristique Z_c et l'atténuation. Son schéma équivalent, comme celui d'une ligne quelconque est une liaison en cascade de plusieurs cellules élémentaires comme suit :

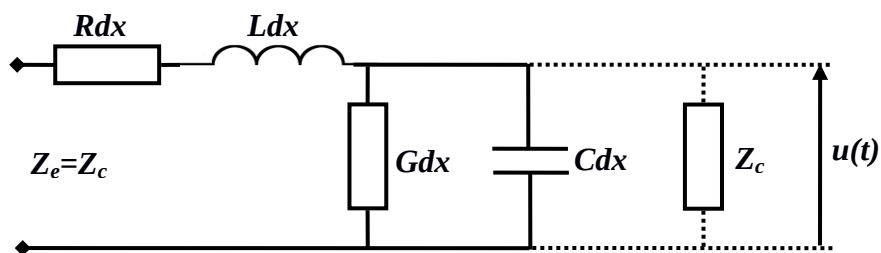


Figure 3.117 : Schéma équivalent d'une ligne

Dans ce schéma, R , L , G et C représentent respectivement, la résistance, l'inductance, la conductance et la capacité linéique par unité de longueur de la ligne et dx est la longueur du tronçon représentée par une cellule, laquelle est très petite.

Si le dernier tronçon est chargé par une impédance Z_c , son impédance d'entrée sera égale à Z_c ; le tronçon précédent lui est identique sera donc chargé par une impédance égale à Z_c et son impédance d'entrée sera égale à Z_c et ainsi de suite jusqu'au premier tronçon. Par conséquent, l'impédance d'entrée de la ligne sera elle aussi égale à Z_c .

Le comportement d'une telle ligne peut être décrit par un système d'équations différentielles. Si on néglige la résistance R et la conductance G des pertes, la solution de ce système s'écrit comme suit :

$$Z_c = \sqrt{\frac{L}{C}} \quad \text{et} \quad c = \frac{1}{\sqrt{LC}}$$

Où c est la vitesse de propagation du signal dans la ligne. Pour arriver au bout d'une ligne de longueur x , le signal prendra un temps τ en seconde égal à :

$$\tau = x \times \sqrt{LC}$$

- Si la ligne est sans perte, l'amplitude du signal ne sera pas atténuée par la ligne. La tension de sortie u sera donc égale à la tension d'entrée retardée de τ secondes.

$$u(t) = v(t - \tau)$$

- Si le signal est périodique, il peut être décomposé en série de Fourier. Si sa composante fréquentielle $f = \omega/2\pi$ est :

$$v(t) = V_m \sin \omega t$$

La composante de la même fréquence à la sortie de la ligne sera :

$$u(t) = U_m \sin \omega(t - \tau) = U_m \sin(\omega t - \varphi) \text{ avec}$$

$$\varphi = -\omega\tau$$

φ est la phase du signal. La fonction de transfert de la ligne peut s'écrire sous sa forme exponentielle par :

$$T(f) = T_m e^{j\varphi} = \frac{U_m}{V_m} e^{-j\omega\tau} \text{ avec}$$

$$T_m = \frac{U_m}{V_m}$$

Pour une ligne sans perte, $T_m=1$ et τ dépend de la fréquence. Le retard τ est équivalent à un déphasage linéaire proportionnel à la fréquence.

- En réalité, il existe toujours des pertes. Ces dernières deviennent non négligeables en hautes fréquences, en résultat de quoi, T_m diminue, l'impédance d'entrée de la ligne devient complexe et différente de l'impédance de sortie. Les harmoniques d'ordre supérieur sont affaiblis, des réflexions apparaissent et la forme du signal de sortie u devient différente de la forme du signal d'entrée v . Il y a donc une fréquence maximale d'utilisation de la ligne.

Dans notre cas, nous souhaitons remettre en phase les signaux venant du ciel, reçus par plusieurs antennes en vue d'un traitement de données synchrone. En effet, ces signaux sont reçus avec des phases distinctes. Ces dernières suivent en fonction de la fréquence la règle d'un temps de retard :

$$\varphi_1 = -2\pi\tau_1 f_1, \varphi_2 = \varphi_1 + 2\pi\tau_2(f_1 - f_2), \dots, \varphi_n = \varphi_1 + 2\pi\tau_n(f_1 - f_n)$$

Où $\varphi_1, \varphi_2, \dots, \varphi_n$ et $\tau_1, \tau_2, \dots, \tau_n$ sont respectivement les déphasages en degré et les retards aux fréquences $f_1, f_2, \dots, f_n$. Cependant, $\tau_1 = \tau_2 = \dots = \tau_n = \tau$ est constant pour une large bande de fréquences et $f_1 < f_2 < \dots < f_n$.

Le temps de retard est différent du temps de propagation de groupe. Ce dernier définit la tangente (la pente) de l'évolution de la phase en fonction de la fréquence et vaut $2\pi f$. Cependant, très souvent, la différence de temps de retard pris entre deux circuits électroniques de même type suit les valeurs du temps de propagation de groupe. Pour les différencier, ce sont surtout les fluctuations de ces deux temps en fonctions de la fréquence qui sont différentes. Les fluctuations du temps de retard en fonction de la fréquence sont plus faibles que les fluctuations du temps de propagation de groupe.

Dans les équations précédentes, on note que la phase φ est négative. Un premier problème peut apparaître, c'est-à-dire qu'on peut dépasser -180° pour un temps de retard τ élevé. Or, fréquemment la phase doit être comprise entre -180 et 180° , ce qui peut causer des erreurs de calcul. Pour ce calcul uniquement avec des « logiciels fréquentiels », il faut s'assurer que la fréquence f_1 soit suffisamment faible pour que φ soit inférieure à -180° . Par exemple, pour un retard $\tau_1 = 30$ ns, et une fréquence $f_1 = 20$ MHz, $\varphi_1 = -216^\circ$, un logiciel de simulation fréquentielle va renvoyer $-216+360 = 144^\circ$, ce qui est faux. Ceci pour respecter la continuité (avoir une phase comprise entre -180 et 180°). Et le logiciel va continuer de calculer la phase en fonction de la fréquence avec un premier point φ_1 faux. Cela est aussi vrai pour une mesure avec un analyseur de réseau.

Un autre cas, pratiquement identique au premier, bien que φ_1 soit à la bonne valeur, φ_n à une fréquence fn sera aussi coincée entre -180° et 180° . Pour ce cas, une simple fonction existe et remet φ_n à sa vraie valeur, au vu qu'il est strictement impossible physiquement d'avoir une discontinuité dans la phase entre deux fréquences de valeurs quasiment nulles.

3.3. Création d'un temps de retard électronique

Il existe plusieurs méthodes pour créer un temps de retard. L'objectif de cette section est d'énumérer les différents moyens permettant de créer un temps de retard et d'en choisir le moyen plus adapté à notre cas de figure.

Pour un câble coaxial parfait et sans pertes, le temps de retard est constant quelque soit la fréquence, dans la limite de la bande d'utilisation du câble (le retard d'un câble avec pertes ohmiques « penche » légèrement en fonction de la fréquence, cette pente étant proportionnelle aux pertes ohmique du câble, et à ses performances). Pour notre cas, seule la bande de fréquence d'un instrument est intéressante, et la phase ou déphasage d'un circuit électronique, qui respecte la valeur d'un temps de retard dans une bande de fréquence donnée, ressemble à la figure suivante :

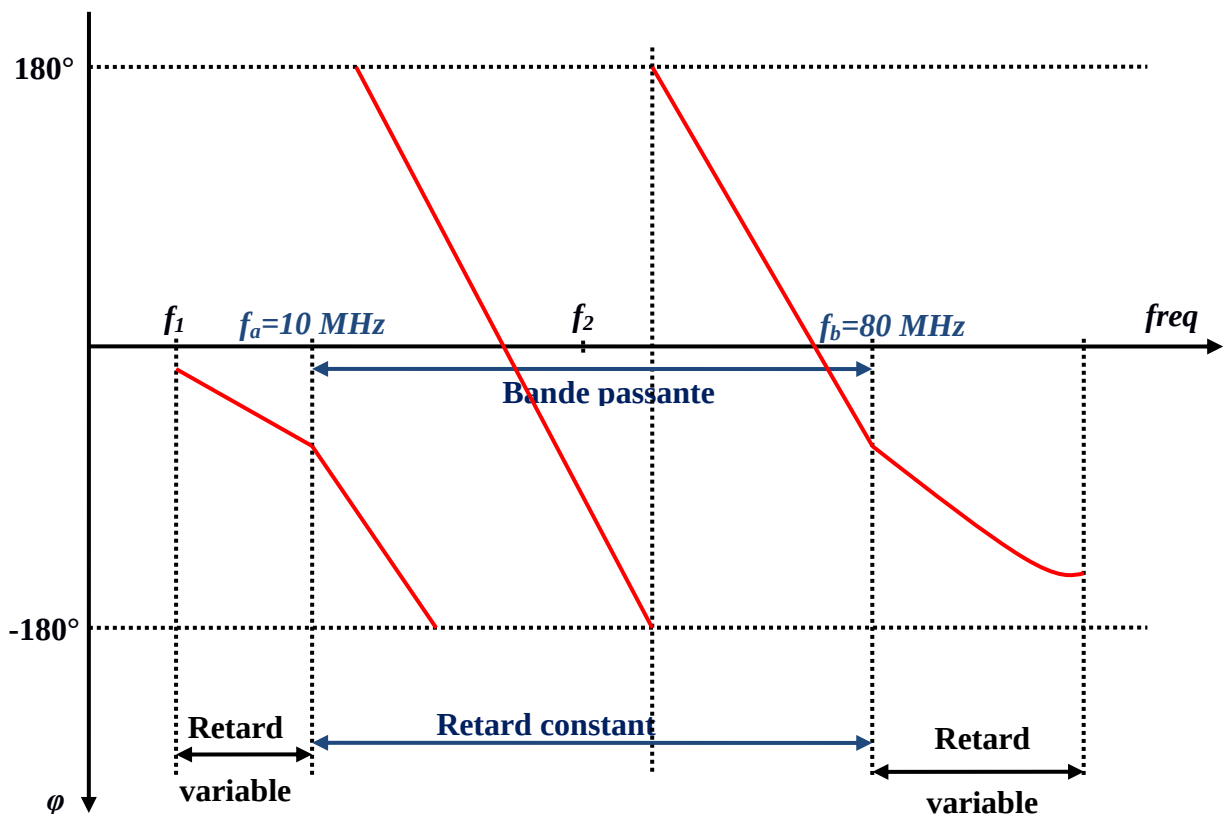


Figure 3.118 : Déphasage d'un circuit électronique

Et si on applique la fonction d'interpolation permettant d'avoir une continuité dans la bande, la courbe précédente devient :

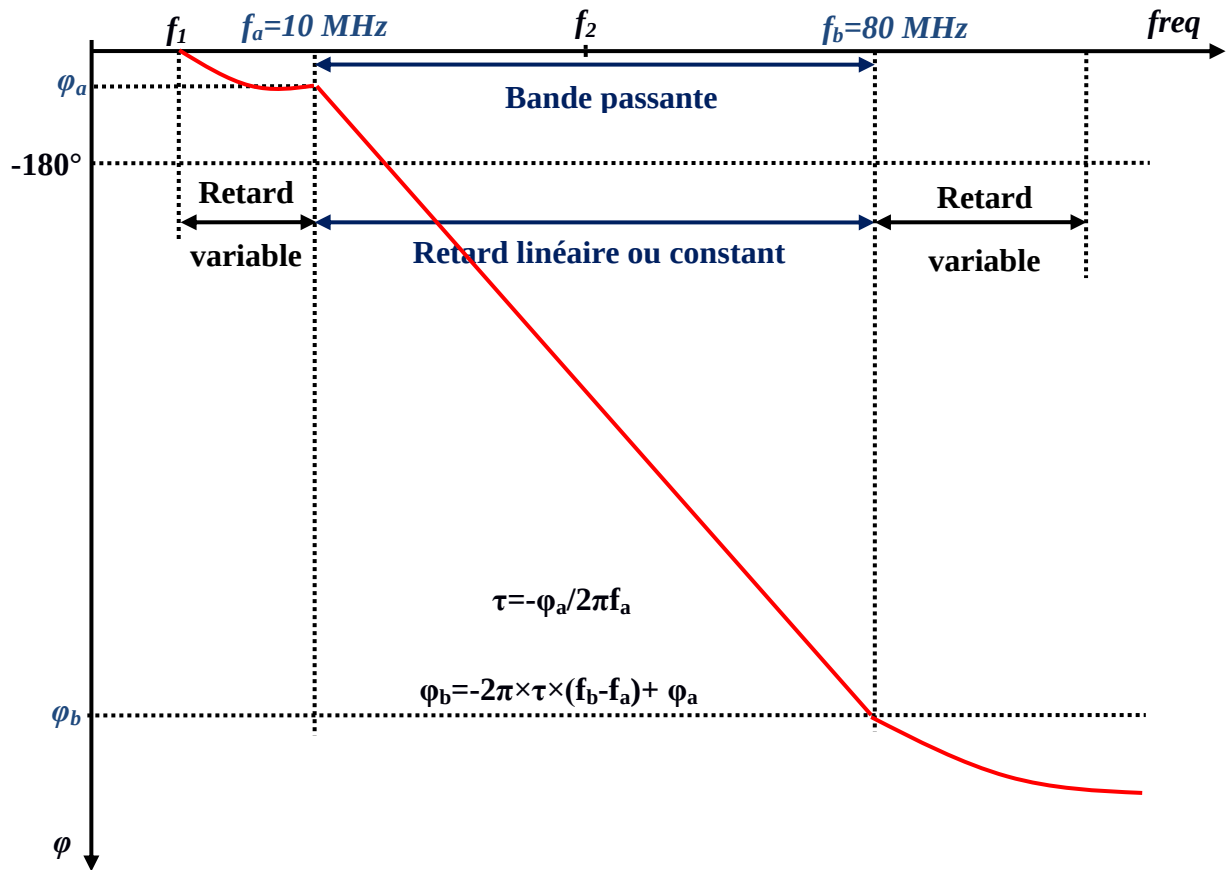


Figure 3.119 : Déphasage continu d'un circuit électronique

Pour plusieurs temps de retard correspondant à plusieurs retards aériens, la figure ressemble à :

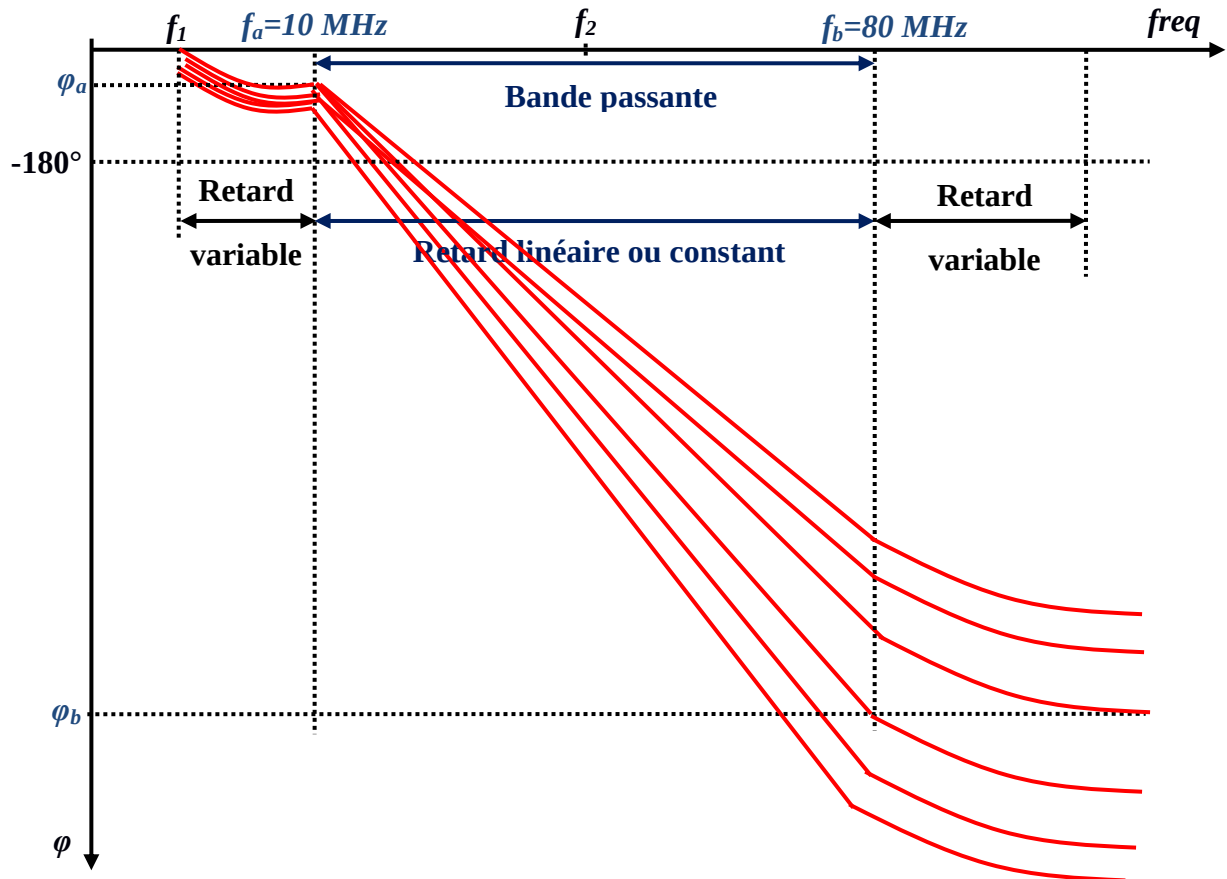


Figure 3.120 : Plusieurs temps de retard correspondant à plusieurs retards aérien

3.3.1. Fibre optique et câble coaxial

La solution la plus simple consiste à utiliser de la fibre optique ou le câble coaxial. Dans les basses fréquences, par exemple [10 MHz – 80 MHz], ces câbles deviennent rapidement très grands, relativement onéreux et encombrants.

Or

$$c = \frac{d}{\tau} \cong 2 \times 10^8 \text{ m/s}$$

c étant la vitesse à laquelle le signal se déplace dans une fibre optique ou un câble coaxial, d la distance parcourue par l'onde et τ le temps de retard. La longueur du câble est donc égale à :

$$d = c \times \tau$$

Selon la répartition des antennes, la différence du temps de retard du signal capté par une

antenne A par rapport à une autre antenne B, peut aller jusqu'à 50 ns. Il faut alors prévoir 10 m de câble pour remettre en phase les signaux provenant à la fois de A et de B. Ceci peut s'avérer coûteux si le nombre d'antenne est important. Si l'on considère un instrument radiotélescope comme NenuFAR, où 1824 antennes sont déployées, le coût devient élevé. A cela s'ajoute le prix des connecteurs SMA par exemple, pour relier les câbles entre eux, mais aussi le blindage de tous ces câbles, provoquant un surcoût considérable.

Pour simplifier l'aspect système, on peut utiliser à la place des fibres optiques ou des câbles coaxiaux des lignes micro-rubans.

3.3.2. Lignes micro-rubans

Les lignes micro-rubans (ou microstrip) peuvent permettre de simplifier l'aspect système des temps de retard. Cette solution peut être déployée pour des bandes de fréquence au-dessus de 200 MHz. Cependant, dans la bande [10 MHz – 80 MHz], on remarque rapidement que ces lignes devront être très longues, provoquant des cartes de surface très grandes au-delà du mètre carré pour 19 antennes par exemple. L'intégration est alors inenvisageable à 10 MHz.

Pour amoindrir le coût et faciliter l'intégration, on peut recourir à d'autres méthodes, par exemple, à la modélisation de ces lignes micro-rubans par des circuits passifs ou actifs (formés de capacités et de selfs).

3.3.3. Circuits passifs

Une manière de créer un temps de retard en étant quasiment sûr de sa valeur par le calcul de la phase, sans utiliser une ligne (ou un câble), est tout simplement de reproduire la ligne par sa modélisation électronique avec des éléments « passifs ». Si l'on fait abstraction des pertes ohmiques, un tronçon de ligne (ou de câble) se modélise de la manière suivante :

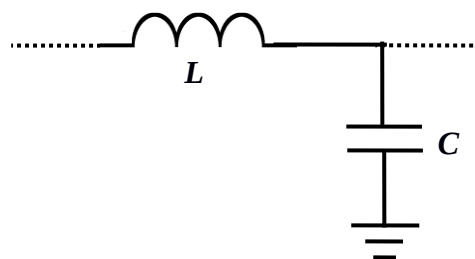


Figure 3.121: Modélisation d'un tronçon de ligne sans pertes

Cependant, l'utilisation des composants passifs L et C pour créer un retard fait qu'on sera plus

exposé aux erreurs sur la valeur du retard et du gain RF du signal. Pour créer un temps de retard avec une cellule LC, les valeurs de L et de C se déterminent en fonction :

- De la bande de fréquence et de la fréquence minimale de la bande
- Du temps de retard voulu
- De l'adaptation d'impédance de charge et de source
- De l'erreur maximale voulue

La figure 3.122 est un filtre LC modélisant une ligne micro-ruban chargée par une impédance de source Z_s en entrée et une impédance de charge Z_{ch} en sortie.

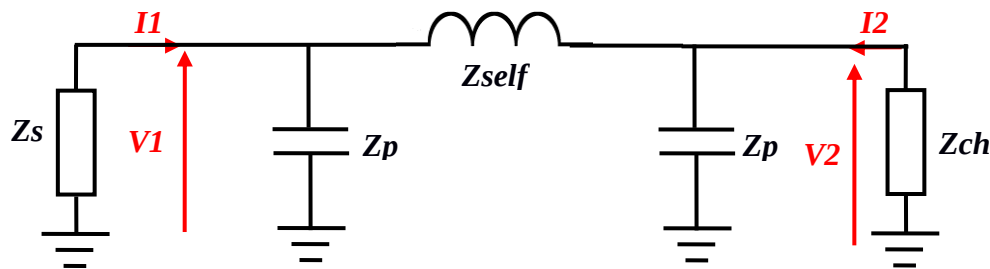


Figure 3.122 : Filtre LC modélisant une ligne micro-ruban chargée par Z_s en entrée et Z_{ch} en sortie

Au vu de la topologie qui est celle d'un filtre passe-bas de type Butterworth, il faut veiller à ne pas créer une valeur de retard en filtrant dans la bande. Cependant, avoir une valeur de retard constante avec une erreur faible dans la bande de fréquence voulue est quasi impossible.

Les erreurs maximales de fluctuation du gain en fonction de la fréquence font aussi partis du cahier des charges pour créer un temps de retard large bande. Ce dernier point représente toute une grande difficulté, souvent limitatif à lui tout seul pour avoir une grande valeur de temps de retard avec une seule cellule LC. Ainsi pour avoir une grande valeur de temps de retard, il faut cascader plusieurs cellule LC.

Pour étudier ce filtre LC, supposons que :

- les impédances Z_s et Z_{ch} sont équivalentes aux ports de paramètres S terme 1 et terme 2 respectivement
- les capacités Z_p sont égales à la capacité C ($Z_p = C$)
- la self discrète $Z_{self} = L$

On cherche ainsi à étudier les paramètres S du filtre LC entre les termes 1 et 2. On déterminera le temps de retard absolu suivant :

$$\tau_{\varphi} = -\frac{\varphi(S_{21})}{\omega} \quad (a)$$

Avec $\varphi(S_{21})$ la phase du système en degré ou en radian, ω la pulsation en rad/s et τ_{φ} qui correspond au temps de retard en seconde.

Le calcul de la phase de S_{21} montre une modélisation adéquate du temps de retard. Il ne faut pas que la self discrète utilisée prenne trop de place sur la puce. En effet, à une fréquence de 10 MHz, la self discrète peut être trop grosse pour être intégrée.

Nous déterminerons aussi le temps de retard relatif qui s'exprime comme suit :

$$\tau_{relatif} = -\frac{\varphi(S_{n21}/S_{021})}{\omega}$$

Où S_{021} est le coefficient de transmission de l'antenne de référence et S_{n21} celui d'une autre antenne, n par exemple.

C'est surtout cette définition de temps de retard qui compte et qui sera utilisée.

Pour déterminer le paramètre S_{21} et d'en déduire la phase, il faut effectuer le calcul suivant :

Posons $Y_p = \frac{1}{Z_p}$ et $Y_s = \frac{1}{Z_s}$, on peut en déduire :

$$\begin{cases} I_1 = Y_p V_1 + Y_s (V_1 - V_2) \\ I_2 = Y_p V_2 - Y_s (V_1 - V_2) \end{cases}$$

Or, $I_1 = a_1 - b_1$, $I_2 = a_2 - b_2$, $V_1 = a_1 + b_1$ et $V_2 = a_2 + b_2$. On passe aux impédances réduites $y_s = \frac{Y_c}{jL\omega}$, $y_p = Y_c jC\omega$ et en choisissant $Z_s = Z_c = Z_{ref} = 50$ Ohm comme impédance de référence. Y_c est l'admittance de référence. En remplaçant I_1 , I_2 , V_1 et V_2 on obtient :

$$\begin{cases} a_1 - b_1 = y_p(a_1 + b_1) + y_s(a_1 + b_1 - a_2 - b_2) \\ a_2 - b_2 = y_p(a_2 + b_2) - y_s(a_1 + b_1 - a_2 - b_2) \end{cases}$$

On sait que $S_{21} = \left. \frac{b_2}{a_1} \right|_{a_2=0}$ et $S_{11} = \left. \frac{b_1}{a_1} \right|_{a_2=0}$ ce qui implique :

$$\begin{cases} 1 - S_{11} = y_p(1 + S_{11}) + y_s(1 + S_{11} - S_{21}) \\ -S_{21} = y_p(S_{21}) - y_s(1 + S_{11} - S_{21}) \end{cases}$$

Il ne reste plus qu'à déduire S_{21} en résolvant ces équations à 2 inconnues.

$$S_{21} = \frac{2y_s}{(1 + y_s + y_p)^2 - y_s^2}$$

En remplaçant, y_s et y_p par leurs expressions on obtient :

$$S_{21} = \frac{2Y_C}{1 + 2Y_C - 2Y_C LC \omega^2 + jY_C^2(2C\omega - L^3\omega^3)}$$

Pour avoir la phase de S_{21} , il suffit de calculer son argument qui est égal à :

$$\varphi(S_{21}) = -\arctan\left(\frac{Y_C^2(2C\omega - L^3\omega^3)}{1 + 2Y_C - 2Y_C LC \omega^2}\right) \quad (b)$$

Il faut maintenant remplacer (b) dans l'équation (a) pour trouver le temps de retard :

$$\tau_\varphi = \frac{\arctan\left(\frac{Y_C^2(2C\omega - L^3\omega^3)}{1 + 2Y_C - 2Y_C LC \omega^2}\right)}{\omega}$$

Un bon temps de retard relatif se caractérise par les deux hypothèses suivantes :

- Une égalité des gains entre un temps de retard n et un temps de retard de référence
- La différence de phase ϕ entre deux fréquences doit être : $\frac{\varphi(\varepsilon \times f_1)}{\varphi(f_1)} = \varepsilon$ avec f_1 la fréquence du temps de retard.

D'après ces deux conditions, on peut dire que l'on obtient bien un temps de retard avec le réseau LC (en théorie, pour modéliser correctement une ligne, il faut que le réseau LC soit répété à l'infini). Aussi, pour mieux miniaturiser le réseau LC, la self peut être substituée par une cellule active (self active).

3.3.4. Circuits actifs

On remplace les selfs discrètes du filtre LC par des inductances actives qui prennent moins de place lors de l'intégration dans la puce. Pour créer une inductance active, on utilise le montage en gyrateur de deux amplificateurs à transconductance différentiels (AT). La figure 3.123 montre le schéma du montage en gyrateur :

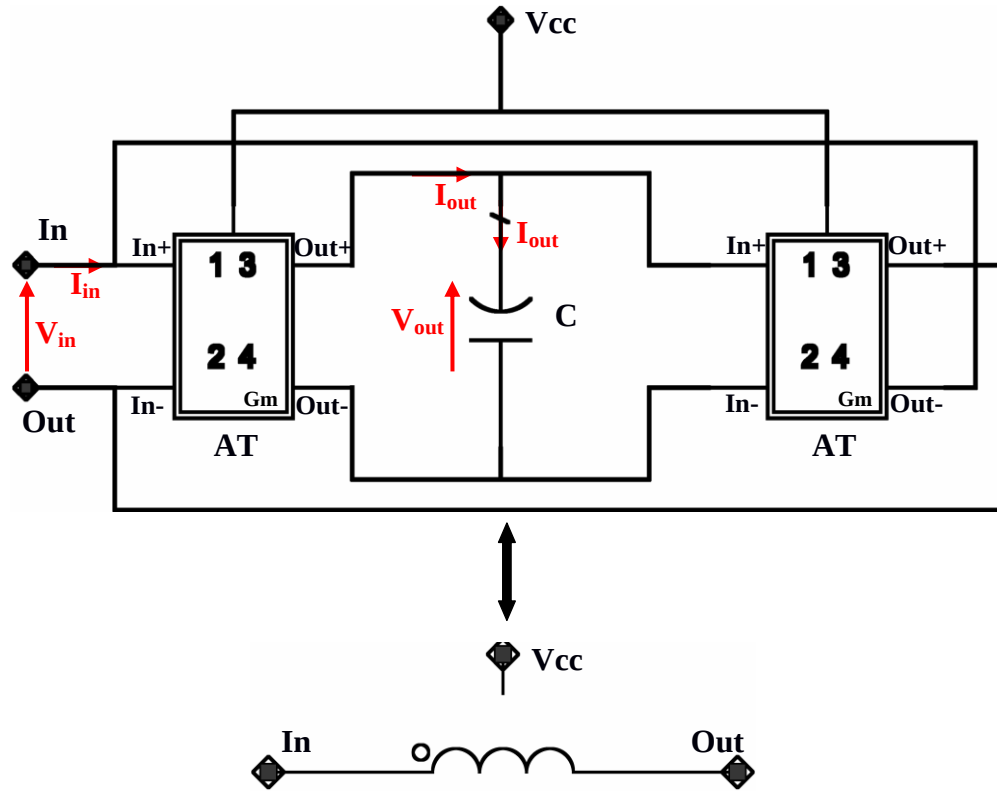


Figure 3.123 : Montage en gyrateur-C avec 2 AT d'une inductance active

L'objectif est de montrer que ce circuit correspond bien à une inductance. Pour ce faire, il faut déterminer son impédance d'entrée. En effet, nous avons montré dans le premier chapitre que l'impédance d'entrée de ce type de montage gyrateur s'écrit comme suit :

$$Z_{in} = \frac{V_{in}}{I_{in}} = j\omega \frac{C}{G_{m1} \cdot G_{m2}}$$

Avec C , la capacité du montage, G_{m1} et G_{m2} les transconductances des amplificateurs et ω la pulsation.

On remarque que l'impédance ramenée par ce montage est analogue à une inductance pure de la forme $jL\omega$ avec :

$$L = \frac{C}{G_{m1} \cdot G_{m2}}$$

Ce résultat montre la possibilité de concevoir des temps de retard faisant appel à des inductances sans utiliser des selfs discrètes.

On voit que pour augmenter la valeur de la self (qui permettra de créer un temps de retard

plus grand), il faut que la capacité C soit grand et que les G_m des amplificateurs soient petits.

On choisit d'utiliser la modélisation avec des filtres LC pour créer un temps de retard. Mais il reste à déterminer si les selfs actives sont plus intéressantes que les selfs discrètes. C'est pourquoi je vais d'abord étudier et simuler les selfs actives pour mettre en avant leurs caractéristiques.

3.4. Réalisation d'un temps de retard pour le réseau NenuFAR à l'aide d'inductances actives intégrées

Les transistors utilisés pour la réalisation des ces inductances sont des bipolaires de type NPN de la technologie SiGeC de NXP. Plusieurs topologies d'amplificateur à transconductances (AT) sont à notre disposition :

- Montage différentiel simple : topologie émetteur commun ou collecteur commune
- Montage différentiel cascode : c'est le montage simple à laquelle on cascade une topologie base commune
- Montage à 2 étages (transistors cascades) : C'est deux fois le montage simple, mais dont le deuxième étage est différent du premier. Ce montage forme 2 amplificateurs à transconductance à lui tout seul où chaque étage est un AT différent de l'autre.

Par ailleurs, des transistors CMOS peuvent aussi être utilisés pour créer des inductances actives.

Cependant, dans nos cas, la réalisation de ce temps de retard est basée sur des inductances actives utilisant la topologie montage différentiel simple. L'objectif est de montrer que l'on peut réaliser un retard avec des transistors bipolaires de type NPN tout en garantissant les résultats demandés au cahier des charges.

3.4.1. Simulation des inductances actives

L'amplificateur à transconductance à montage différentiel simple utilisé est présenté sur la figure suivante :

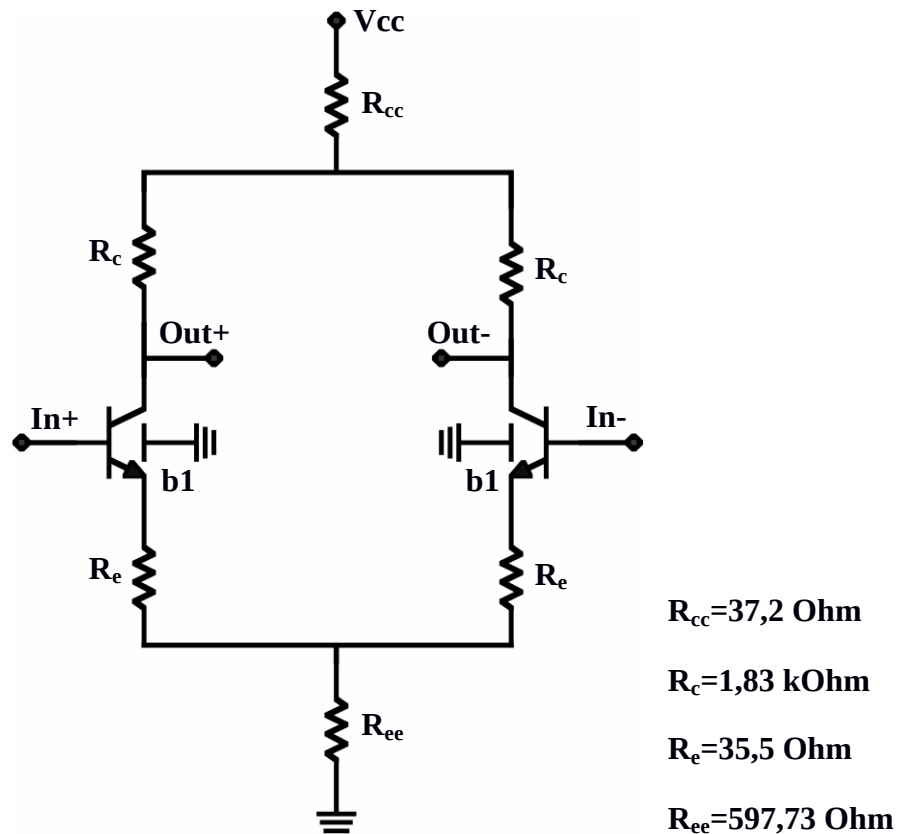


Figure 3.124 : Montage différentiel simple de l'AT

Il s'agit d'un montage différentiel simple basé sur des transistors bipolaires de type NPN montés en émetteur commun. Les résistances R_{cc} et R_c servent de polarisation. Les résistances R_e sont des résistances de dégénérescence et permettent de diminuer le G_m de l'amplificateur ce qui augmente la valeur de l'inductance.

Cet amplificateur est utilisé dans le circuit simulant une inductance active illustré à la figure 3.125 ci-dessous :

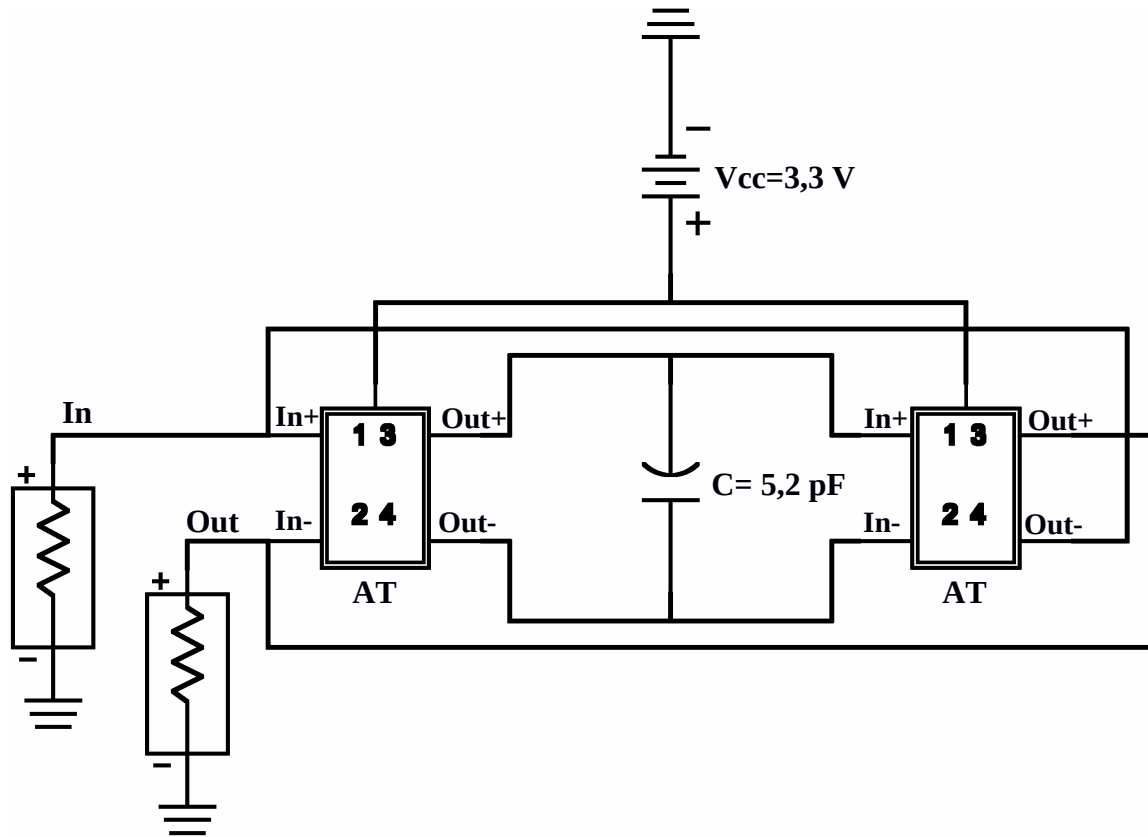


Figure 3.125: Circuit de simulation de l'inductance active

Cette inductance est réalisée à l'aide de l'amplificateur à transconductance précédente (figure 3.124). Ce dernier est monté en gyrateur avec une capacité $C=5,2$ pF qui, par effet d'inversion d'impédance permet de réaliser l'inductance.

La figure 3.126 montre les résultats de simulation du circuit de la figure 3.125 (les Lij de l'inductance) en fonction de la fréquence entre 10 et 80 MHz. Les ports d'entrée-sortie sont sur 50 Ohm.

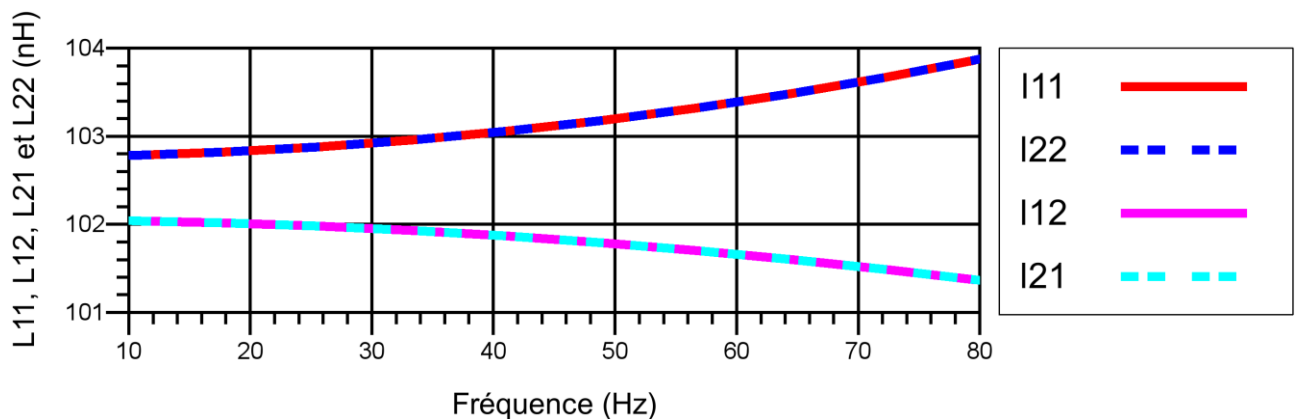


Figure 3.126 : les L_{ij} de l'inductance active

La figure montre des inductances L_{ij} comprises entre 101 et 104 nH dans toute la bande de fréquence. On note que $L_{11}=L_{22}$ et $L_{12}=L_{21}$. Nous avons une différence d'environ 0,5 à 2,5 nH entre L_{11} et L_{12} par exemple, ce qui est normal. Cette différence est due aux imperfections du montage et aux erreurs de simulation. C'est seulement dans le cas d'une inductance idéale qu'on a une égalité parfaite entre les L_{ij} ($L_{11}=L_{22}=L_{12}=L_{21}$). Mais dans la réalité, le but est d'avoir $L_{11}=L_{22}$, $L_{12}=L_{21}$, une différence faible entre L_{11} et L_{12} par exemple et de réduire au mieux les pertes résistives R_{ij} . Ces dernières sont présentées ci-dessous :

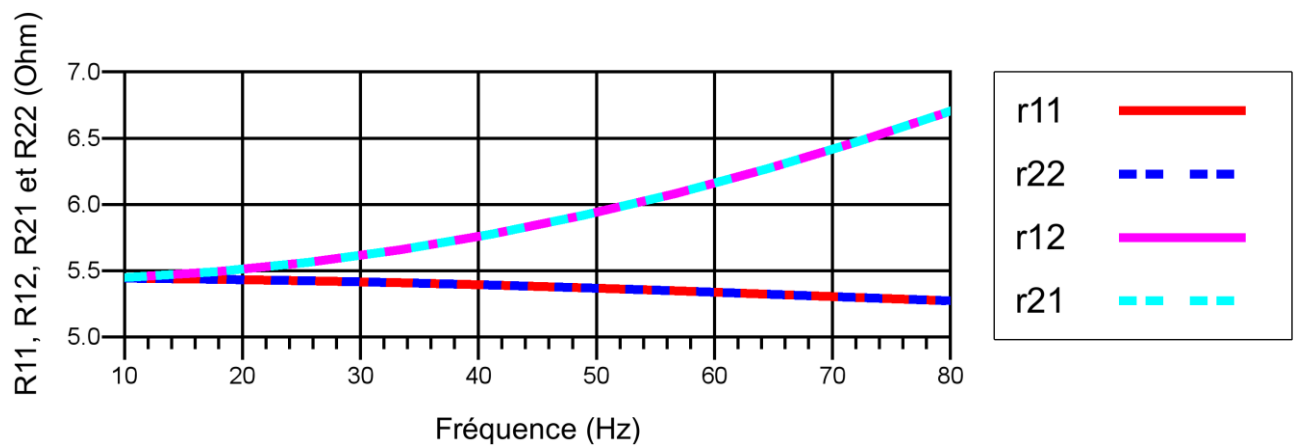


Figure 3.127: Les pertes résistives R_{ij} de l'inductance active

Les courbes de la figure montrent que nous R_{11} est égale à R_{22} et R_{12} est égale à R_{21} inférieure à 7 Ohm dans toute la bande de fréquence de travail également. R_{11} et R_{12} sont aussi inférieures à 5 Ohm et 7 Ohm dans toute la bande de fréquence respectivement.

La figure 3.128 indique la différence entre les coefficients R_{ij} et L_{ij} de l'inductance active.

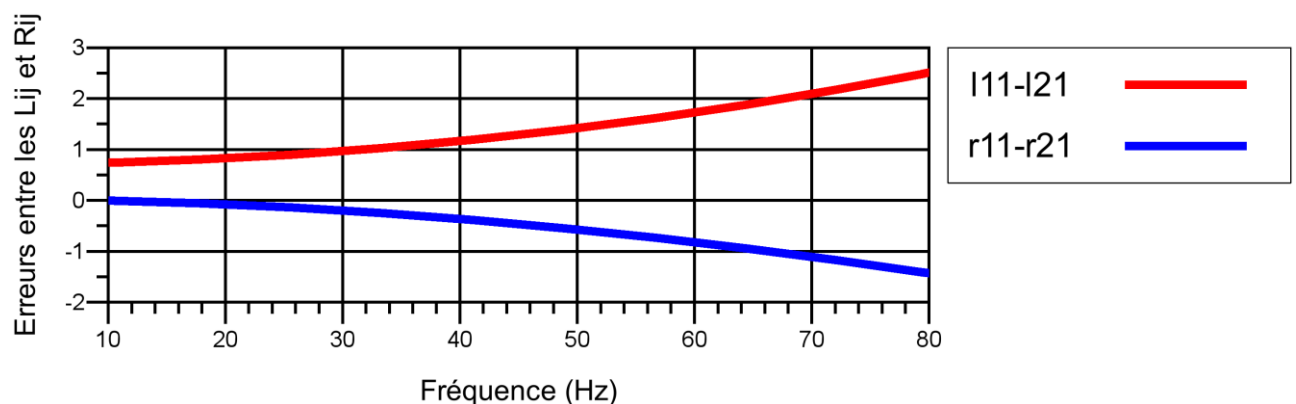


Figure 3.128 : Erreurs entre les L_{ij} et R_{ij} en fonction de la fréquence

La courbe rouge correspond aux erreurs entre les Lij. Elle augment légèrement avec la fréquence. La courbe bleue désigne les erreurs entre les Rij et décroît lorsque la fréquence augmente.

D'autre part, les coefficients de transmission (S21 et S12) et de réflexion (S11 et S22) en entrée-sortie de l'inductance sont présentés aux figures 3.129 et 3.130 respectivement.

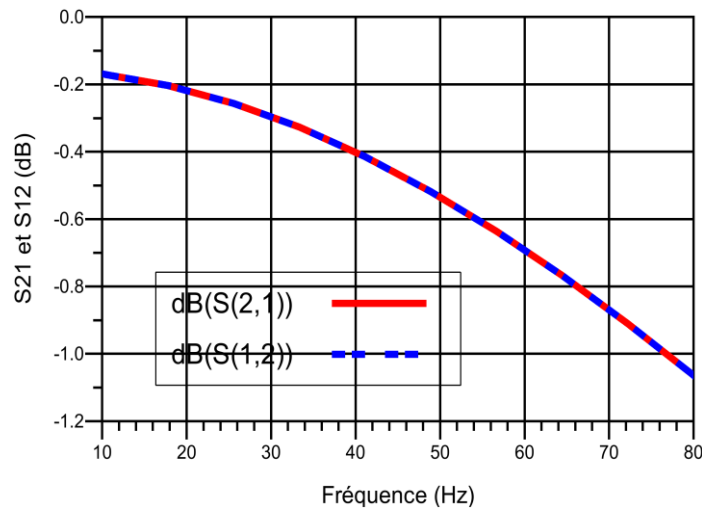


Figure 3.129 : Les coefficients de transmission S21 et S12 de l'inductance

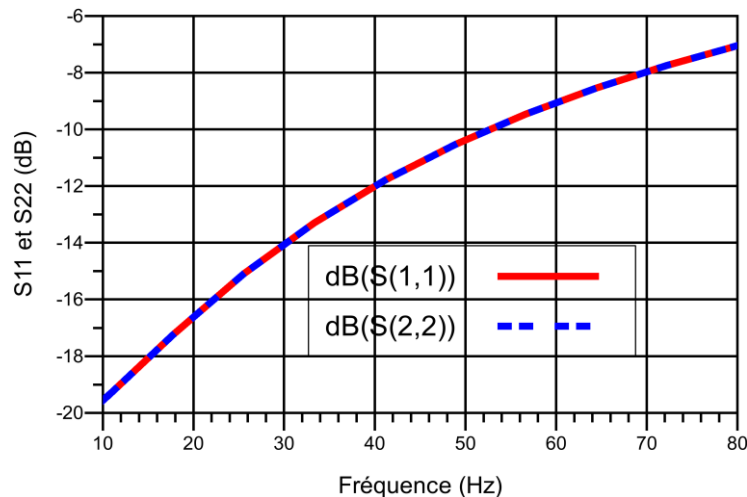


Figure 3.130 : Les coefficients de réflexion S11 et S22 de l'inductance active

Nous avons $S_{21}=S_{12}$ et $S_{11}=S_{22}$, ce qui est tout à fait normal pour une self. Cependant, Les coefficients de transmissions de l'entrée vers la sortie S21 et de la sortie vers l'entrée diminuent lorsque la fréquence augment, mais reste quand même proche de 0 dB (entre 0,25 et -1,1 dB).

Les coefficients de réflexion entrée et sortie S11 et S22 montrent une très bonne adaptation entre 10 et 50 MHz avec un gain inférieur à -10 dB. Ces coefficients augmentent avec la fréquence mais restent inférieurs à -7 dB entre 50 et 80 MHz.

3.4.2. Simulation des temps de retard

Des premières simulations effectuées ont montré qu'une cellule ne peut faire que 2 à 2,5 ns, si l'on veut tout respecter, avec la valeur d'inductance autour d'une centaine de nH et la valeur de la capacité une vingtaine de pF. Pour l'instrument NenuFAR, il faut environ 65 à 70 ns maximum pour remettre en phase deux antennes les plus éloignées dans un mini-réseau de 19 antennes, pour des signaux arrivant à 70° par rapport au zénith. Les antennes sont espacées de 5,5 m, et la distance maximale entre antennes est donc de 5,5×4 m (voire la configuration du mini-réseau ci-dessous).



Figure 3.131 : Configuration d'un mini-réseau de 19 antennes NenuFAR

Ainsi, le retard maximum serait de :

$$\tau_{\max} = \sin(70^\circ) \times (5,5 \text{ m} \times 4) / 3e8 = 68,9 \text{ ns.}$$

70° par rapport au zénith semble être une valeur extrême, 60° un angle de visée voulu minimum. Le retard max pour 60° est de 63,5 ns.

Pour atteindre cette valeur de 68,9 ns, il faut donc 68,9 ns / 2 ns cellules, c'est à dire près de 35 cellules. Ce nombre de cellules élémentaires dépend aussi de l'erreur voulu sur le retard.

Le circuit simulant une cellule de temps de retard est présenté sur la figure 3.132. Les

simulations sont réalisées avec l'outil CAO ADS.

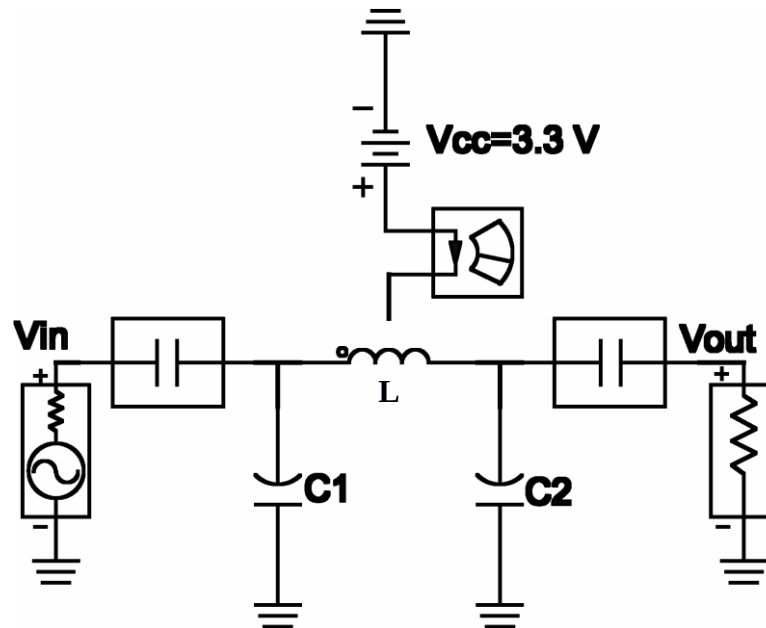


Figure 3.132 : Cellule de simulation du temps de retard simple

Pour une tension d'alimentation $V_{cc}=3,3$ V, cette cellule de temps de retard consomme environ 10,8 mW. L'inductance L est remplacée par le circuit de la figure 3.125. Les capacités $C1$ et $C2$ sont égales à une capacité C de 40 pF.

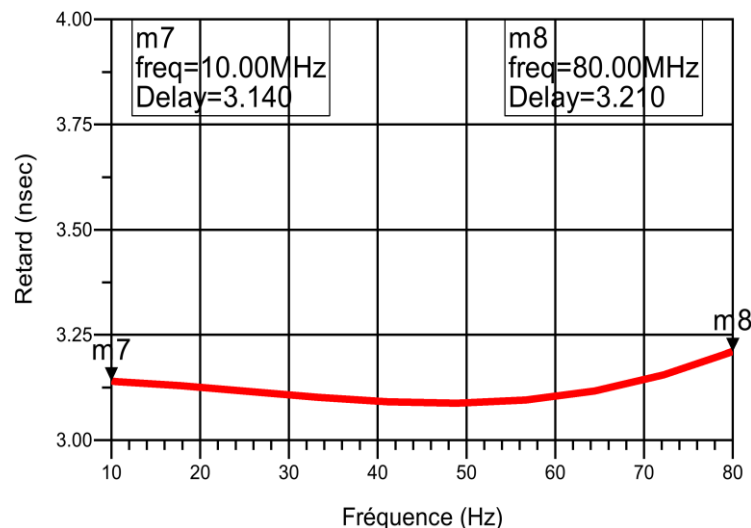


Figure 3.133 : Temps de retard d'une cellule

Le temps de retard obtenu est d'environ 3,1 ns avec une variation de 70 ps. Cette valeur du temps de retard permet ainsi d'avoir plus de 10 fois moins de cellules pour remettre en phase deux antennes les plus éloignées ($68,9$ ns / $3,1$ ns ≈ 22 et $34-22=12$).

La phase de la cellule est présentée à la figure suivante.

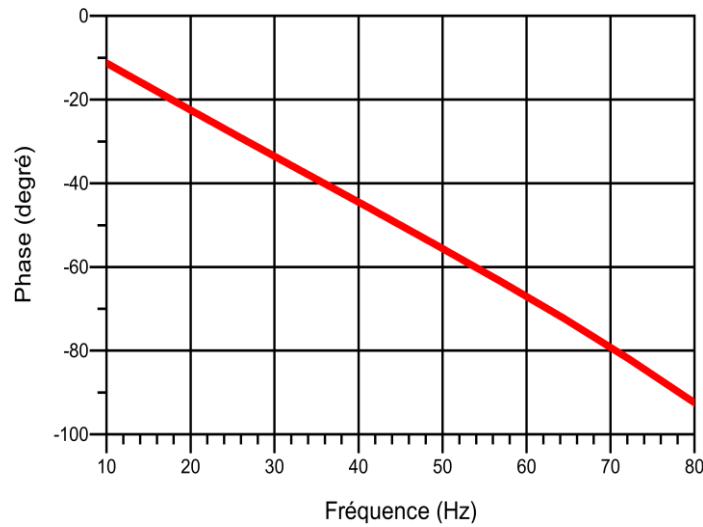


Figure 3.134: Phase de la cellule de temps de retard

La figure 3.135 montre des coefficients S_{21} et S_{12} parfaitement équivalents, qui décroissent lorsque la fréquence augmente et compris entre -0,2 et -0,9 dB dans la bande passante.

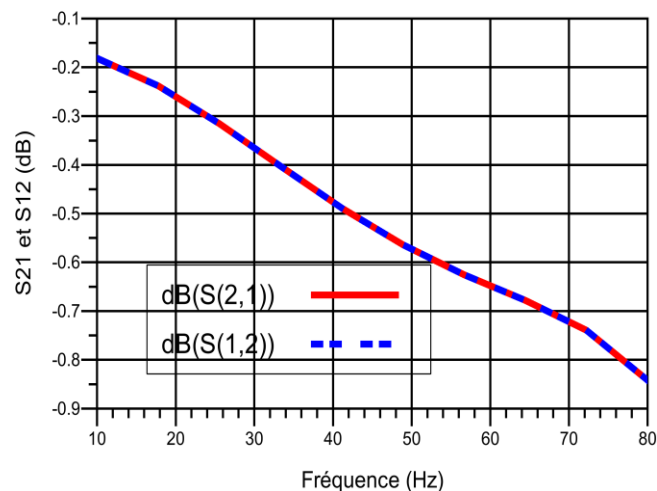


Figure 3.135: Coefficients de transmission de la cellule de temps de retard

La figure ci-dessous montre que le circuit est bien adapté en entrée et en sortie. Généralement, on dit qu'un circuit est bien adapté lorsque les coefficients de réflexion d'entrée-sortie S_{11} et S_{22} sont inférieurs ou égaux à -12 dB. Or, dans notre cas, ces deux coefficients sont inférieurs ou égaux à -14 dB dans toute la bande de fréquence comme on peut le noter sur la figure ci-dessous.

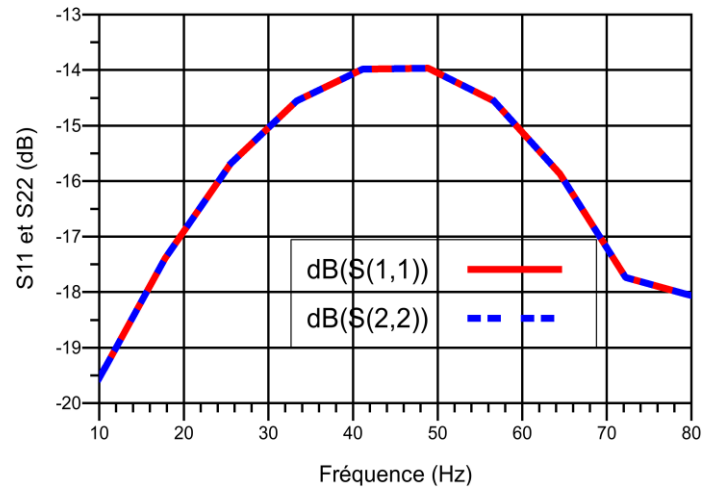


Figure 3.136 : Adaptation en entrée et en sortie de la cellule de temps de retard

La figure 3.137 correspond au facteur de bruit en sortie de la cellule de temps de retard. La courbe en bleu désigne la figure de bruit minimum NFmin.

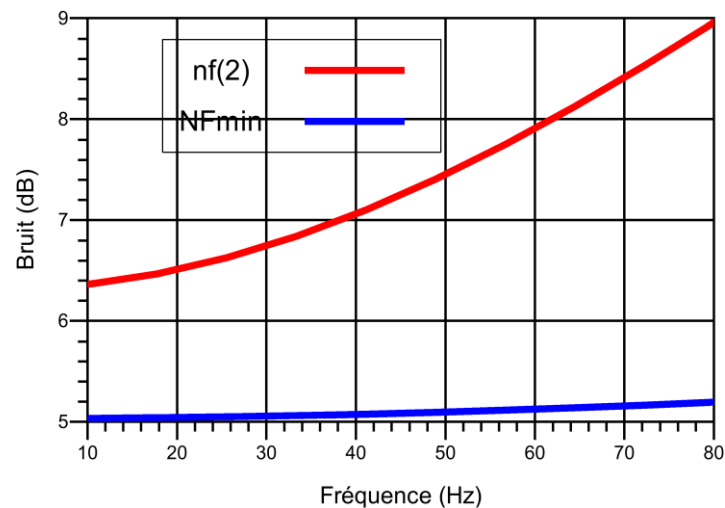


Figure 3.137 : Bruit en sortie en dB de la cellule de temps de retard

On a un bruit en sortie égal à 9 dB à 80 MHz et un NFmin inférieur à 5,1 dans toute la bande de fréquence.

La figure 3.138 montre la linéarité de la cellule du temps retard. Elle exprime le point d'interception d'ordre 3 du circuit en fonction de la fréquence.

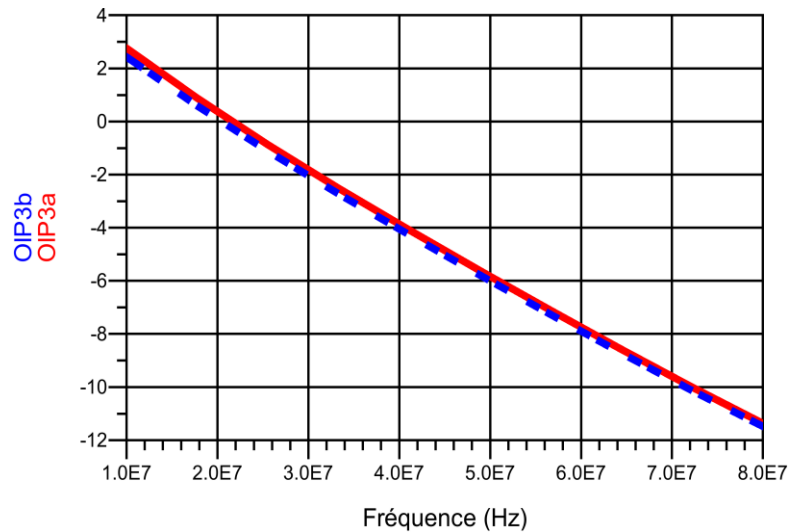


Figure 3.138 : Point d'interception d'ordre 3 de la cellule de temps de retard

La courbe montre un OIP3 maximum de 3 dBm à 10 MHz et un OIP3 minimum de -12 dBm à 80 MHz. Pour une consommation de 10,8 mW. Nous pouvons estimer que le point d'interception d'ordre 3 est relativement faible. Mais pour avoir une très bonne linéarité, il faut augmenter la consommation électrique du circuit. Il faut donc un bon compromis entre la linéarité et la consommation du circuit.

Cependant, on peut aussi améliorer la linéarité du circuit en mettant en parallèle deux ou plusieurs inductances actives de telle sorte que la valeur de l'inductance équivalente soit égale à 100 nH avec des capacités de 40 pF sans multiplier la consommation électrique par 10,8 mW (consommation de la selfs de 100 nH seule). Néanmoins, la puce de la cellule de temps retard occupera plus de place.

La figure ci-dessous montre une cellule de temps de retard constituée de 8 selfs d'environ 800 nH chacune en parallèle consommant seulement 30,6 mW avec un OIP3 supérieur à 10 dBm à 10 MHz.

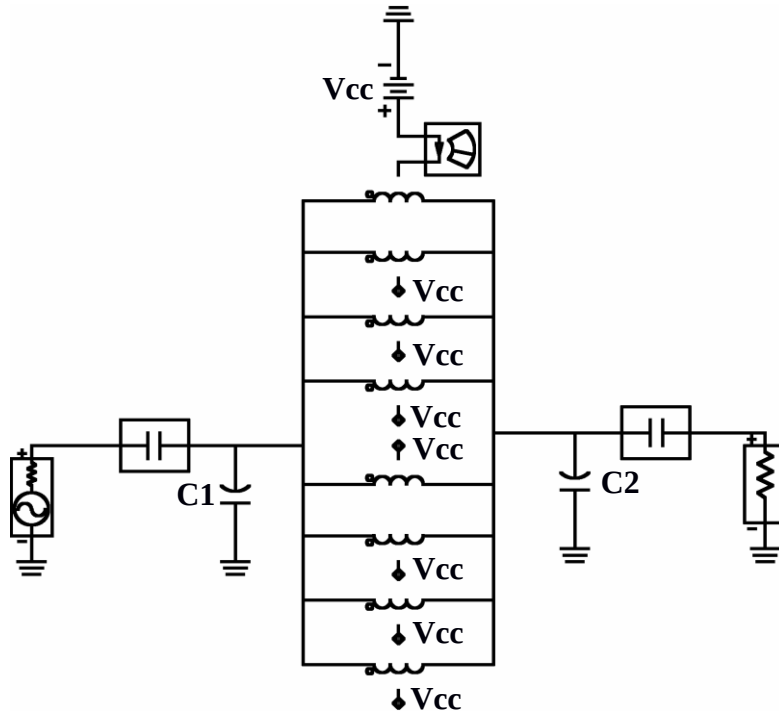


Figure 3.139: Cellule de temps de retard avec 8 selfs en parallèle

La figure 3.140 montre les résultats de simulation de l'inductance d'environ 800 nH chargée en entrée et en sortie par des impédances de 50 Ohm.

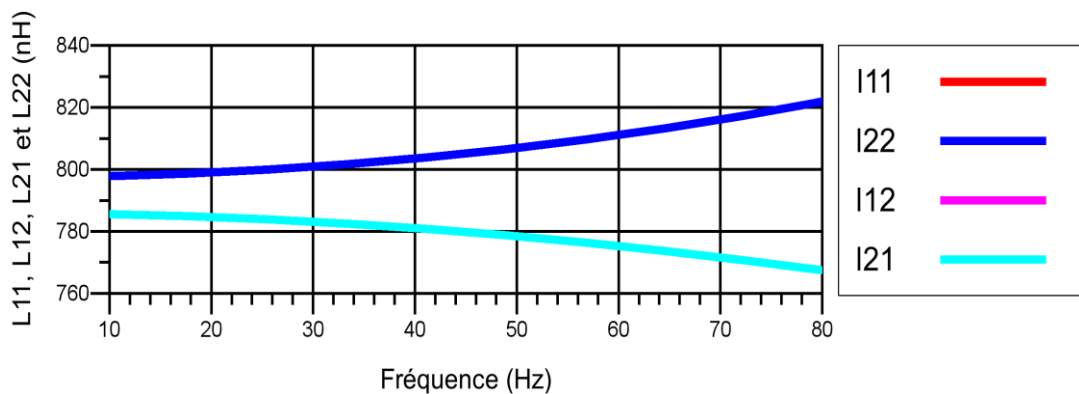


Figure 3.140 : Les L_{ij} de l'inductance active de 800 nH

La courbe 3.141 correspond aux coefficients R_{ij} de l'inductance 800 nH.

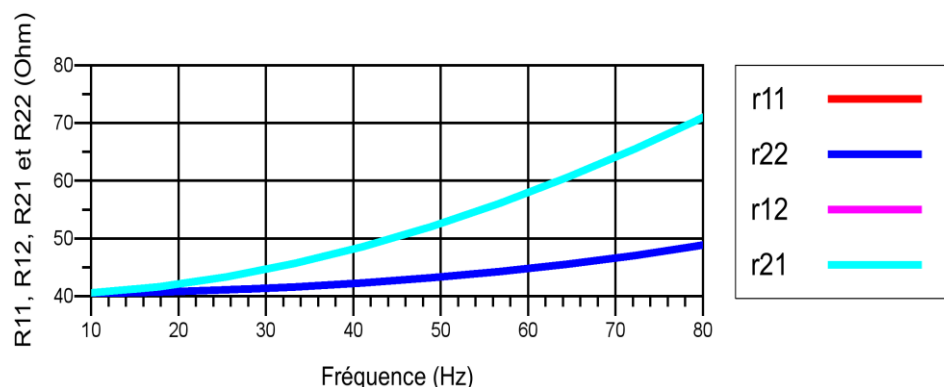


Figure 3.141 : Les Rij de l'inductance active l'inductance active de 800 nH

Les Lij et Rij des équivalentes des 8 selfs en parallèle sont présentés aux figures 3.142 et 3.143 respectivement.

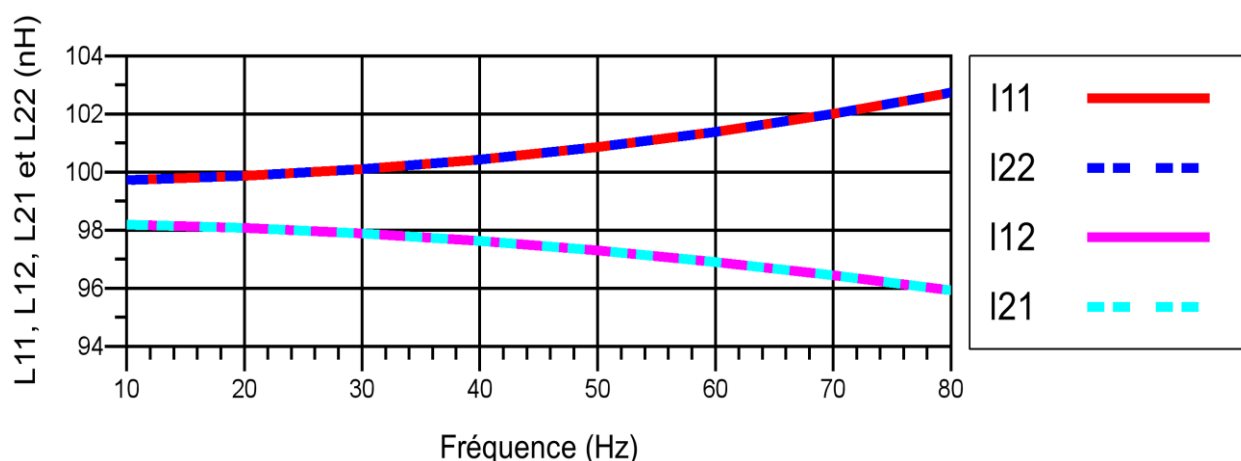


Figure 3.142: Lij équivalent des 8 selfs en parallèle

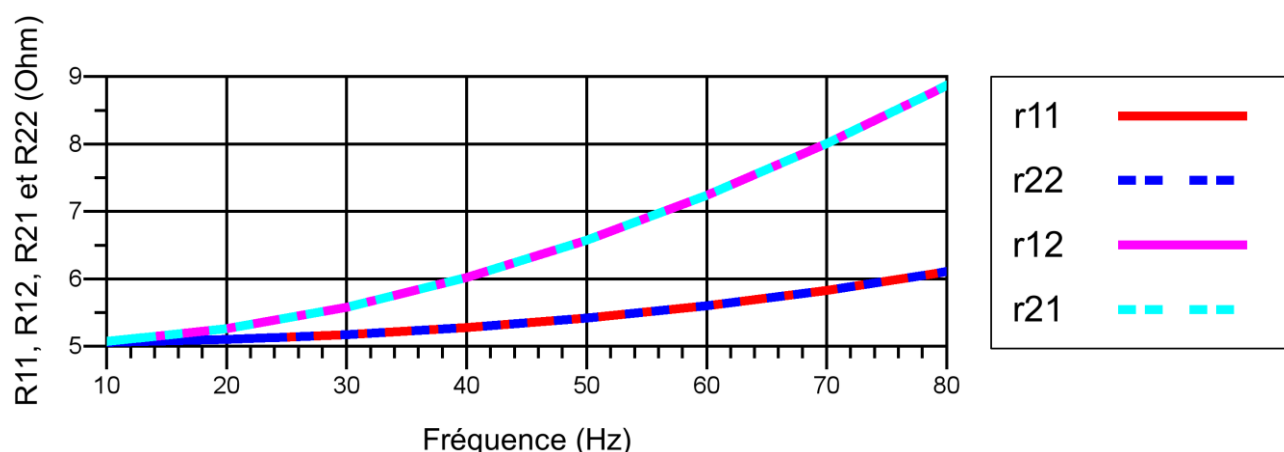


Figure 3.143: Rij équivalent des 8 selfs en parallèle

Nous avons des Lij équivalent proches de 100 nH et des Rij faibles, inférieurs à 9 Ohm.

L'inductance active de 800 nH est réalisée à l'aide d'une capacité $C=2,62$ pF montée en gyrateur avec deux amplificateurs à transconductance identique ayant la topologie suivante :

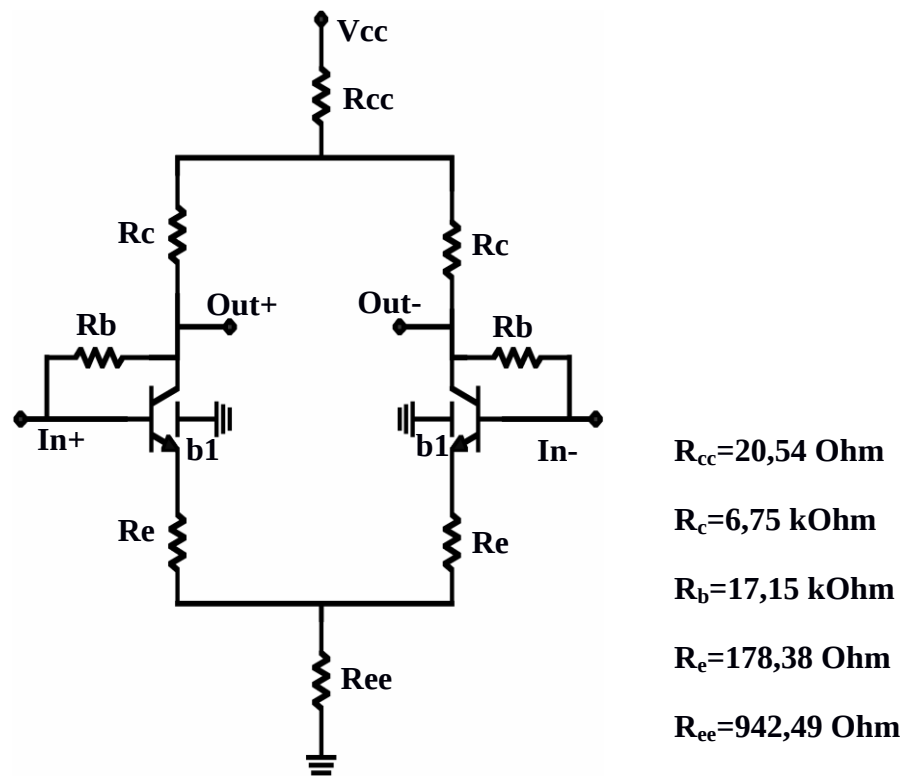


Figure 3.144: Amplificateur à transconductance de la self de 800 nH

La figure 3.145 montre le temps de retard simulé de la cellule réalisée à l'aide des 8 selfs mises en parallèle avec deux capacités de 40 nF.

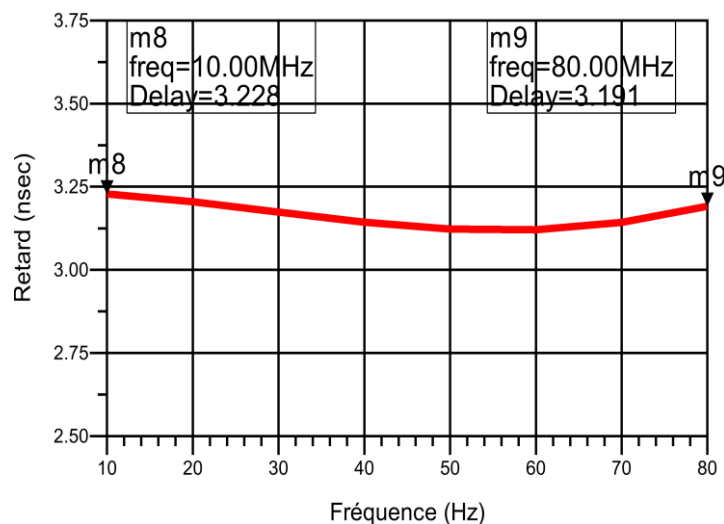


Figure 3.145 : Le retard du circuit en fonction de la fréquence de la cellule de temps de retard avec 8 selfs en parallèle

Nous obtenons un temps de retard quasi-identique à celui de la cellule de temps de retard avec une seule self. Le temps de retard est d'environ 3,2 ns mais avec une variation 37 ps 2 fois plus faible avec une seule self de 100 nH.

De même le gain de la cellule de temps de retard est proche de zéro comme on peut le voir sur la figure 3.146.

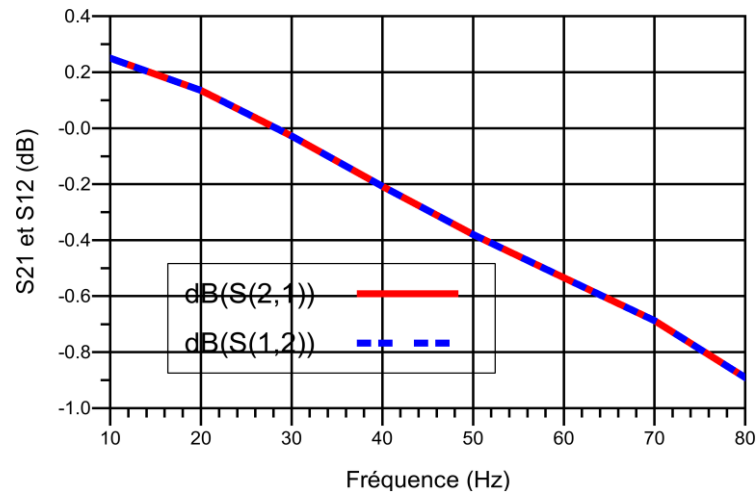


Figure 3.146 : Le gain de la cellule de temps de retard du circuit de temps de retard avec 8 selfs

Le circuit est bien adapté en entrée et en sortie dans toute la bande passante (voire figure 3.147). S11 et S22 sont inférieurs à -12 dB.

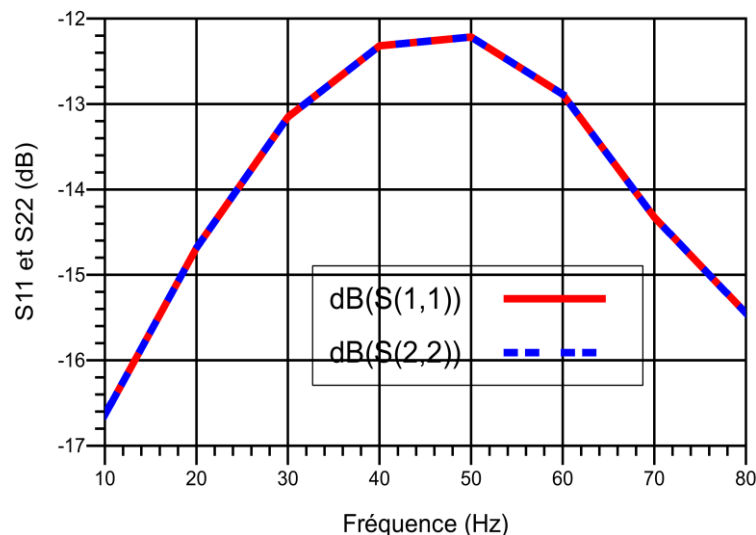


Figure 3.147 : Coefficients de réflexion du circuit en fonction de la fréquence

Le niveau de bruit du temps de retard avec les 8 selfs de 800 nH reste dans les mêmes ordres de grandeur comparé au niveau de bruit de la cellule de temps de retard avec une self

de 100 nH. On peut le voir sur la figure 3.148 ci-dessous :

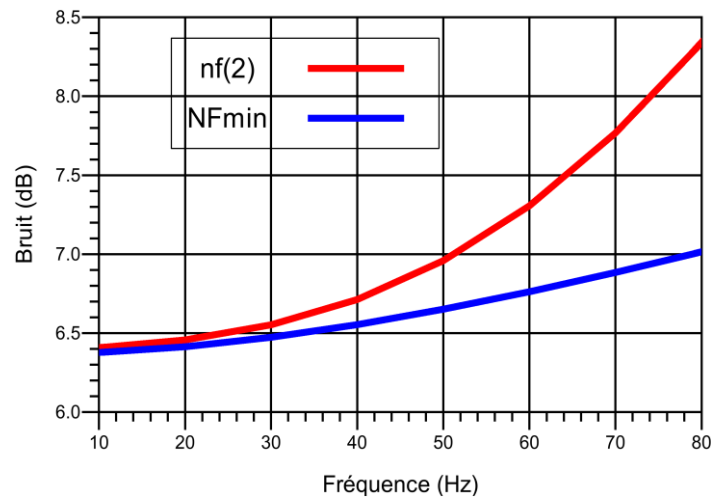


Figure 3.148 : Le bruit en fonction de la fréquence du temps de retard avec 8 selfs

Cependant, la linéarité de la cellule de temps de retard avec les 8 selfs en parallèle est bien meilleure que celle de la cellule avec une inductance de 100 nH.

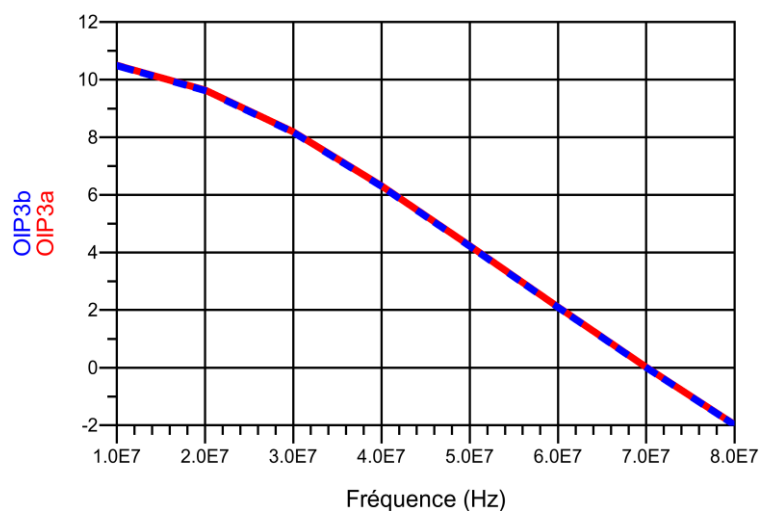


Figure 3.149 : Point d'interception d'ordre 3 du circuit de temps de retard avec 8 selfs

En effet, on note un OIP3 supérieur à 10 dBm à 10 MHz et égale à -2 dBm à 80 MHz. Or pour le temps de retard à une seule inductance de 100 nH, à 10 MHz, le OIP3 est seulement de 2,5 dBm, à 80 MHz il vaut environ -12 dBm.

Ces résultats montrent la nécessité d'un compromis entre la miniaturisation, la consommation électrique et la linéarité dans la réalisation des temps de retard avec des inductances actives intégrées.

Par ailleurs, l'ajout de buffers en entrée et en sortie des cellules de temps de temps retard

peut contribuer à une meilleure optimisation des impédances d'entrées-sorties du circuit et donc de l'adaptation.

3.4.3. Optimisation du signal à l'aide de buffers

Les buffers permettent d'amplifier et d'adapter le signal pour éviter les pertes de puissance. Cependant, ils engendrent une augmentation du courant électrique contrairement au chapitre 2 où c'est une suite Buffer-Filtre-Buffer qui est optimisée de manière à avoir une consommation plus faible que lorsqu'on a un filtre seul.

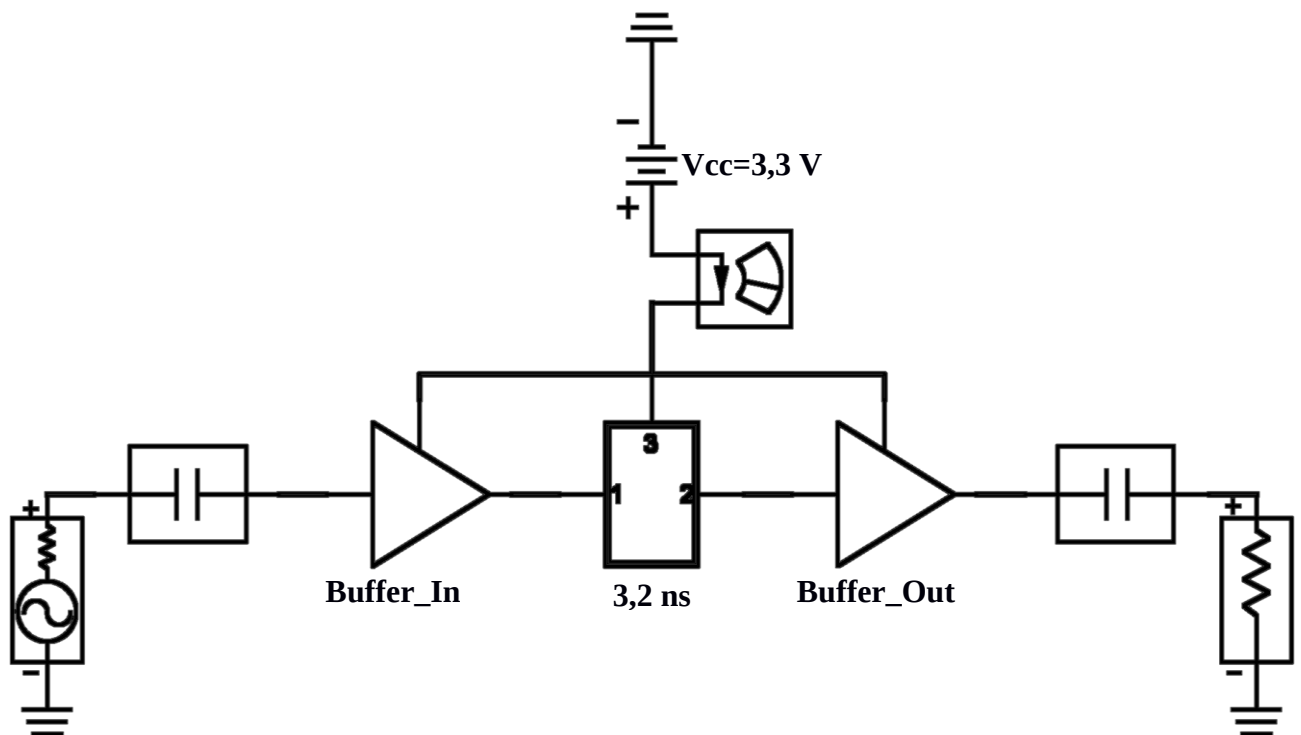


Figure 3.150: Temps de retard avec des Buffers

Les résultats de simulation du temps de retard de la cellule de 3,2 ns entouré de part et d'autre par les Buffer_In et Buffer_Out seront présentés à l'Annexe 2.

3.5. Faisabilité d'un beamformer à temps de retard intégré

Rappelons qu'un beamformer est un formateur de faisceaux (beams, en Anglais). Dans le cas du projet NenuFar, on cherche à remettre en phase les signaux reçus par 96 mini-réseaux de 19 antennes. L'objectif est d'abord de remettre en phase les antennes de chaque mini-réseau.

Ainsi chaque mini-réseau aura une seule sortie (un beam). Les 96 beams des mini-réseaux

seront ensuite remis en phase en vue d'un traitement de données synchronisé.

En principe, un retard d'environ 65 ns suffira pour remettre en phase un mini-réseau. Pour arriver à cette valeur, il faut cascader un certain nombre de cellule de temps de retard.

Par exemple, il faut 22 cellules de 3 ns pour atteindre ce retard. En cascadeant, 10 fois la cellule 3,1 ns de temps de retard simulée précédemment (voire figure ci-dessous), cela revient à multiplier le retard de la cellule par 10.

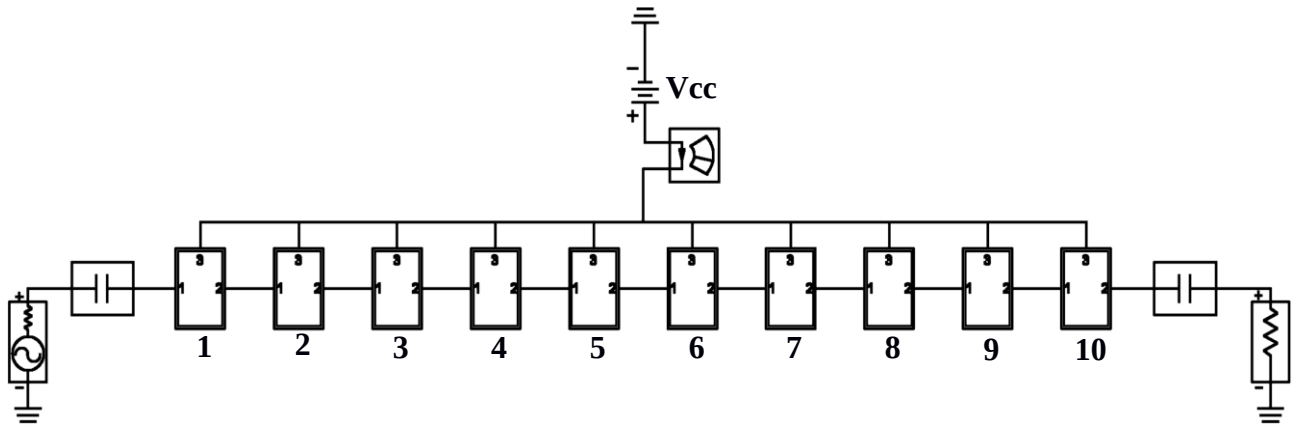


Figure 3.151 : Cascade de 10 cellules de 3,2 ns chacune

La figure 3.152 résume les performances des 10 cellules de temps de retard cascadeés.

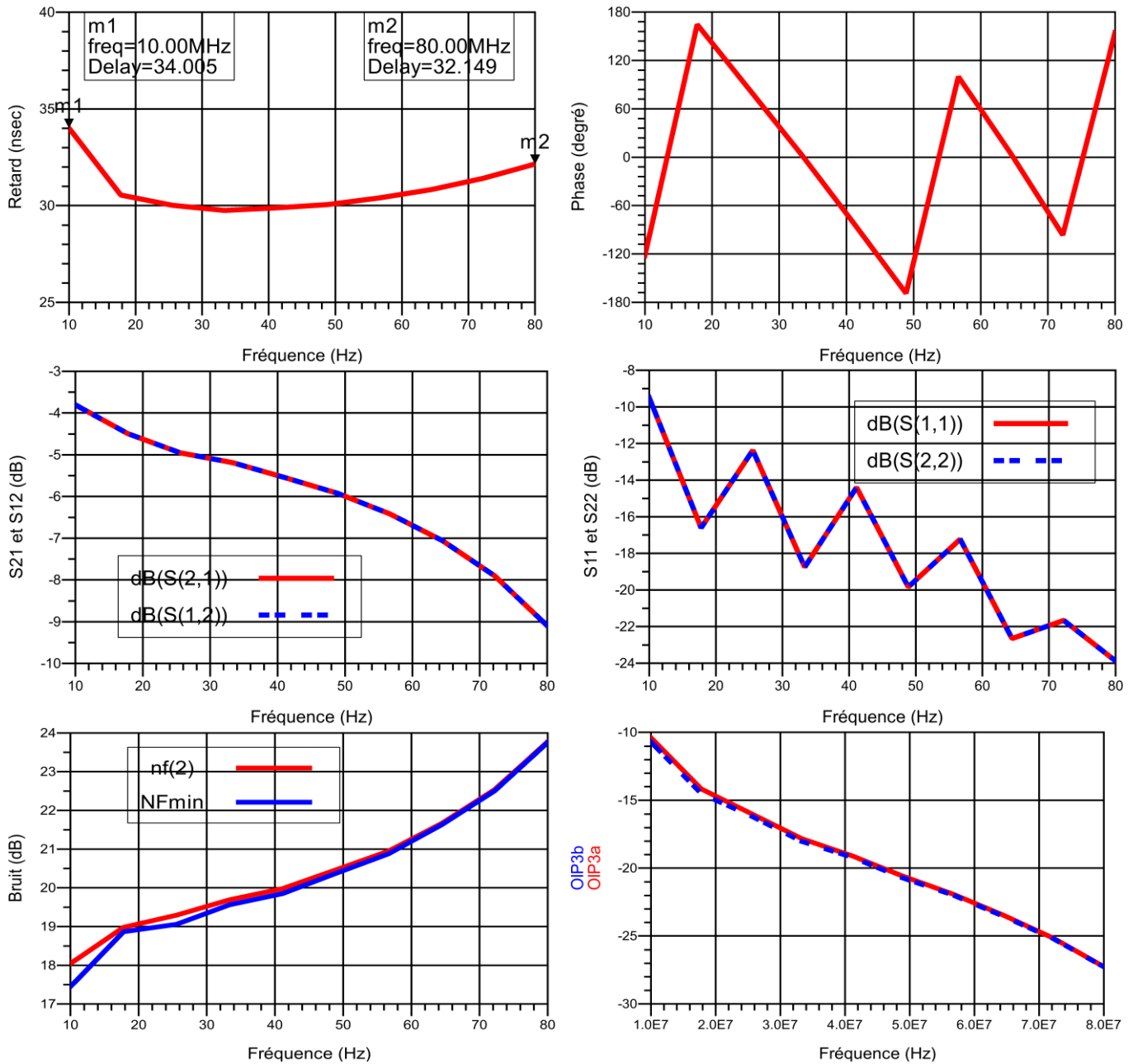


Figure 3.152 : Performances des 10 cellules de 3,2 ns de retard cascadiées entre elles

La figure 3.152 montre un retard de 34 ns à 10 MHz et 32,15 ns à 80 MHz soit une variation de 1,85 ns. Ce temps de retard est donc multiplié par 10 par rapport au retard d'une cellule. La phase varie entre -180 et 180°. Le gain S21 est plus faible et l'adaptation entrée-sortie s'est réduite en basses fréquences. Le bruit en sortie est de 18 dB à 10 MHz et environ 24 dB à 80 MHz. Le circuit est moins linéaire avec un OIP3 compris entre -10 et -30 dBm. La consommation électrique est multipliée par 10, soit 108,16 mW.

Pour atteindre le retard de 65 nH, il faut 20 cellules de 3,2 ns et une cellule de 1 ns. Ce qui

fait en tout 21 cellules.

Concernant la précision sur le retard, si l'on veut par exemple 500 ps, il faut ajouter des cellules faisant 500 ps. Dans un premier temps, si l'on veut faire 64 ns avec 500 ps de précision, on peut décomposer en « poids » de retard. Il suffit de mettre en cascade les valeurs de retards de la figure ci-dessous en commutant les différents poids. Des solutions existent, mis en œuvre dans NenuFar, pour « économiser » du câble. Ces solutions sont parfaitement compatibles avec l'utilisation de cellules LC et doivent donc être utilisées avec ces cellules LC si besoin est. Pour la suite de ce document, on ne parlera pas de ces solutions.

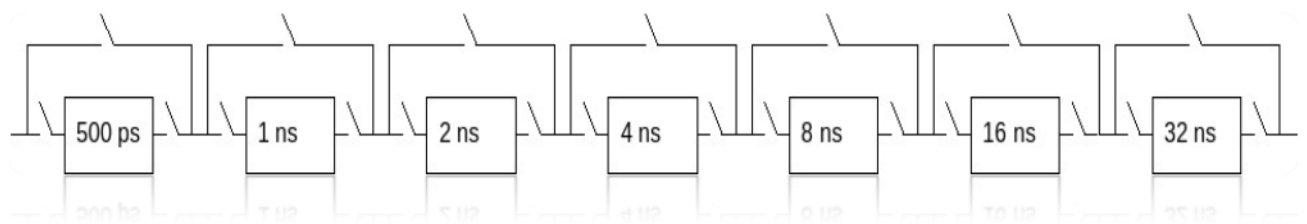


Figure 3.153: Cascade de cellules de temps de retard

Pour créer 64 ns par pas de 500 ps, il faut donc créer 7 « poids » de retard. Les poids 500 ps, 1 ns, 2 ns sont créés avec 1 cellule chacun (ce qui fait 3 cellules). Le poids 4 ns est créé avec 2 cellules, 8 ns avec 4 cellules, 16 ns avec 8 cellules, et 32 ns avec 16 cellules. Cela nous fait donc 33 cellules, où chaque cellule contient une inductance qu'on peut choisir de même valeur égale à environ une centaine de nH, et une capacité d'une vingtaine de pF. On a donc 33 inductances et 33 capacités. Pour la remise en phase d'une seule antenne, cela fait beaucoup en premier lieu. Mais il faut surtout s'intéresser plutôt aux dimensions sur carte imprimée de ce temps de retard ainsi créé.

Une inductance peut-être un petit élément CMS (un élément CMS n'est pas forcément minuscule), comme les capacités. Selon le type de composant CMS, et dans les ordres de grandeurs qui nous intéressent, l'inductance CMS peut être longue de 1,12 mm jusqu'à 3,56 mm. Ce n'est pas la valeur qui fait la longueur. Dans notre cas, plus l'inductance sera grande, moins il y aura des pertes.

Ce qui fait donc un compromis à trouver entre miniaturisation et pertes. De même la

largeur peut varier de 1,12 mm à 2,16 mm. Les capacités sont aussi de faibles tailles avec les mêmes dimensions (les dimensions des composants CMS sont standardisées entre inductances, capacités, résistances,).

Avec 33 inductances, cela fait entre 3,7 cm et 11,7 cm (au choix selon les pertes admissibles) de longueur d'inductances mis bout à bout pour 64 ns. Pour comparer avec un câble ou une fibre optique avec 2×10^8 m/s, cela fait une longueur de 12,8 m. Cela nous fait un ordre de grandeur en terme de longueur gagnée de 100 à 300.

Si on met les inductances bout à bout sur une carte imprimée, il faut prévoir 20 % de longueur de plus environ (cela donne 4,5 cm à 11,7 cm). Avec les capacités, 64 ns ressemblant à la figure suivante :



✓ Utilisation de switches

Avec l'ajout des switches pour créer des « poids » de retard, cela serait un peu plus gros bien entendu. En prenant des switches CMOS du commerce, et en les plaçant bien, la longueur ne devrait pas trop changer énormément en favorisant la largeur.

Avantages des switches CMOS du commerce par rapport aux relais type NenuFar :

- ils sont plus petits
- ne consomment rien lors de leurs commutations
- leurs nombres de commutations avant de dégrader leurs performances sont bien plus élevés.
- ils sont moins coûteux.

Inconvénients :

- moins isolants
- pertes plus élevées
- adaptation moins bonnes
- linéarité plus faible.

Ces avantages et inconvénients varient selon la taille des transistors CMOS, et surtout en fonction du substrat. Dans le commerce, les switchs peuvent être sur un substrat saphir, rapprochant ainsi les performances RF à celles d'un switch relai. Sur un substrat plus classique sur Silicium (comme dans les ASICS SiGeC), les performances RF sont très nettement moins bonnes que celles d'un switch relai.

D'après la fréquence d'utilisation de NenuFAR et malgré ces désavantages, on trouve dans le commerce des Switchs CMOS sur saphir pouvant très largement convenir.

✓ Compensation du gain

Dans la figure décomposant le temps de retard en 7 poids de retard, un « poids » sélectionné est court-circuité. Si le « poids » de retard concerné à des pertes (ce qui sera le cas), on va donc créer une variation de gain. Pour 64 ns avec 500 ps de pas, chaque poids de retard créé aura sa propre valeur de gain. Sur NenuFAR, il a été considéré que les variations de gain sont assez faibles pour ne pas en tenir compte.

Avec les cellules LC, cela va dépendre. Peut-être qu'avec de longues inductances, il n'y a point besoin de tenir compte de cette variation de gain, les pertes des inductances peuvent être alors très faibles. Le facteur de qualité peut être de 15 comme de 80 à la fréquence de 50 MHz (le facteur de qualité est donné pour une fréquence, $Q = L \times 2 \times \pi \times \text{freq1} / \text{pertes ohmiques à freq1}$)).

Pour un $Q=80$ à 50 MHz, et une inductance égale à 150 nH, cela fait une résistance de 0,6 ohms. Sur des impédances de 50 ohms, cela fait environ 0,05 dB de gain. Une cellule fera environ 0,1 dB de pertes. Le pire des cas est le « poids » 32 ns, avec 16 cellules. Cela fera une variation de gain de 1,6 dB. Dans ce cas peut-être qu'il n'est pas nécessaire de compenser le gain (à étudier en traçant les lobes électroniques).

Si les inductances sont beaucoup plus petites, mais avec un facteur de qualité de 15 à la fréquence de 50 MHz, cela donne 8,5 dB environ de variation de gain pour le poids « 32 ns ». Ce dernier cas n'est pas permis, et il vaut mieux ajouter alors une cellule à pertes lorsque ce « poids » est court-circuité.

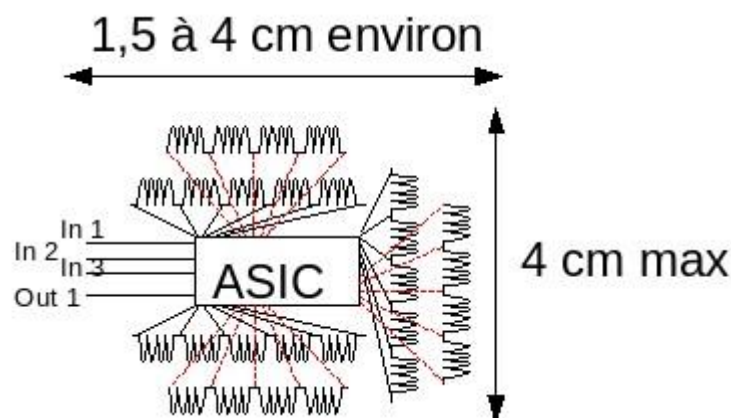
Tout cela peut faire beaucoup sur une carte pour remettre en phase 19 antennes. Selon le choix, on peut tout mettre en éléments discrets (préférable pour une première étude), ou essayer de mettre les capacités, les switchs et les compensations de gain dans un ASIC (les

valeurs de capacités nécessaires sont intégrables, ainsi que les switches). Dans ce dernier choix, bien qu'on puisse tout rentrer (mise à part les inductances) dans un ASIC, cela causerait des problèmes d'accès avec les inductances CMS. Si l'on a 627 inductances, l'ASIC aurait plus de 627 entrées sorties ... Inimaginable. Il est à noter, qu'en utilisant les solutions de NenuFAR pour « économiser » le câble, le nombre d'inductance peut descendre.

✓ Utilisation d'ASIC

Une autre solution serait de faire des groupes de 3, mais avec 19 antennes, cela est très gênant (un nombre divisible autre que par lui-même est toujours mieux, mais un nombre premier 19 est préférable. La disposition des antennes fait que si on retire la 19ième antenne au centre, les lobes secondaires et autres remontent de manière non- négligeable).

Pour la solution avec ASIC, on considère 18 antennes. L'antenne centrale, qui ferait la 19ième antenne, serait retardée sans utilisation d'ASIC. Voici une figure qui illustrerait le principe pour la remise en phase de 3 antennes côte à côte en utilisant un ASIC où y est intégré 3×5 poids ($3 \text{ entrées} \times (1 \text{ cellule de } 500 \text{ ps} + 1 \text{ cellule de } 1 \text{ ns} + 1 \text{ cellule de } 2 \text{ ns} + 2 \text{ cellules } 4 \text{ ns} + 4 \text{ cellules } 8 \text{ ns})$). Cela fait beaucoup sur l'ASIC mais faisable : 27 capacités et 60 énormes transistors NMOS maximum. Le terme « énorme » est relatif au transistor. La valeur 60 vient du fait que si on switch un poids retard en compensant le gain, cela fait 2 switch entrée-sorties pour le poids de retards ainsi que 2 pour la compensation du gain.



On peut trouver mieux que cette configuration (la sortie du même côté que les entrées). Mais le principe est là. On peut s'imaginer 6×2 fois ce principe sur une carte pour remettre en phase 18 antennes, comme sur la figure suivante (pour une polarisation) et la remise en

phase de la 19ième antennes avec 33 inductances, 33 capacités et 28 switches en éléments discrets.

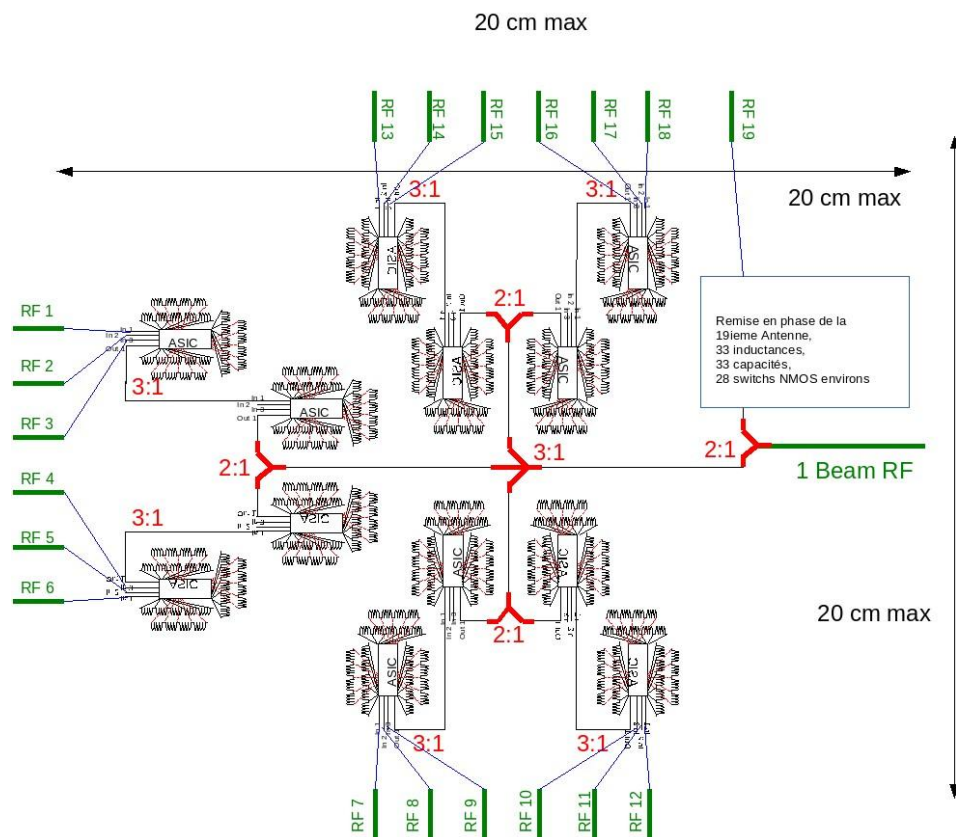


Figure 3.154: Remise en phase des 19 antennes d'un mini-réseau

Cela nécessite donc 9 inductances par antennes par groupe de 3 antennes, c'est à dire 27 inductances pour un groupe. Il y a 6 groupes de 3, cela fait 162 inductances, et 6 groupes de 3 pour remettre en phase les groupes de 3 antennes. Cela fait donc 162×2 inductances = 324. Il faut 33 inductances pour la 19ième antenne, cela fait 357 inductances.

Pour remettre en phase les 19 antennes, en ayant une carte de 20×20 cm environ, il faut donc 357 inductances connectées à 12 ASIC. Il faut ajouter 4 combinaires 2:1 et un combiner 3:1. La combinaison de 3 antennes du premier groupe est faite dans l'ASIC de manière résistif, ou avec un ampli-buffer (ou alors voire encore avec des combinaires). Si un ampli-buffer est utilisé dans les ASICS (donc 3 ampli-buffer), amenant cependant de la consommation, inutile de mettre le moindre combiner RF. De simples résistances suffiront (comme dans EMBRACE). Les pertes seront compensées par l'ampli-buffer et on se passe du coût des combinaires, les résistances étant moins coûteuses.

Conclusion

Ce chapitre a permis de montrer que les inductances actives constituent une solution pour réaliser des temps de retard important sans occuper trop d'espace sur la puce. En effet, le montage gyrateur-C basé sur des transistors bipolaires permet de créer des inductances élevées, ce qui augmente le temps de retard. La résistance de dégénérescence R_e diminue la transconductance G_m ce qui augmente d'avantage l'inductance.

Un temps de retard large bande constant d'environ 3,2 ns a été réalisé avec une seule cellule LC tel que $L \approx 100$ nH et $C = 40$ pF. Cette dernière, malgré l'utilisation de composants actifs consomme seulement 10,8 mW. Son gain S_{21} avoisine 0 dB avec une bonne adaptation en entrée et en sortie (S_{11} et S_{22} inférieurs à -14 dB). Cependant, le circuit n'est pas très linéaire avec un OIP3 simulé compris entre 2,5 et -12 dBm dans la bande passante.

Pour améliorer la linéarité sans perdre les autres performances du temps de retard, j'ai réalisé un deuxième circuit de temps de retard avec 8 selfs actives de 800 nH chacune mises en parallèle. Cela a permis d'avoir une cellule LC avec une inductance équivalente de 100 nH qui à l'aide de capacités de 40 pF d'atteindre une meilleure linéarité avec un OIP3 compris entre 10 et 2 dBm dans la bande passante sans multiplier la consommation électrique par 8 tout en gardant les mêmes performances en terme de valeur de temps de retard, de gain et d'adaptation d'entrée-sortie.

Pour avoir un temps de retard de 65 ns suffisant pour remettre en phase les 19 antennes d'un mini-réseau NenuFAR, nous avons cascader 20 cellules LC de 3,2 ns et une cellule de 1 ns. Cela a conduit à la faisabilité d'un beamformer à temps de retard intégré basé sur des inductances actives.

Conclusion générale

La première étape de ce travail dédié au projet international de radioastronomie SKA a consisté à une étude bibliographique sur les inductances actives intégrées et leurs principales applications dédiées à la radioastronomie. Cette étape a permis de faire sortir un état de l'art, de rédiger une synthèse et un premier cahier des charges et de fixer ainsi une feuille de route pour mener à bien ce travail. Cet état de l'art a fait ressortir que l'intégration de certaines fonctions s'avère particulièrement difficile voire impossible dès lors que l'utilisation d'une inductance est nécessaire. Ceci est essentiellement dû à la taille importante des inductances. Parmi ces fonctions, nous avons le filtrage, le transceiver, le temps de retard, etc. Or ces fonctions sont très importantes dans une architecture de radiofréquence propre aux réseaux d'antennes phasés.

J'ai présenté dans ce travail l'étude et la conception de ces différentes fonctions à l'aide des inductances actives intégrées basées sur des topologies à gyrateurs afin de palier aux problèmes d'intégration.

La deuxième partie de ce mémoire était donc consacrée à la réalisation du système de réjection d'harmonique de contrôle commande et du transceiver HF/UHF-L (analogique/numérique). Pour la réalisation de ces deux applications nous avons utilisé des inductances actives intégrées à topologie gyrateur-C basées sur des transistors de la technologie SiGeC 0,25 μm de la bibliothèque QUBiC4Xi de NXP.

Ces inductances ont permis la réalisation de filtres actifs différentiels utilisés dans le système pour SKA. Les différents résultats de ces applications montrent la faisabilité de fonction de filtrage d'harmonique avec des inductances actives tout en conservant une bonne linéarité et une consommation acceptable. Un résultat important concerne le placement de buffers en entrée et en sortie des filtres actifs qui permet de diminuer la consommation. Généralement, il est très avantageux lorsqu'on consomme moins. Cela a constitué une piste très intéressante pour atteindre nos objectifs (utiliser de l'actif sans trop consommer). Ainsi, Cette étude a permis d'avoir une meilleure miniaturisation des circuits et un bon compromis entre la performance, la consommation et le coût qui sont les critères du projet SKA en raison de la taille importante du radiotélescope.

Dans le troisième chapitre j'ai réalisé des cellules à temps de retard L-C à l'aide d'inductances actives intégrées. Ces temps de retard permettront de remettre en phase une partie des milliers d'antennes du réseau NenuFAR. Ce chapitre a permis de montrer que les inductances actives constituent une solution pour réaliser des temps de retard importants sans occuper trop d'espace sur le substrat.

✓ Perspectives

Il faut noter que l'objectif de ce travail de thèse n'est pas de faire une étude approfondie des inductances actives intégrées à topologie gyrateur-C basées sur des transistors bipolaires. Il s'agit plutôt de leur utilisation pour la réalisation de fonctions RF destinées à la radioastronomie. Ainsi, une première perspective serait d'effectuer une étude plus détaillée de ces dernières. Cela permettra entre autre de confirmer qu'il est possible de réaliser des inductances actives à l'aide de transistors bipolaires sans consommer de manière excessive.

Par ailleurs, au chapitre 2 de ce mémoire, j'ai présenté un système de réjection d'harmonique de contrôle commande et un transceiver analogique numérique. Pour évaluer le niveau de rejection des harmoniques venant du numérique de ces deux fonctions, un signal numérique est envoyé à leurs entrées puis une comparaison des niveaux d'harmoniques aux entrées et aux sorties est effectuée. Cependant, ce procédé peut être amélioré en intégrant des portes numériques de type ECL aux entrées-sorties des fonctions permettant ainsi d'émettre de recevoir automatiquement des signaux numériques. De plus, le transceiver et le système de réjection harmonique peuvent fonctionner ensemble par l'intermédiaire d'un microcontrôleur comme présenté à la figure 5 (à l'introduction générale) avant leur intégration sur la carte du beamformer du projet AAIR.

Au chapitre 3, l'étude de faisabilité du beamformer à temps de retard peut être poussée jusqu'à la réalisation du masque des circuits ainsi que leurs mesures afin de valider (ou améliorer) les résultats de simulation obtenus dans ce travail.

Annexes

Annexe 1 : Paramètres des quatre buffers de la puce Transceiver_Chip

La figure ci-dessous montre la topologie des quatre buffers 1, 2, 3 et 4 de la puce Transceiver_Chip.

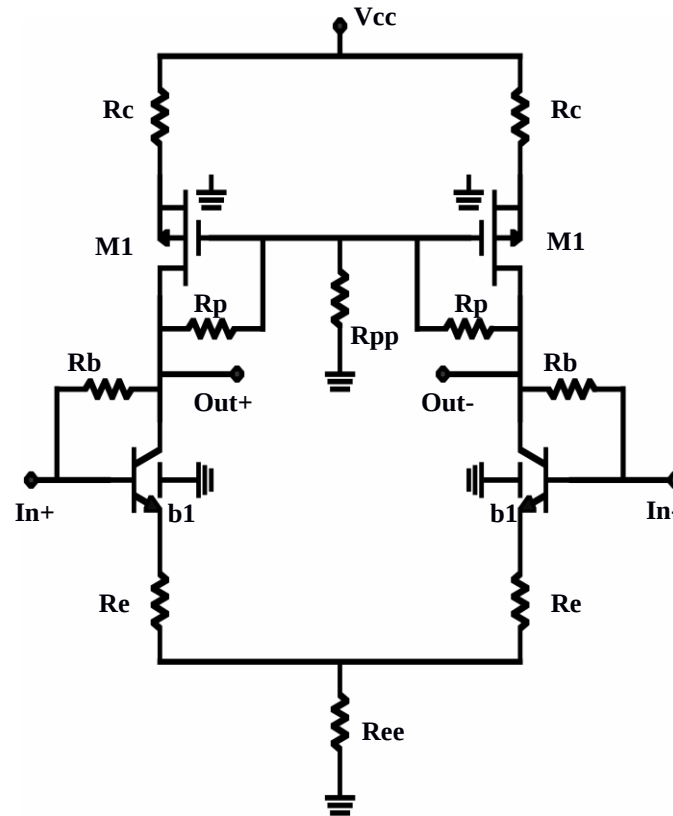


Figure 2.155 : Topologie des buffers 1, 2, 3 et 4 de la puce Transceiver_Chip

Les quatre tableaux ci-dessous résument respectivement les différents paramètres des buffers 1, 2, 3 et 4.

✓ **Buffer 1 et 2**

Paramètres	Buffer 1	Buffer 2
Rc	1,97 kOhms	46,9 Ohms
Rp	5 kOhms	10 kOhms
Rpp	5 kOhms	2,18 kOhms
Re	261,75 Ohms	27,9 Ohms
Ree	1,16 kOhms	56,21 Ohms
M1 (PMOS)	0,25/28 μm , mult=1	0,25/44,9 μm , mult=1
b1 (BNPAhvm)	le=11 μm , w=0,5 μm , wc=0,5 μm , ne=4, mult=1	le=3,36 μm , w=0,5 μm , wc=0,5 μm , ne=2, mult=1

Tableau 12 : Paramètres des buffers 1 et de 2 de la puces Transceiver_Chip✓ **Buffer 3 et 4**

Paramètres	Buffer 3	Buffer 4
Rc	77,04 Ohms	200 Ohms
Rp	10 kOhms	10 kOhms
Rpp	13,47 kOhms	13,12 kOhms
Re	1,25 kOhms	46 Ohms
Ree	728,4 Ohms	359 Ohms
M1 (PMOS)	0,25/8,67 μm , mult=1	0,25/18,72 μm , mult=1
b1 (BNPAhvm)	le=10 μm , w=0,5 μm , wc=0,5 μm , ne=2, mult=1	le=3,77 μm , w=0,5 μm , wc=0,5 μm , ne=2, mult=1

Tableau 13 : Paramètres des buffers 3 et 4 de la puce Transceiver_Chip

Annexe 2 : Les résultats de simulation du temps de retard de la cellule de 3,2 ns entouré de part et d'autre par les Buffer_In et Buffer_Out

La figure suivante montre la topologie des buffers en entrée et en sortie de la cellule de temps de retard à 3,2 ns.

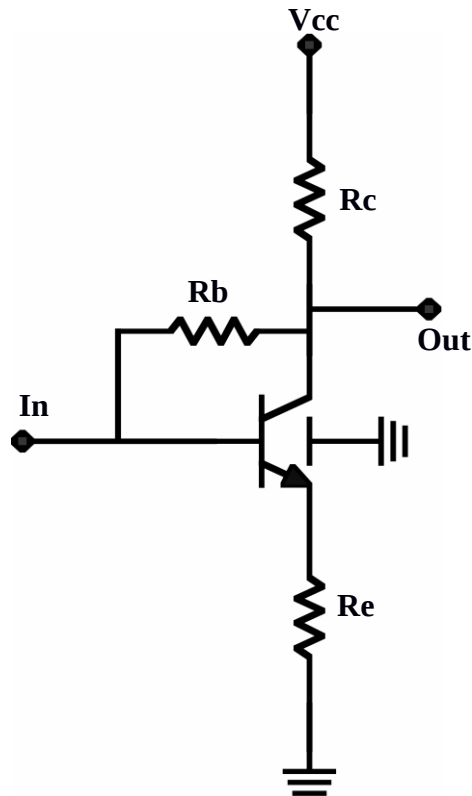


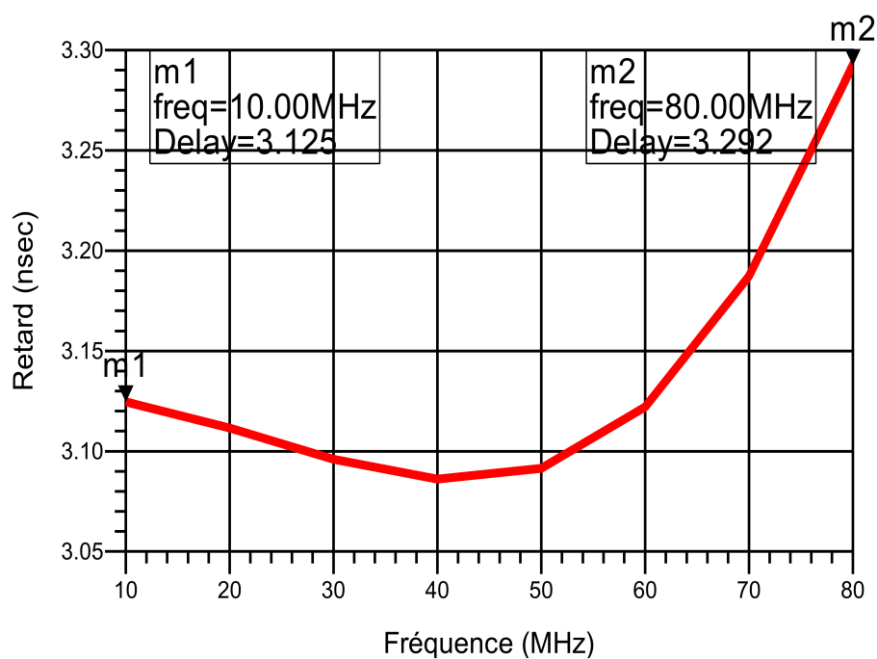
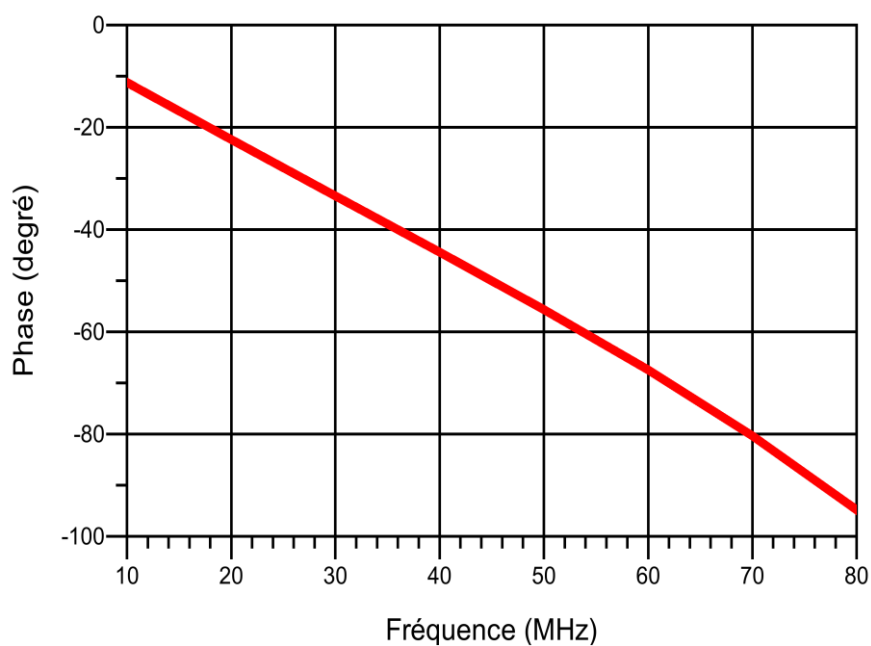
Figure 2.156: Topologie des Buffer_In et Buffer_Out

Le tableau 14 résume les paramètres de ces buffers.

Paramètres	Buffer_In	Buffer_Out
Rc	200,3 Ohms	394,24 Ohms
Rb	78,4 Ohms	401,38 Ohms
Re	682 Ohms	490,82 Ohms
b1 (BNPAm)	le=20.3 μm , w=0,5 μm , wc=0,5 μm , ne=2, rm=2	le=20 μm , w=0,5 μm , wc=0,5 μm , ne=2, rm=2

Tableau 14 : Paramètres des Buffer_In et Buffer_Out

✓ Quelques résultats de simulation

**Figure A.157 : Temps de retard****Figure A.158 : Phase du temps de retard**

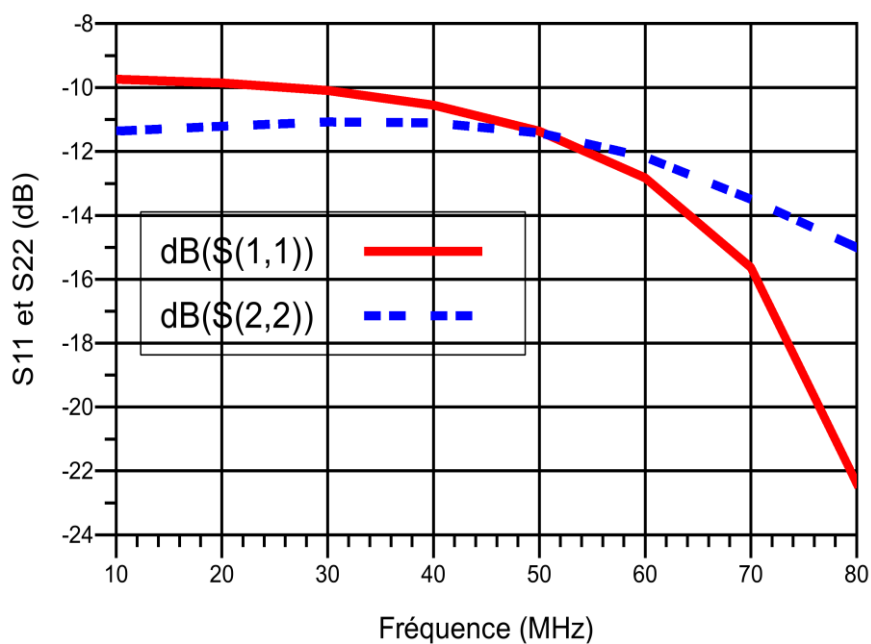


Figure A.159 : Coefficients de réflexion en entrée (S11) et en sortie (S22) du circuit

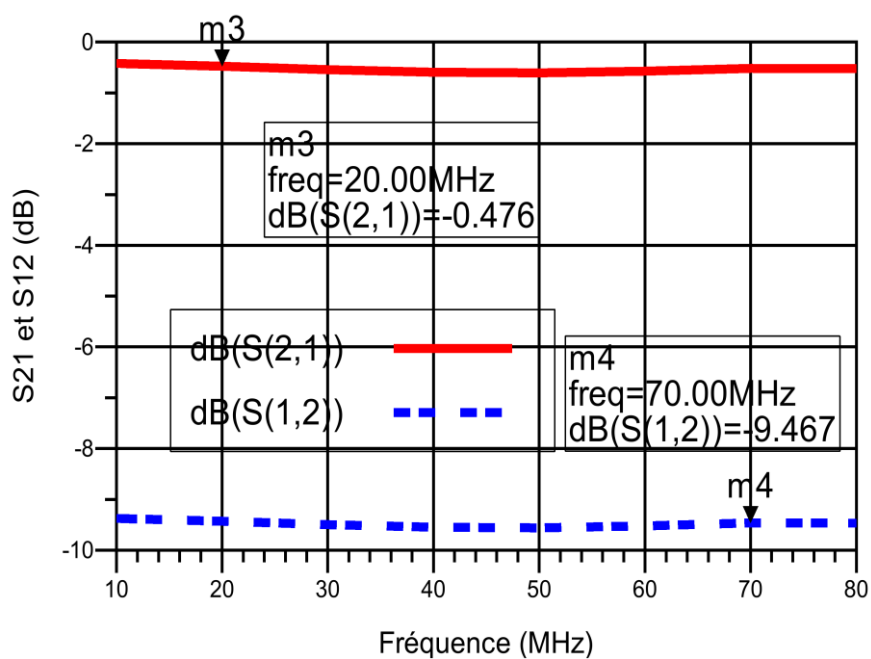
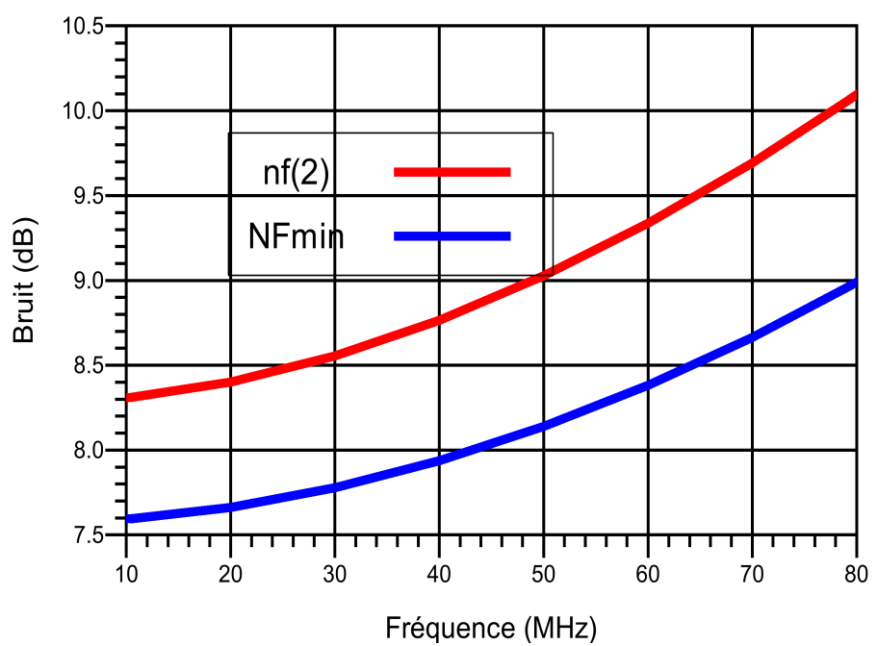
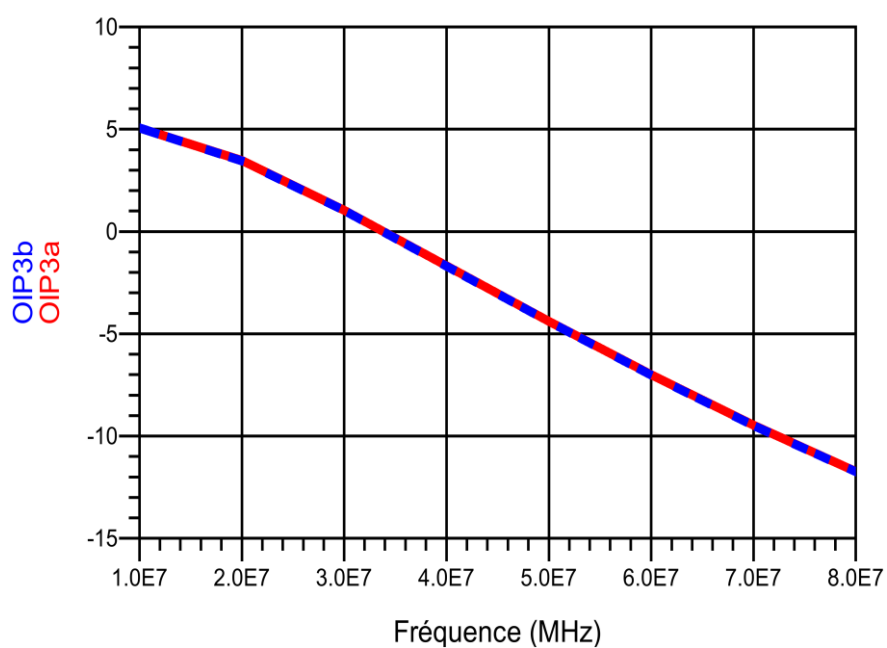


Figure A.160 : Coefficients de transmission (S21) et l'isolation (S12) du circuit

**Figure A.161 : Facteur de bruit circuit****Figure A.162 : OIP3 du circuit**

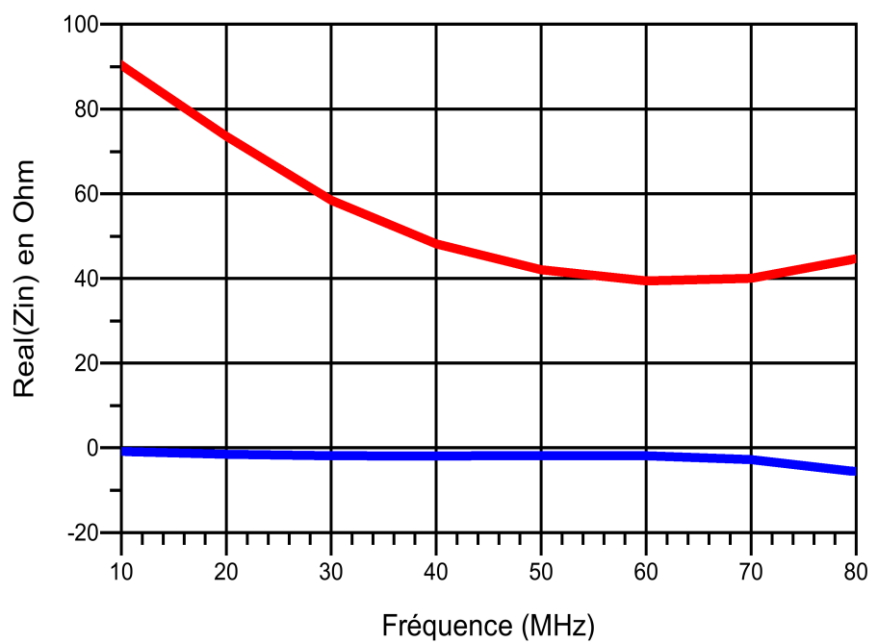


Figure A.163 : Impédance d'entrée du circuit

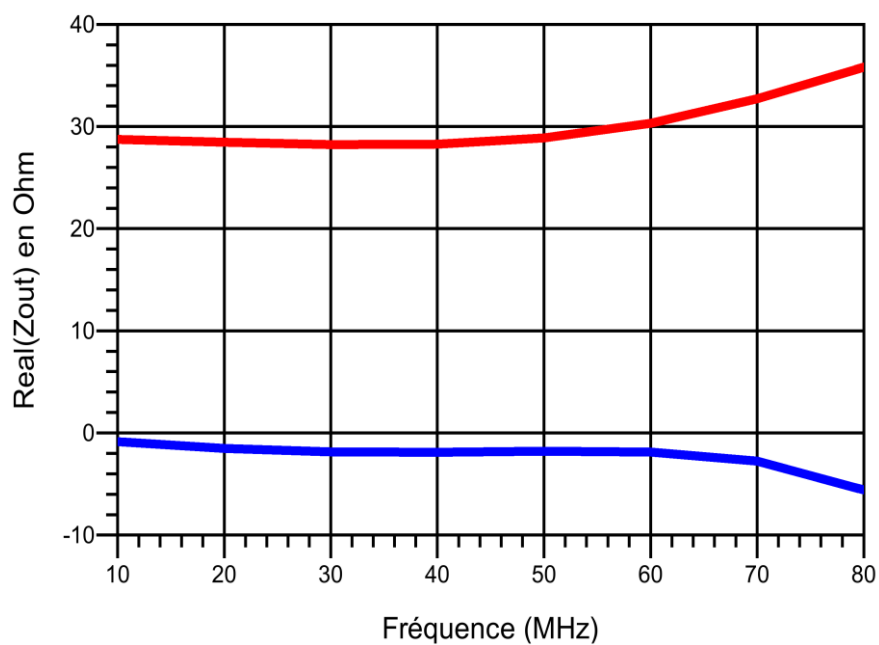


Figure A.164 : Impédance de sortie du circuit

Annexe 3 : Publications scientifiques et communications

1. The IEEE-ICECS2014, Marseille Décembre 2014, « Design of an harmonic rejection system using active inductors »
2. The IEEE-EuMC2015, Paris Septembre 2015, « Design of a differential diplexer based on integrated active inductors with 0.25um SiGeC process »
3. MFAA-AAIR Workshop, Nançay Juillet 2013, Diplexer feasibility
4. MFAA-AAIR Workshop, Bordeaux Déc. 2013, Réjecteur d'harmonique
5. MFAA-AAIR Workshop, Astron Juin 2014, Harmonic Filter

Bibliographie

- [Akbar98] R.Akbari-Dilmaghani, A.Payne & C.Toumazou, "A High Q RF' CMOS Differential Active Inductor" Dept of Electrical and Electronic Engineering, Imperial College, Exhibition Road, London, SW7 2BT, UK. 1998
- [Bock95] D.E. Bockelman and W.R. Eisenstadt, " Combined differential and Commun-Mode Scattering Parameters: Theory and Simulations" IEEE Transactions on Microwave Theory & Technniques, MTT-43, July 1995
- [Choo05] Choongchol CHO, PhD RF Circuit nonlinearity characterization and modeling for embedded test, University of Florida
- [C.LiF10] C. Li, F. Gong P. Wang, "Analysis and design of a high-Q differential active inductor with wide tuning range" April 2010
- [Crist08a] Cristian ANDRIESEI, Liviu GORAS, "On Frequency and Quality Factor Independent Tuning Possibilities for RF Band-pass Filters with Simulated Inductors ", ROMANIAN JOURNAL OF INFORMATION SCIENCE AND TECHNOLOGY Volume 11, Number 4, 2008, 367–382
- [Crist08b] Cristian ANDRIESEI Liviu GORAS, "ON THE TUNING PERFORMANCE OF AN ACTIVE RF BANDPASS FILTER" 2008
- [Crist09] Cristian Andriesei, Liviu Goras¹, Farid Temcamani, Bruno Delacressoniere, "Frequency Enhancement Method Applied to a CMOS RF Simulated Inductor BP Filter", 2009
- [Crist10a] C. Andriesei, L. Goras, F. Temcamani, B. Delacressonniere, "IMPROVED RF CMOS ACTIVE INDUCTOR WITH HIGH SELF RESONANT FREQUENCY", December 2010
- [Crist10b] C. Andriesei, "Study of Active Filters Topologies for Telecommunications Applications" PhD THESIS Cergy-Pontoise University, December 2nd, 2010
- [Fran13] François Belmas, « Etude de structures innovantes pour la réalisation d'amplificateur RF faible bruit sans inductance et à très faible consommation », Doctorat de l'université de Grenoble, 2013
- [Franc10] François BERGERAS, "Etude de nouvelles structures de filtres actifs intégrées en Hyperfréquences" Thèse N° 100-2010, Université de Limoges 2010

- [Grim09] M.L. Grima, “Conception d’un récepteur radiofréquence en technologie intégrée pour les systems de radioastronomie du future” Thèse Université d’Orléans 2007
- [JennT07] Jenn-Tzer Yang, Chii-Wen Chen, Yen-Ching Ho, and Che-Chi Mao, “High Q Active Inductors Apply in A 2.4GHz Bandpass Filter” Proceedings of the 6th WSEAS International Conference on Instrumentation, Measurement, Circuits & Systems, Hangzhou, China, April 15-17, 2007
- [Jorg08] Jorge Alves Torres, and João Costa Freire, “SiGe 30GHz active inductor based on cascode gyrator” 2008
- [Kaou11] Kaoutar ELBAKKAR and Khadija SLAOUI, “Integrated Circuit of CMOS DC-DC Buck Converter with Differential Active Inductor” IJCSI International Journal of Computer Science Issues, Vol. 8, Issue 6, No 3, November 2011
- [Lint06] J. Lintignat, “Analyse, synthèse et mesure des systèmes différentiels RF et microondes intégrés en technologie silicium par le formalisme des modes mixtes”, Thèse de doctorat, Université de Limoges, octobre 2006
- [Lopez11] B. Lopez-Garcia, D.V.B. Murthy, A. Corona-Chavez “Half mode microwave filters based on ep-silon near zero and mu near zero concepts” Progress In Electromagnetics Research, Vol. 113, 379-393, 2011
- [Mahdi11] Mahdi Ebrahimzadeh, Farzan Rezaei, Siavash Rezaei, “A New Active Inductor and Its Application to Wide Tuning Range LC Oscillator” International Journal of Soft Computing and Engineering (IJSCE) ISSN: 2231-2307, Volume-1, Issue-5, November 2011
- [Masoud11] Masoud Sabaghi, Mehdi Rahnama, Maziyar Niyakan Lahiji, Monireh Sadat Miri, Shahab Rezakhani, “Design and simulation of differential active inductor With 0.18 um CMOS Technology” Canadian Journal on Electrical and Electronics Engineering Vol. 2, No. 9, September 2011
- [Moham91] Mohammed Ismail, Roelof Wassenaar, William Morrison, “Design and simulation of differential active inductor With 0.18 um CMOS Technology” , Solid State Microelectronics, Dept. of Electrical Engineering The Ohio State University, Columbus, Ohio 43210, USA, 1991
- [Mukho05] R. Mukhopadhyay 1, Y. Park 1, S.W. Yoon 1, C.-H. Lee 1, S. Nuttinck 2, J.D. Cressler 1, and J. Laskar, “Active-Inductor-based Low-Power Broadband Harmonic VCO in SiGe Technology for Wideband and Multi-Standard

- Applications” Georgia Electronic Design Center, School of ECE, Georgia
Institute of Technology, Atlanta, GA 30332 Philips Research Leuven, 3001
Heverlee, Belgium, 2005
- [MLin07] C.-M.Lin , T.-T.Wu ,Y.-Y. Chen “Improved frequency responses of Saw Filters with
interdigitated interdigital transducers on Zno/Diamond/Si layered structure”
Journal of Mechanics, Vol. 23, No. 3, September 2007
- [Nenu14] <http://nenufar.obs-nancay.fr/Le-cadreduprojet.html>
- [ObsRD] <http://www.obs-nancay.fr/-Le-reseau-decametrique-.html>
- [ObsRH] <http://www.obs-nancay.fr/-Radioheliographie-.html>
- [ObsRT] <http://www.obs-nancay.fr/-Radiotelescope-.html>
- [Phyca] <http://www.phy.cam.ac.uk/research/research-groups/ap/ska>
- [Risto94] Risto Kaunisto, Petteri Alinikula, Kari Stadius "Q-Enhancing Technique
For High Speed Active Inductors", Helsinki University of Technology, Institute of
Radio Communication Electronic Circuit Design Laboratory Otakaari 5 A,
FIN-02150 Espoo, Finland
- [Shinj88] Shinji HARA, Tsuneo Tokumitsu, Toshiaki Tanaka, Masayoshi Aikawa, “Broad-
Band Monolithic Microwave Active Inductor and Its Application to Miniaturized
Wide-Band Amplifiers”, IEEE Transactions on microwave theory and techniques,
vol. 36, no. 12, December 1988
- [Skatel] www.skatelescope.org
- [Stepa94] Stepan Lucyszyn and Ian D. Robertson, “Monolithic Narrow-Band Filter Using
Ultrahigh-& Tunable Active Inductors”, IEEE Transactions on microwave theory
and techniques, vol 42, no 12. dfeembbr 1994
- [Tell49] B. D. H. Tellegen, "The Gyrator : A New Electric Network Element," Phillips
Research Reports, vol. 3, pp. 81-101, 1949
- [Thana01] Thanachayanont Apinunt, “Low Voltage Cmos Fully Differential Active Inductor
And Its Application To Rf Bandpass Amplifier Design” Department of Electroni
Engineering & Research Center of Communication and Information Technology Faculty
of Engineering, King Mongkut’s Institute of Technology Ladkrabang, Bangkok 10520,
THAILAND,2001

- [Thana96] Thanachayanont a., payne a., VHF CMOS integrated active inductor, Electron, Lett., vol. 32, pp. 999–1000, May 1996
- [Valk01] VALKOV Stéphane, Physique appliquée : électronique
- [Wda06] W. Da-Ke, et al., "A Low-Voltage and Low-Power CMOS LNA Using Forward-Body-Bias NMOS at 5GHz," in Solid-State and Integrated Circuit Technology, ICSICT '06. 8th International Conference on, 2006, pp. 1658-1660.
- [Yang11] C.-F. Yang "Design and fabrication of a compact quad-band bandpass filter using two different parallel positioned resonator" Progress In Electromagnetics Research, Vol. 115, 159-172, 2011
- [Zheng10] B. Zheng, Z. Q. Zhao, and Y. X. Lv "Design of wideband substrate integrated circular cavity(SICC) filter using TM01 mode coupling", Progress In Electromagnetics Research Letters, Vol. 16, 79-87, 2010